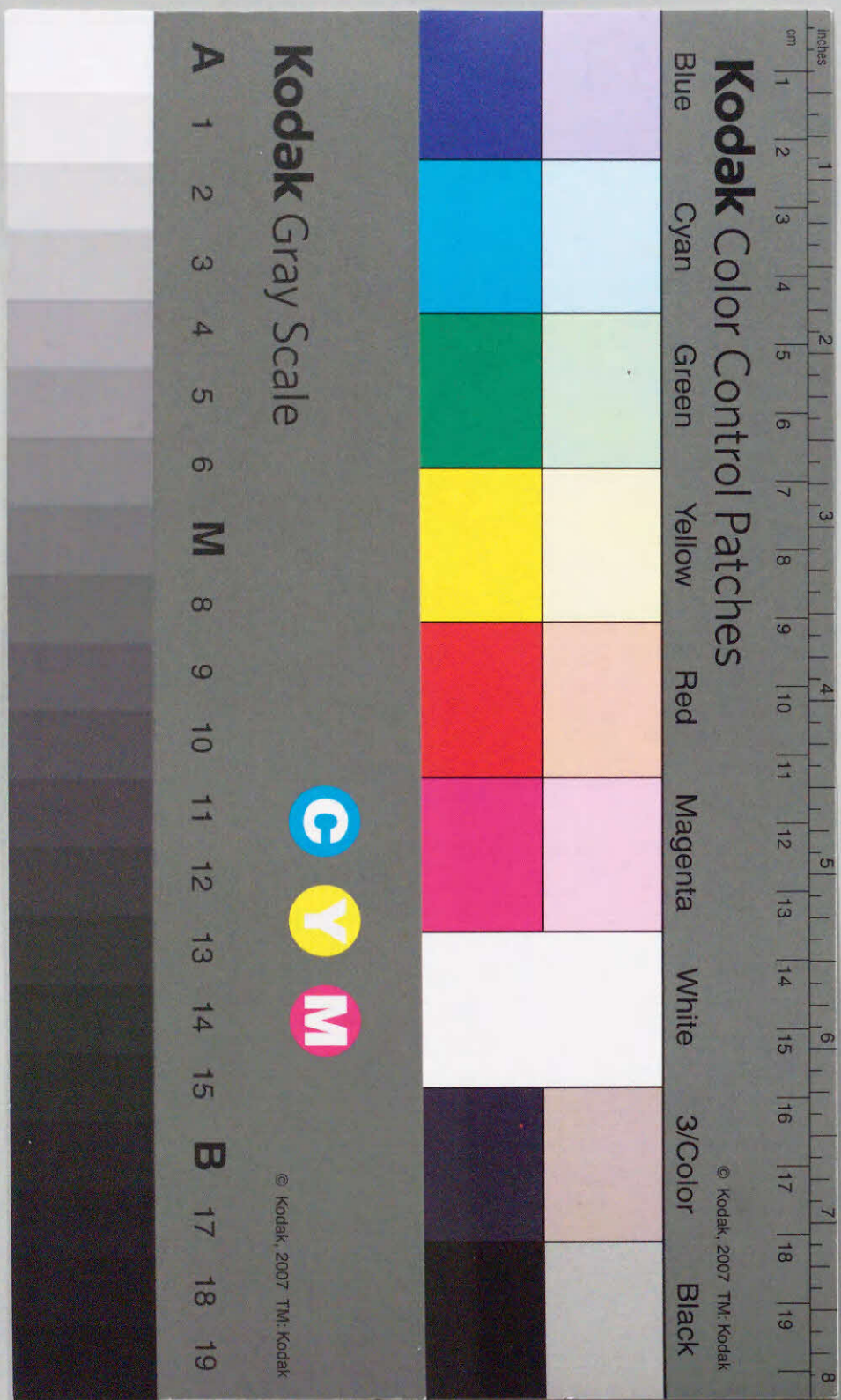


早稲田大学審査学位論文(博士)

光並列処理及びそのデバイス
に関する研究

橋本 仁

1995年2月



①

光並列処理及びそのデバイス
に関する研究

橋本 仁

1995 年 2 月

目次

第1章 序論	4
1-1 研究の背景	4
1-2 従来の検討状況	7
1-2-1 光並列処理	7
1-2-2 光インターコネクションおよびルーティング	8
1-2-3 光並列処理用デバイス	9
1-3 本研究の目的	10
1-4 本論文の構成	10
第2章 多段光並列演算プロセッサ	16
2-1 はじめに	16
2-2-1 2値データの符号化	20
2-2-2 ブール論理演算の実行	22
2-3 系の構成	23
2-4 スペースバリエーション演算	28
2-5 実験結果	29
2-6 議論とまとめ	37
2-6-1 多段接続による空間利用効率の低下	37
2-6-2 カスケードビリティ（多段接続性）	38
2-6-3 光インターコネクション	38
2-6-4 プロセッサ性能の評価と可能性	39
2-6-5 まとめ	40
第3章 帰還型光並列演算プロセッサ	43
3-1 はじめに	43
3-2 動作原理	44
3-3 空間復号化	48
3-4 系の構成	53
3-5 逐次演算実験	57
3-6 逐次演算に関する議論	61

3-6-1 均一性と劣化	61
3-6-2 空間利用効率	61
3-7 近傍演算への応用	62
3-7-1 近傍処理と光学シフタの導入	62
3-7-2 本節のまとめ	66
3-8 本章のまとめ	66
第4章 光自己ルーティング・クロスバ・スイッチ	69
4-1 はじめに	69
4-2 光自己ルーティング・クロスバ・スイッチの提案と動作原理	72
4-3 原理確認実験	74
4-4 議論とまとめ	77
第5章 GaAs-pinフォトダイオードと強誘電性液晶を用いた 空間光変調器とその応用	83
5-1 はじめに	83
5-2 素子の構成と動作原理	84
5-2-1 素子の構成	84
5-2-2 変調および受光部	86
5-2-3 動作原理	86
5-3 試作したSLMの特性	89
5-3-1 諸元	89
5-3-2 動作特性	90
5-4 応用システム例	93
5-4-1 光自己ルーティング・クロスバ・スイッチ	93
5-4-2 蓄積型閾値特性と光並列処理	96
5-5 まとめ	100
第6章 結論	103
謝辞	106
本研究に関わる研究業績	108

主要記号・略号表

記号・略号	説明	章・節
セル	1. SLMの単位画素：画像処理時の画素とは必ずしも一致しない 2. パケット信号などの1かたまり	2-2 4-2
ANAL	検光子(ANALyzer)	4-3
AT	蓄積型閾値(Accumulative Threshold)	5-4
BP	複屈折板(Birefringent Plate)	2-2
ENC	符号化器	2-2
EQV	一致	2-2
FLC	強誘電性液晶(Ferroelectric Liquid Crystal)	5-2
ITO	酸化錫インジウム(Indium Tin Oxide)	5-2
MSLM	マイクロチャネル空間光変調器(Microchannel-SLM)	2-3
Optical Shifter	光学的画素シフト機構	3-7
OSR スイッチ	光自己ルーティング・クロスバ・スイッチ (Optical Self - Routing crossbar)	5-2
POL	偏光子(POLaryzer)	4-3
SD	空間復号素子(Spatial Decoder)	3-3
SLM	空間光変調器(Spatial Light Modulator)	1-2
EA - SLM	電気制御型空間光変調器(Electrically Addressed - SLM)	1-2
FLC - SLM	強誘電性液晶を使用した空間光変調器(Ferroelectric Liquid Crystal - SLM)	4-4
OA - SLM	光書き込み型空間光変調器(Optically Addressed - SLM)	1-2
LC - SLM	液晶空間光変調器(Liquid Crystal - SLM)	2-3
SSFLC	表面安定化強誘電性液晶(Surface Stabilized FLC)	5-2
TAG	ルーティング情報	4-2
TN - LC	ツイスト・ネマチック液晶(Twist - Nematic Liquid Crystal)	2-3
XOR	排他的論理和	2-2

第1章 序論

1-1 研究の背景

近年、光技術の適用領域は多岐に及んでおり、表示や照明といった分野はもちろん、レーザ加工、光通信、光計測、光ディスクメモリといった新しい技術分野で実用に供するレベルにあるとともに、その技術は日進月歩といえる。半導体レーザの実用化と低価格化とにともなって、こうした技術は加速度的に身近なものになりつつあり、今後もますます拡大するものと考えられる。このうち、光通信及び光ディスクメモリへの応用は情報の伝達あるいは記憶を行なうという点で重要である。すなわち高度の情報化社会に移行しつつある現在、画像や映像に代表される大容量情報をどのように記憶し、処理し、伝達するか、といった課題が表面化していることを踏まえると、10Gbits/s以上という超高速で大容量の情報伝達を1本の光ファイバで可能にする光通信技術と、1枚のディスクで数百Mbytes以上という大容量の記憶を可能にする光ディスクに関する技術とは、時代のニーズに即した技術といえる。これらは電気媒体を使用した従来技術と比較して光技術が有する明らかに優位な特長を活かしている。それらは、

光通信技術：光の高速、広帯域性、小型化

光ディスク：電氣的に非接触に読み出し、高密度記録である。

一方、情報の処理に関しては現在のところ電気の半導体素子によって行なわれている。これらは論理ゲート、配線、高速のメモリ等に関しては電気素子を使用していることによる。ここで『処理』とは、情報に何らかの演算を施して加工する情報の加工処理と、各プロセッサ間や伝送装置間などで情報を相互に交換する情報の転送処理、とを指す。この分野で電気処理で充分かというところではなく、データの大容量化およびクロックの高速化に付随して、大きな課題を指摘されている。

情報の加工処理に関しては、

(1) 信号通信帯域・バンド幅の限界

(2) フォン・ノイマン・ボトルネック

といった問題が在り、処理速度と容量の向上の限界になるとされている。これは電氣的な集積化に際して電気抵抗・容量の兼ねあいでスピードに制限がでてくる問題と、処理装置間で電気媒体上をシリアルに情報をやりとりするためそこでのスピードが制限となるというアーキテクチャがもたらす問題である。

情報の転送に関しては、

(1) 稠密で自由な結線に制限

という重要な問題がある。これは電氣的な漏話・相互作用により、チップやプロセッサを相互に接続することが、稠密になればなるほど信号速度が速くなればなるほど困難になるからである。また、演算処理に光処理を用いる場合は自動的にこの光インターコネクションを取り入れる形になる。

このように情報を加工する処理とインターコネクションをともなう情報の転送に、光技術が利用することで、それぞれの課題を解決できないかという期待が高まってきている。それは光の本来の特徴である、

(1) 超並列の情報伝送・処理が可能

(2) 稠密な空間でも、干渉・相互誘導無く結線が可能
に注目してのことである。

図1-1、1-2、表1にこれらのことを説明している。図1-1は電気の場合であ

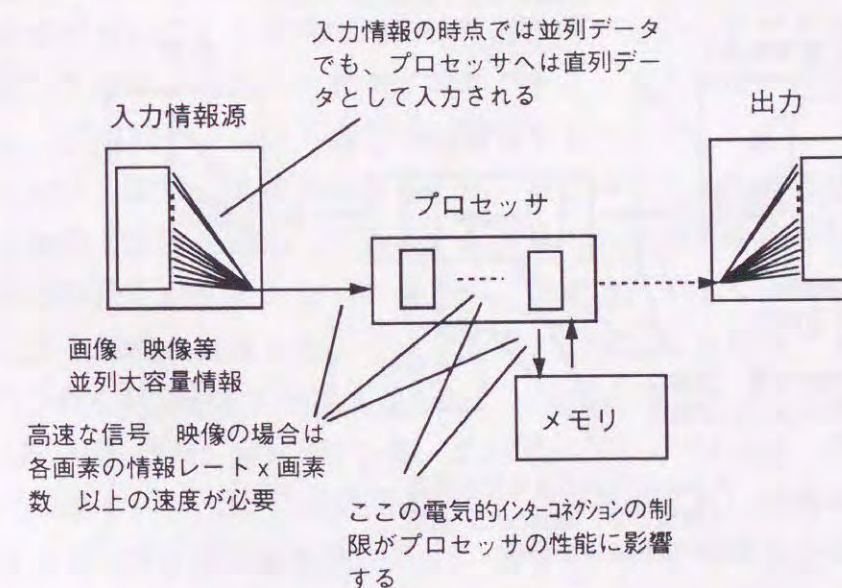


図1-1 電気での処理（シリアル構成）

るが、大量のデータが集中する結線部及びプロセッサ内部での処理が問題となる。一方、図1-2は光並列処理を取り入れた場合の図である。並列なデータは並列な状態で転送され、光のまま処理される。プロセッサ内部およびプロセッサとメモリ間などの結線は光信号のまま並列に行なわれるので高広帯域な信号の結線を稠密にかつ容易に行なえる。

表1-1 光並列処理・インターコネクションの特徴

並列、稠密、無誘導、広帯域

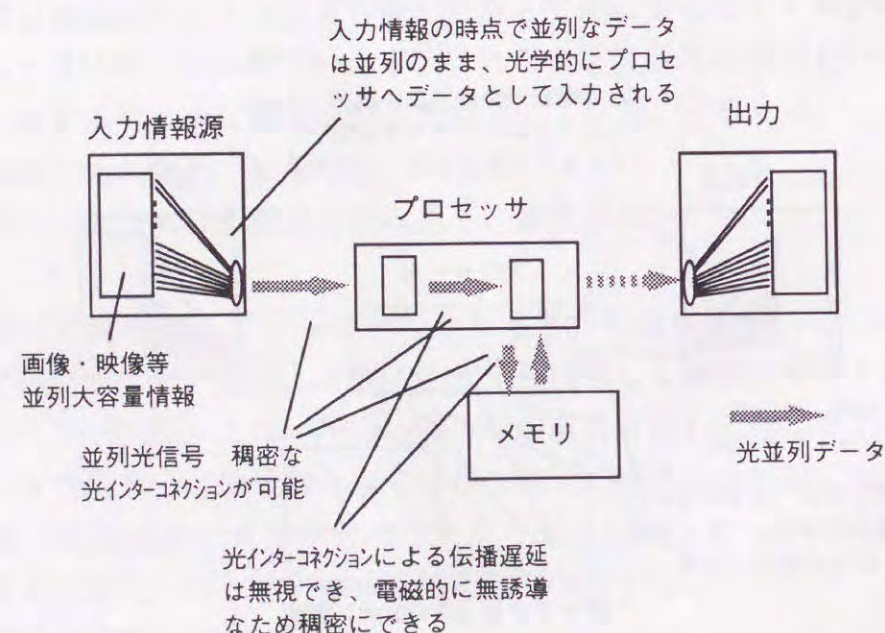


図1-2 光並列処理

こうして光の特徴を活かそうとする光処理の研究は、ハードウェア（アーキテクチャと実現方法）、ソフトウェアおよびハードウェアの実現に重要な光デバイスの各方面より活発に行なわれている。

1-2 従来の検討状況

1-2-1 光並列処理

データを加工する光並列処理には大きく分けてアナログ処理とデジタル処理がある。アナログ処理[1]は、フーリエ変換や相関、マッチトフィルタといった処理があり、実行する処理種に応じてレンズ系などで光学系を構成して実現する。超高速、並列であること、また実際の系では精度等に課題があるにせよ例えばフーリエ変換のように複雑な演算を一瞬のうちに実現する魅力的な手法であると言える。一方、光でのデジタル処理[2]-[4]では、基本的な0、1の二値入力に対し論理演算を行なう。並列処理ではこれらの演算が並列に行なわれることになる。デジタル演算の特徴は、汎用の計算機・情報通信と整合性が良いことと二値のため比較的精度が良いことであり、原理的には汎用の演算処理能力を有する構成への展開が期待できる。ここでは、後者の汎用性といった特徴に注目し、光並列デジタル演算を対象とすることとした。

光並列デジタル演算の実現方法としては、光デバイスの主に閾値特性といった光応答を利用して論理ゲートを構成して実現する方法と、空間的な符号化とフィルタリングにより実現する方法とが代表的なものである。前者は、デジタル演算が二値論理演算の組み合わせにより構成されること、つまり論理ゲートにより実現できることよっている[2]-[3]。光デバイスの光応答を利用するものとしては、ネマチック液晶を用いた空間光変調素子[5]、PROM素子[6]、MSLM[7]-[8]、光論理エタロン[9]-[10]、SEED[11]-[12]、最近では強誘電性液晶を用いた空間光変調素子[13]-[14]等がある。演算系の構成により素子には必ずしも双安定性[15]は必要無いが[1]、素子レベルで機能を果たせることにより複雑な動作を実現する方法として研究されている。一方、空間的な符号化を利用した方法として光アレイロジックを使用した投影光学系によるシステム[3]、偏光等を使用した論理演算系[16]、記号置換法[17]などがある。これらの特徴は、入力二値並列データをその二値情報に応じて空間に符号化することにより、後段の簡単な空間フィルタリング系で論理演算を行なおうとするものである。これらの方法の特徴は系の実現手段に光機能デバイスが果たす役割が小さいことである。しかし従来の方法では以下の課題があっ

表 1-2 光並列処理（演算処理） 特徴と課題

処理形態	特徴	用途例	制限となる要因
アナログ	超並列、空間的にアナログ、アナログ値可能	フーリエ変換、相関	系が目的により特化精度
デジタル	並列、二値、汎用性	論理演算	

デジタル光並列演算の汎用化への課題

全光並列の状態での多段接続性
ラッチ等を使用した演算機能の強化、等

た。

- ・符号化過程が複雑であり、予め符号化された固定白黒パターンを入力とする必要があるため、動的な入力といった画像処理への応用の展開に不向き
- ・光並列信号での多段構成が困難であり、光の並列性を活かしながらの、パイプライン構成による性能向上や帰還系による汎用化に不適

表 1-2 にはこれらのことを示した。

1-2-2 光インターコネクションおよびルーティング

光インターコネクションの応用は個々の光結線の電磁的に干渉しあわないという特徴を利用している。単なる接続への応用も魅力的であり、チップ間やプロセッサ間等の結線への適用が検討されている[1],[18]-[19]。光演算処理では本来的に光インターコネクションが取り込まれるという性格がある。さらに最近では閾値デバイス等と組み合わせて光ニューラル処理に利用する研究も盛んに行なわれている[20]-[22]。こうした適用領域では固定のあるいは電氣的な制御を伴う方法で光インターコネクション形態を設定することになる。

一方、結合網という視点で見ると、結合が固定の静的な結合網とダイナミックに変更可能な動的な結合網とに分けられる。また網形態としては任意の接続が可能な完全網とそうでない不完全網とに分けられる。さらに完全網は任意の接続が他の接続を変更すること無しに実現できる非閉塞網とそうでない再配置型の網とに分けられる。結合網形態

としては、柔軟で効率のよいシステムを構成するためには、動的でかつ非閉塞な完全網が望ましい。このような結合網にはクロスバスイッチがある。このクロスバスイッチに光インターコネクションを取り入れ光学的に構成したものとして光クロスバスイッチ[25]がある。光の並列性を利用した光インターコネクションシステムとして魅力がある。スイッチ部にも光制御を用いることにより、電子デバイスによる各種制限を凌駕できる可能性がある。

一方、結合網の制御形態としては、結合網が並列コンピュータでのプロセッサシステム間での非同期の信号やパケット信号の信号転送に用いられることを考えると、網内のスイッチ結合を自律的に制御する自己ルーティング制御の適用が今後ますます重要となる。スイッチ機能が分散されスイッチ個々は比較的小規模な構成で可能になるメリットもある。自己ルーティング制御光スイッチに関してはいくつか提案・実験がなされている[24]-[25]が、残念ながら光インターコネクションの特徴である並列・稠密を活かせておらず大規模化に不適なアーキテクチャとなっている。

すなわち従来の研究での課題は以下になる。

- ・動的な結合網、特に完全網であるクロスバスイッチ、において光インターコネクションと自己ルーティング機能とを具備し、構成自体がそれほど困難でないアーキテクチャが提案されていない

1-2-3 光並列処理用デバイス

光並列処理用デバイスとしては、アナログ処理や結像素子としてのレンズやホログラム等があるが、並列デジタル処理およびルーティングへの応用を中心に考えると、閾値機能を有する光書き込み型の空間光変調器(Optically Addressed - Spatial Light Modulator : OA - SLM)が重要なデバイスと言える。それは、動作を図 1-3 に示すようにまずデータの符号化素子として、それ自身で演算素子として、さらにスイッチング素子として等と適用形態が広いこととあわせ、自身の持つ並列性から光の並列性を活用するシステムと整合性がよいためである。

空間光変調器(Spatial Light Modulator : SLM)には光書き込み型のOA - SLM と電気書き込み型の空間光変調器(Electrically Addressed - SLM)があるが、本論文では、全光型の光並列処理を対象としているため OA - SLM を前提に考える。第 2 の適用形態であるルーティングで提案するスイッチは、比較的高速の情報信号をスイッチすることを目的とし、スイッチにはOA-SLMを使用している。こうしたスイッチの場合、特に空間系を使用する場合はそうであるが、信号光に対して透過型であるほうが系の構築が容易であ

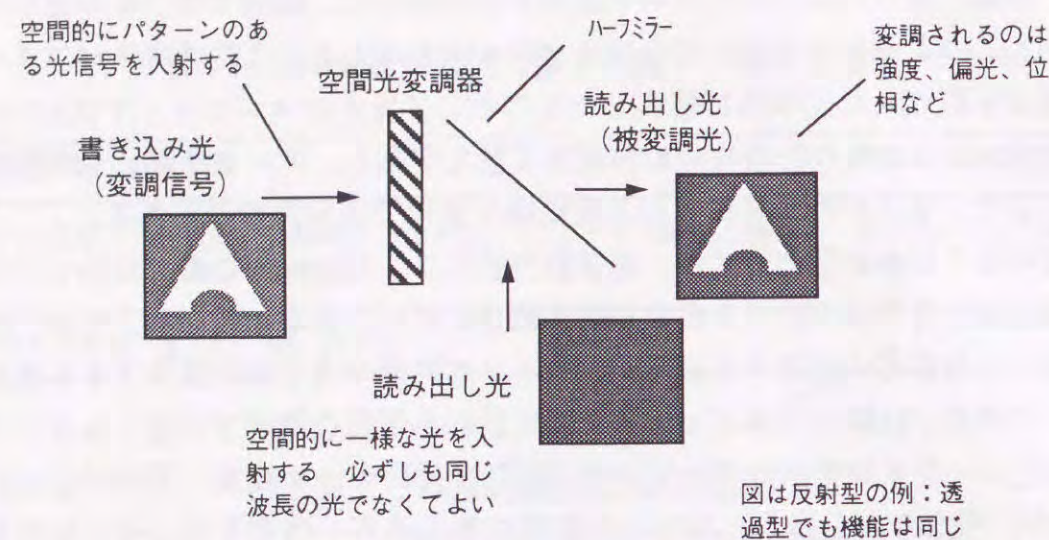


図 1-3 空間光変調器の機能

る。こうした現実の適用領域を意識すると、光伝送で使用する半導体レーザの発振波長、例えば $1.3\mu\text{m}$ 帯、に対して透過型で動作するものがないという課題があった。

1-3 本研究の目的

本研究の目的は、従来の研究における以上の課題を解決する光並列処理、具体的にはデジタル演算処理とルーティングの分野、のアーキテクチャおよび実際の構成を検討・提案し、実験により実証することにある。デバイスに関しては、ルーティング・スイッチへの直接適用できるOA-SLMを提案・試作し、実際に適用を図ると共に、他の光並列処理への応用も明らかにすることにある。

1-4 本論文の構成

本論文では、各章において次のような提案・検討を行なっている。

第2章『多段光並列演算プロセッサ』では全光型プロセッサを提案するとともにその光学的実現方法を明らかにし、さらにその動作を検証した。デジタル信号を扱う光処理の実現方法としては、(1)光入力に対する主として閾値特性といった光デバイスの非線形特性を利用する方法、(2)0、1のデジタル信号に対し空間的な符号化を施し符号化

光に空間的なフィルタリングやマスク処理を行うことにより実現する方法、の2つの方法が代表的である。(1)は非線形素子自体の開発が実験室レベルであり大量のゲートを使用したシステムは現状では現実的でないことから、(2)の方法を現段階では採用した。(提案した系では、(1)入力には光入力が可能であるとともに動的な書き込みが可能なOA-SLMを使用し(2)空間系の構成はすべてアフォーカル光学系を基本とすることにより出力光を含め多段処理を可能にし、さらに(3)符号化はOA-SLMによる偏光符号化と複屈折性結晶による空間符号化を併用することで自動化し、従来の課題を解決している。動作原理はアレイロジックに基づき、符号化過程と演算実行過程からなる。演算実行過程では計算機に制御された実時間動作の液晶空間光変調器(Liquid Crystal-SLM)が演算を実行する。LC-SLMの画素単位変調動作により、空間の位置により演算種を変えることのできるスペースバリエーション演算も実現できる。実際の系を構成し、2入力に対するブール演算、多段(3段)系で動作、及び2入力でのスペースバリエーション演算動作を確認した。これらの結果から、従来の研究に於ける課題を解決できる、全光型多段構成のプロセッサの実現性を明らかにした。処理能力及び多段接続性についても議論を行なった。

第3章『帰還型光並列演算プロセッサ』は第2章で議論したプロセッサの汎用化を目指して提案・構成したプロセッサである。第2章で検討し実現した多段構成プロセッサでは、(1)複雑な演算を行うために多段構成とした場合、一画素あたり 2^n (n は入力段数)の符号化用画素を必要とするため空間的な利用効率が低下する、(2)ラッチ等のメモリを使用しないため計算機という観点から汎用性に欠ける、という課題が残った。このため、次段階としてラッチメモリを介在させた帰還光路を有するシステムを提案した。この構成が可能なのは、第2章でのプロセッサが多段構成可能であるからである。重要な点は以下の2点である。(1)2入力系を基本とし、光ラッチメモリを有する帰還光路を設けた。(2)空間復号素子(Spatial Decoder)を新たに提案し採用することにより、空間利用効率の低下を回避した。プロセッサは(1)(2)により、有限状態機械を構築することにより汎用演算を可能としている。帰還光路にはSDを導入した。多段構成のプロセッサの出力光は、空間的に符号化されているため、入力データに組み合わせにより予めどこにあるか決定せず、単純にラッチして入力側にデータとして帰還することはできない。空間復号素子は、その入力側の元の位置に光を再配置する光部品であり、複屈折板と波長板等の組み合わせにより構成できる。この帰還構成により汎用の積和演算が可能である。さらに画像処理への応用を考えると近傍処理が重要であるが、この構成でさらに系の中に画素シフト機構を設けておくことにより近傍演算への適用が可能となる。画素シフト機構を有する系も含め実際の光学系で構成した。復号動作、逐次演算、近傍演算の実現を確

認した。これらの結果から、従来の課題を廃し、全光型構成による光の並列処理性を保持し、処理システムとしても必須なラッチメモリを有する帰還型のプロセッサの実現性を明らかにした。この中で帰還光路の位置精度に関しても検討し、また処理能力についても議論した。

第4章『光自己ルーティング・クロスバ・スイッチ』では全光型の処理形態のもう一つの応用であるルーティングへの応用を検討した。(1)信号光に対してトランスペアレントであること、(2)全光型であること、(3)自己ルーティング機能を有すること、を前提とした構成を検討した。提案したスイッチの動作原理は、アーキテクチャ的には光クロスバ・スイッチを用い、この光クロスバ・スイッチにOA-SLMを全光型スイッチアレイとして使用した。出力ポートは波長フィルタにより区別される。入力情報は情報光とTAG光により構成され、TAG光はその波長により出力チャネルを指定し、それにより情報光がスイッチされる。この構成は光の状態で自己ルーティングする手法の中では構築しやすい手法であり、従来の課題を解決するアーキテクチャと考えられる。また既存のOA-SLMを使用して1×2規模の実験を行ない、動作原理と実現性の確認をした。また期待できるスイッチ規模に関して議論した。

第5章では『空間光変調器(GaAs-pin/FLC-SLM)の開発と応用』について述べた。これまで述べてきた第2、3章でのプロセッサ、第4章で提案したスイッチいずれでもOA-SLMが基本的な素子である。そこで他の使いやすさも考慮して、(1)通信で使われる1.3μmの光に対して透過型で変調が可能であること、(2)高速応答が可能であること、(3)メモリ性を有すること、(4)消去光が不要であること、等といった特徴を持つOA-SLMを検討・開発した。その結果、受光素子にGaAs-pinフォトダイオード、変調材料に強誘電性液晶(Ferroelectric Liquid Crystal: FLC)を用いた空間光変調器(FLC-SLM)を開発した。構造はpinフォトダイオードとガラス基板間にFLCを封入したものである。動作原理としては、逆バイアス時に分圧状態から、光入射時に液晶に電圧が掛かりOFFからONにスイッチされるものである。消去は順バイアスにより電気的に行なわれる。作製した素子により基本動作としてスイッチ動作を確認した。動作速度はFLC材料に制限され100~200μsである。スイッチングエネルギーの評価も行なった。適用システムとして、まず本素子を光自己ルーティング・クロスバ・スイッチへの適用し、1.3μmLD光を情報光として、2×2規模の実験に成功した。次に蓄積型閾値(Accumulative Threshold: AT)動作とその演算処理への応用について述べた。AT動作は、時系列の入力に対し入力のエネルギーの和に対して閾値特性を示すことである。本デバイスで動作を確認した。積和演算を中心とする演算系に用いることにより、(1)光ラッチを必要としない、(2)光インターコネクション部の

調整が軽減できる、という利点がある。以上のように第4章のスイッチに直接適用できるスイッチを新たに実現した。あわせて他の光並列処理への適用についても明らかにした。

第6章『あとがき』では以上のまとめを述べている。研究は、従来の研究での課題を踏まえながら、光並列の特長を生かすシステムの提案から出発し、使用部品の検討、系の設計を行ない、実際に系を構築し、提案したシステムの機能・実現性を確認した。光の並列性を活用できるシステムとして有望だと考える。さらに、基本デバイスであるOA-SLMを試作し、光通信に使われる波長帯での動作特性を確認するに到った。ルーティング処理、光演算処理、および変調器として有望な素子であると考えられる。

最後に本論文の構成と各章の関係を図1-4に示す。

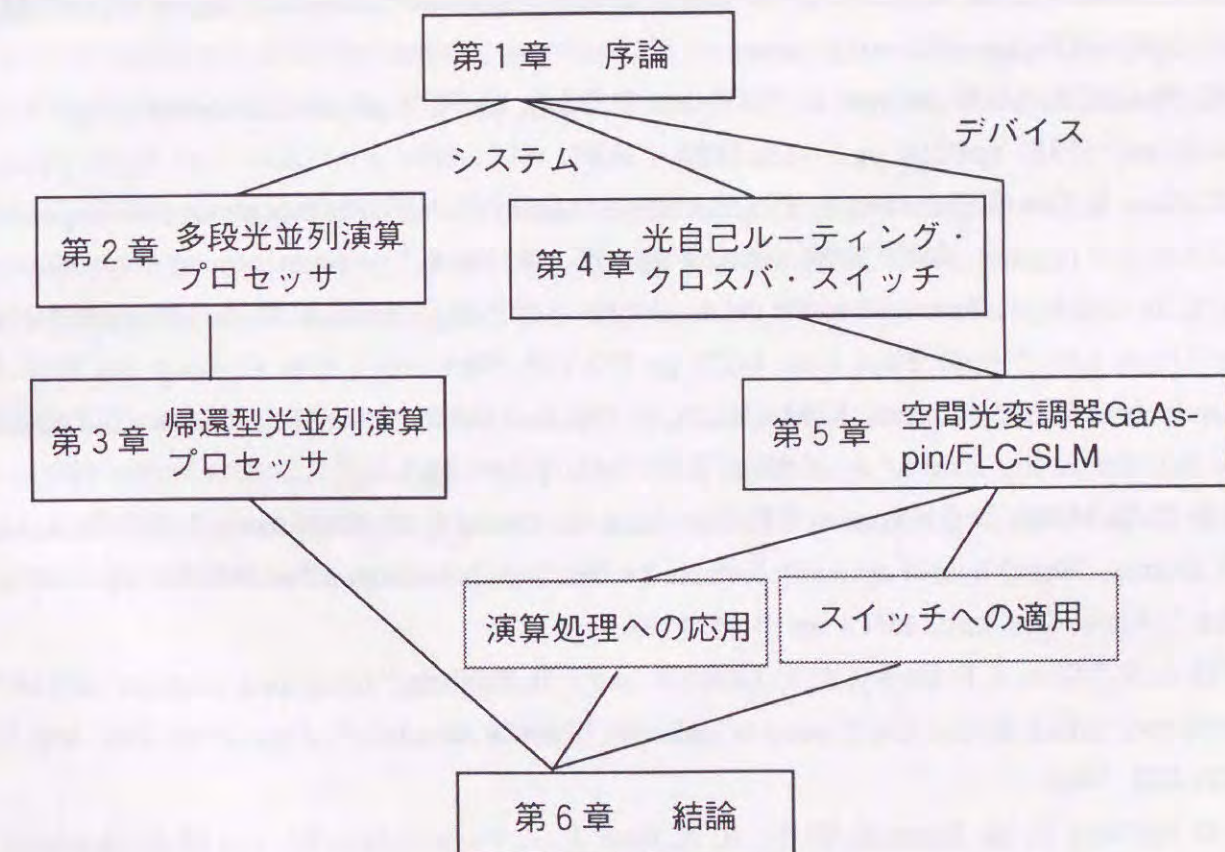


図1-4 論文の構成

[参考文献]

- (1) J.W. Goodman, *Introduction to Fourier Optics*, McGraw Hill, New York, 1968.
- (2) A. A. Sawchuk, and T.C. Strand, "Digital optical computing," *Proc. IEEE*, vol.72, pp.758-779, 1984.
- (3) A. Huang, "Architectual considerations involved in the design of an optical digital computer," *Proc. IEEE*, vol.72, pp.780-786, 1984.
- (4) Y. Ichioka and J. Tanida, "Optical parallel logic gates using a shadow-casing system for optical digital computing," *Proc. IEEE*, vol.72, pp.787-801, 1984.
- (5) C. S. Sexton, "Current status of Hughes liquid crystal light valve performance for optical data processing," *SPIE* vol.684, pp.96-100, 1986.
- (6) T. Minemoto, S. Numata and K. Miyamoto, "Optical parallel logic gate using light modulators with the Pockels effect: applications to fundamental components for optical digital computing," *Appl. Opt.*, vol.25, pp.4046-4052, 1986.
- (7) C. Warde, A. M. Weiss and A. D. Fisher, " LiNbO_3 and LiTaO_3 microchannel spatial light modulators," *SPIE*, vol.218, pp.59-66, 1980.
- (8) T. Hara, Y. Ooi, T. Kato and Y. Suzuki, "Microchannel spatial light modulator with improved resolution and contrast ratio," *SPIE*, vol.613, pp.153-157, 1986.
- (9) J. L. Jewell, M. C. Rushford and H. M. Gibbs, "Use of a single nonlinear Fabry-Perot etalon as optical logic gates," *Appl. Phys. Lett.* 44(2), pp.172-174, 1984.
- (10) J. L. Jewell, A. Scherer, S. L. McCall, A. C. Gossard and J. H. English, "GaAs-AlAs monolithic microresonator arrays," *Appl. Phys. Lett.* 51(2), pp.94-96, 1987.
- (11) D. A. B. Miller, D. S. Chemla, T.C. Damen, A. C. Gossard, W. Wiegmann, T. H. Wood, and C. A. Burrus, "Novel hybrid optically bistable switch: The quantum well self-electro-optic effect device," *Appl. Phys. Lett.* 45(1), pp.13-15, 1984.
- (12) D. A. B. Miller, J. E. Henry, A. C. Gossard, and J. H. English, "Integrated quantum well self-electro-optic effect device: 2×2 array of optically bistable switches," *Appl. Phys. Lett.* 49(13), pp.821-823, 1986.
- (13) G. Moddel, K. M. Johnson, W. Li, R. A. Rice, L. A. Pagano-Stauffer, and M.A. Handschy, "High-speed, binary optically addressed spatial light modulator," *Appl. Phys. Lett.* 55, 537-539, 1989.
- (14) D. Williams, S. G. Latham, C. M. J. Powles, M. A. Powell, R. C. Chittick, A. P. Sparks and N. Collings, "An amorphous silicon/chiral smectic spatial light modulator," *J. Phys. D: Appl. Phys.*

21, pp.S156-159, 1988.

- (15) H. M. Gibbs, *Optical Bistability: Controlling Light with Light*, Academic Press, New York, 1985.
- (16) A. W. Lohmann and J. Weigelt, "Spatial filtering logic based on polarization," *Appl. Opt.*, vol.26, pp.131-135, 1987.
- (17) K-H. Brenner, A. Huang and N. Streibl, "Digital optical computing with symbolic substitution," *Appl. Opt.*, vol.25, pp.3054-3060, 1986.
- (18) L. D. Hutcheson and P. Haugen, "Optical interconnects replace hardwire," *IEEE Spectrum*, pp.30-35, 1987.
- (19) J. W. Goodman, F. J. Leonberger, S-Y. Kung and R. A. Athale, "Optical interconnections for VLSI systems," *Proceedings of the IEEE*, vol.72, 850-866, 1984.
- (20) D. Psaltis and N. Farhat, "Optical information processing based on an associative-memory model of neural nets with thresholding and feedback," *Opt. Lett.*, vol.10, pp.98-100, 1985.
- (21) N. H. Farhat, D. Psaltis, A. Prata and E. Paek, "Optical implementation of the Hopfield model," *Appl. Opt.*, vol.24, pp.1469-1475, 1985.
- (22) K. M. Johnson and G. Moddel, "Motivations for using ferroelectric liquid crystal spatial light modulators in neurocomputing," *Appl. Opt.*, vol.28, pp.4888-4899, 1989.
- (23) A.A. Sawchuk, B. K. Jenkins and C. S. Raghavendra, "Optical crossbar networks," *COMPUTER* 20, pp.50-60, June 1987.
- (24) P. R. Prucnal, d. J. Blumenthal and P. A. Perrier, "Self-routing photonic switching demonstration with optical control," *Opt. Eng.*, vol.26, pp.473-477, 1987.
- (25) R. Kishimoto and M. Ikeda, "Optical self-routing switch using integrated laser diode optical switch," *IEEE COM* vol.6, pp.1248-1254, 1988.

第2章 多段光並列演算プロセッサ

2-1 はじめに

高度な情報化社会へ移行しつつある現在、画像・映像に代表される並列、大容量のデータの処理が必要となり、処理装置の構成はパイプラインプロセッサや並列プロセッサへ展開している。こうした構成をとることで飛躍的にその処理能力を向上できるからである。ここでの処理能力のハードウェア上の制限要因について考察する。パイプライン構成では、接続する際の有限の転送遅延やインターコネクションの困難さである。プロセッサ間のデータ転送は、一度シリアル信号として伝送すると、その電気の伝送路の速度制限が表面化し、また並列に転送するとプロセッサ間の配線が複雑になってしまう。また並列プロセッサの場合では、プロセッサ間の配線や稠密度の制限である。並列度を高くすることによって処理能力の向上が期待できるが、稠密な電子結線が必要となり、その結果電氣的漏話が大きくなり、稠密度やクロック速度が制限されてしまうことになる。クロックを速くすると一般に処理能力が向上することを考慮すると重要な問題である。

そこで電気処理を凌駕する手法として光を利用した演算手段が検討されてきた。光は、並列、非干渉性という特徴を本来的に有し、時間領域でも空間領域でも広帯域なチャネルを提供することができるからである。光のこうした特徴を利用した並列処理としては、従来よりフーリエ変換に代表されるアナログ処理を中心に検討されてきた[1]-[3]。これは二次元のパターン情報に対し、簡単な光学系で、瞬時にフーリエ変換処理した像を得ることができるといった機能であり、電気での処理との比ではない優れた機能といえる。しかしアナログ処理には精度の問題があることと、レンズやホログラムなどの光学素子による変換やパターン間の相関をとるといった特化した演算内容であり汎用の処理には不適なこと、といった課題があり、現在では光並列デジタル演算への関心が高まっている[3]-[9]。背景としては、電気処理でのデジタル化が進んでいること、またデジタル処理はアナログ処理と比較してより一般化した処理内容を扱うことができることといった特徴があるからである。処理内容について述べれば、イメージ抽出、相関や畳み込み演算、2次元のフーリエ変換といった、個々に特定の目的のため設計されたアナログプロセッサにより実現される処理が、1つのデジタルプロセッサにより実行でき、汎用性に関しては、現時点では、デジタル処理の方がアナログ処理より有利である。

光並列デジタル演算の実現手段としては、受光素子の非線形特性を利用する方法[10]-[12]と、論理値の組み合わせに対応して空間的な符号化を利用して演算する手法[5], [13]-[16]とが代表的である。この2つはアーキテクチャ的に異なるものであり考察を要する。

受光素子の非線形特性を利用するアーキテクチャにはいわゆるfunctional logic block [6]がある。functional logic block は図2-1(a)に示すようにANDゲートとORゲートにより構成され、図中(b)の $f_0 \sim f_3$ をプログラムすることによりブール演算が実行できる。通常、ある強度以上の光入力があると状態が変化する閾値機能を持つ受光素子を使用するが、素子の駆動条件や光入力の条件を設定することにより、例えば2入力の場合、AND、OR、NAND、NORといった論理演算が実現できる。ただし強度を検出する機構を使用するため、このように入力間で交換可能な演算に限られ、 $A \text{ AND } \bar{B}$ といった交換不可の演算は実行できない。この問題は、予め入力の否定を生成し、元の入力と否定入力、例えば2入力の場合は否定をあわせて4入力、を素子への入力とすることで回避できる。functional logic block ではこのように否定の入力が必要である。この要請により多段接続構成時においては、図2-1(b)の様なdouble-railed logicを演算単位とすることになる。つまり出力にも否定出力が必要であり、否定を生成するためのゲートが必要となる。このようにfunctional logic block では複雑な系を必要とするの問題がある。また電気におけるトランジスタ相当のものが光ではいまだ無く、非線形の光学素子に関しては実験室での研究段階である。従って、ロジックを多段にかつ系統的に構成できる利点があるが、こうした素子からなる光プロセッサの実現は容易ではない。

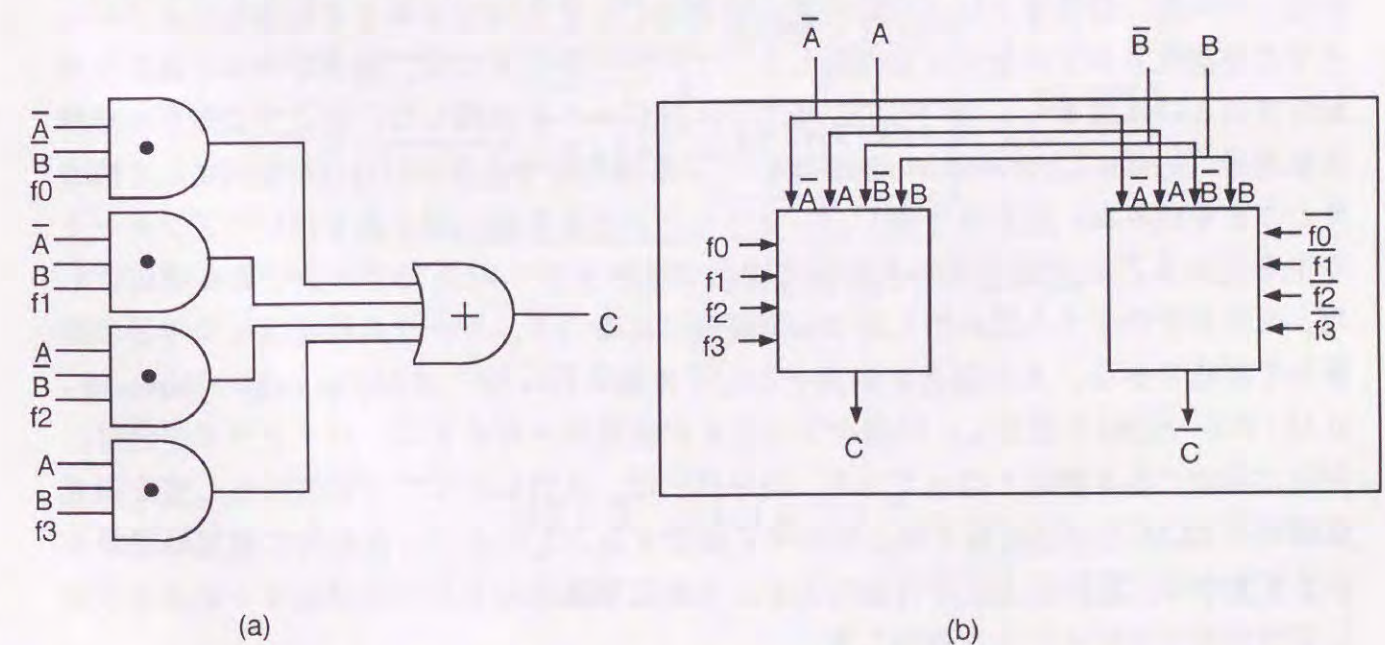


図2-1 Functional Blockによる表現

空間的な符号化を利用して演算する手法は、光アレイロジック[5],[14]-[16]が代表的である。アレイロジック[17]では、入力ビットの組み合わせをアドレスしておき、演算に応じて出力ビットが選り合わせて出力する。2入力におけるアレイロジックの構成を図2-2に示す。入力AとBの4種の論理積を生成しそれぞれ配置しておく。演算命令に従いその組み合わせが出力になる。光アレイロジックは符号化器と演算カーネルとから構成され、図2-2(b),(c)には、等価ブロック図を2入力及び3入力に対して示す。符号化器は入力の組み合わせに応じて空間的な符号化を行なう。これは入力の値が定まれば他の入力の組み合わせの場合と区別できる空間的な位置に光出力が生じるように符号化することである。このことによって後段の空間的な選択素子である演算カーネルによって演算が実行できることになる。符号化器は、入力を符号化したマスクをLEDで投影することで構成することができる。[5] 2入力に際しては2つの、3入力に際しては3つの符号化器(ENCoder: ENC)が必要である。2値入力はENCにより符号化され、演算カーネルにより演算が実行される。実際には、符号化と演算カーネルには非線形の素子は必要無いため、演算系の構成は比較的容易であることになる。しかし従来でのこの手法は、投影系を基本としていたため出力光を次段で使用するといった多段接続性がなかった。また入力のためのマスク作製は、固定的に作製するか電気的な制御で作製するため、並列なパターン入力に対して電気処理を介在させることがあったため、処理能力が電気的な側面で制限されかねなかったという課題があった。

そこで本研究では、パイプライン処理などで処理能力向上が図れる多段構成可能なことと、並列度・稠密度といった観点から理想的には光学的な限界まで可能なこと、という2点を満足するプロセッサを検討した。アーキテクチャには、素子レベルで実現性が規定されるのは望ましくないので、光アレイロジックを使用した。ここでは既存の空間光変調器(Spatial Light Modulator: SLM)による偏光符号化手法[13]-[16]を利用して構成することを試みた。投影系を廃し、コヒーレント光源を読み出し光を用いたアフォーカル系を用いることで出力光もそのまま別のプロセッサへの入力データできる構成とした。光学系でのデータ読み出し面は結像関係にあるので、データの稠密度も光学系の限界まで期待できる。入力偏光変調素子として光書き込み型のSLM(Optically Addressed - SLM: OA - SLM)を使用し、同様なシステムが複数あったときに、パイプライン的に、多段に接続できる構成となっている。符号器には、入力に応じてその読み出し光を偏光変調するSLMと複屈折板を組み合わせることで、自動的に電気処理等を介さず光学的に空間符号化が可能である。さらに演算カーネルには液晶カーネルを使用してプログラマビリティを確保した。

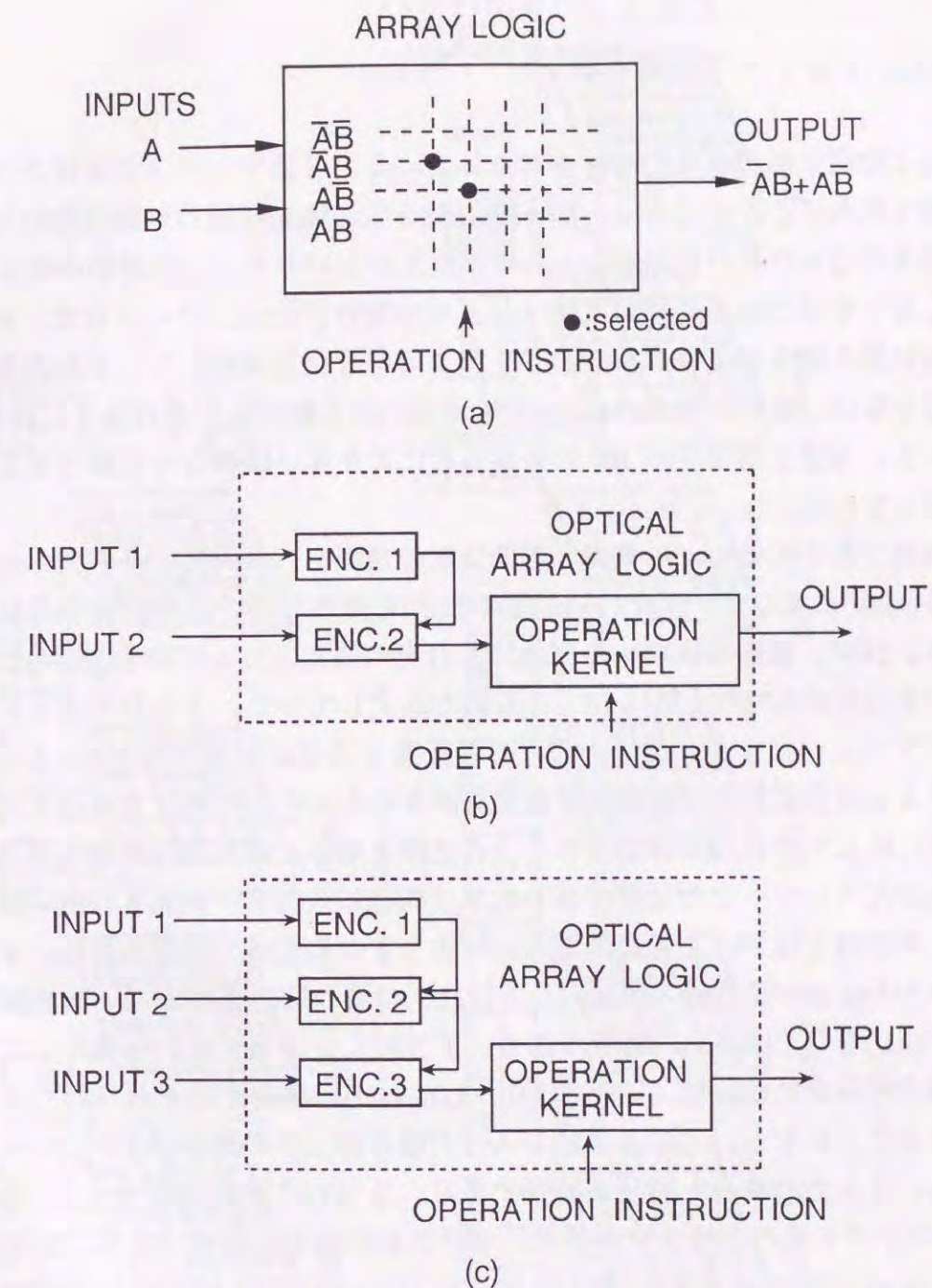


図2-2 アレイロジック

2-2 符号化と動作原理

2-2-1 2値データの符号化

偏光変調と空間分離による符号化を行なっている。2値データ1と0は2つの直交する偏光状態で表わすことができる。種々のSLMをこの偏光変調の目的のために使用できる。この偏光符号化[14]-[15]は光のエネルギー損失がないため、入力段数の増加時に光損失が大きくなりすぎて演算過程に支障を与える可能性が低い、という点で、0もしくは1に光の暗状態を割り当てるON/OFFによる符号化と比較して、多段演算に適している。空間分離は、複屈折板(Birefringent Plate: BP)の主軸が入力光の偏光に対して45deg傾いていると、常光と異常光がBPを通ることにより互いに異なる光路をとる、という現象を利用している。

符号化過程である偏光による変調と空間分離の過程を、2入力、3入力の場合に対して図2-3(a),(b)に示した。図では透過型のSLMを使用しているが反射型のSLMも使用可能である。図中、複屈折板BP1の主軸は入力光の偏光に対して45deg傾いており、また2つめの複屈折板BP2の主軸はBP1の主軸と直交している。2入力の場合について説明すると以下になる。まず入力Aの各画素aの値に応じてSLM1によって、読み出し光である入射直線偏光が画素毎に偏光変調される。そしてBP1を通過することによりその偏光に応じて2つの光路のうち1つの光路を通る。水平方向の偏光が直進、垂直方向の偏光が左へシフトした光路を進む。次に同様に入力Bの画素bの値に応じて再び変調され、被変調光はBP2を通過することにより4つの光路に分離される。水平方向の偏光、すなわち(a,b)の論理値で(0,0)もしくは(1,1)の場合は直進する。一方垂直方向の偏光は(a,b)が(1,0)もしくは(0,1)の場合であり、下方向にシフトする。結果として4つの可能な論理値の組み合わせ(a,b)が(0,0), (1,0), (1,0), (1,1)の場合それぞれに対して、異なる光路をとることになる。このように2入力の場合は1つの画素は2×2のセルにより構成される。3入力の場合も容易に拡張できる。3つめの複屈折板BP3は、垂直方向の偏光をBP1のシフト量の2倍シフトさせ、水平方向の偏光を直進させる。全論理値の組み合わせ、(a,b,c)が(0,0,0), (1,0,0), (0,1,0), (0,0,1), (1,1,0), (1,0,1), (0,1,1), (1,1,1)の各場合がそれぞれ異なる光路を通ることになる。こうして3入力時の符号化光は、1画素が2×4個のセルからなることになる。このことから一般にn入力の場合は 2^n 個のセルから画素が構成される。

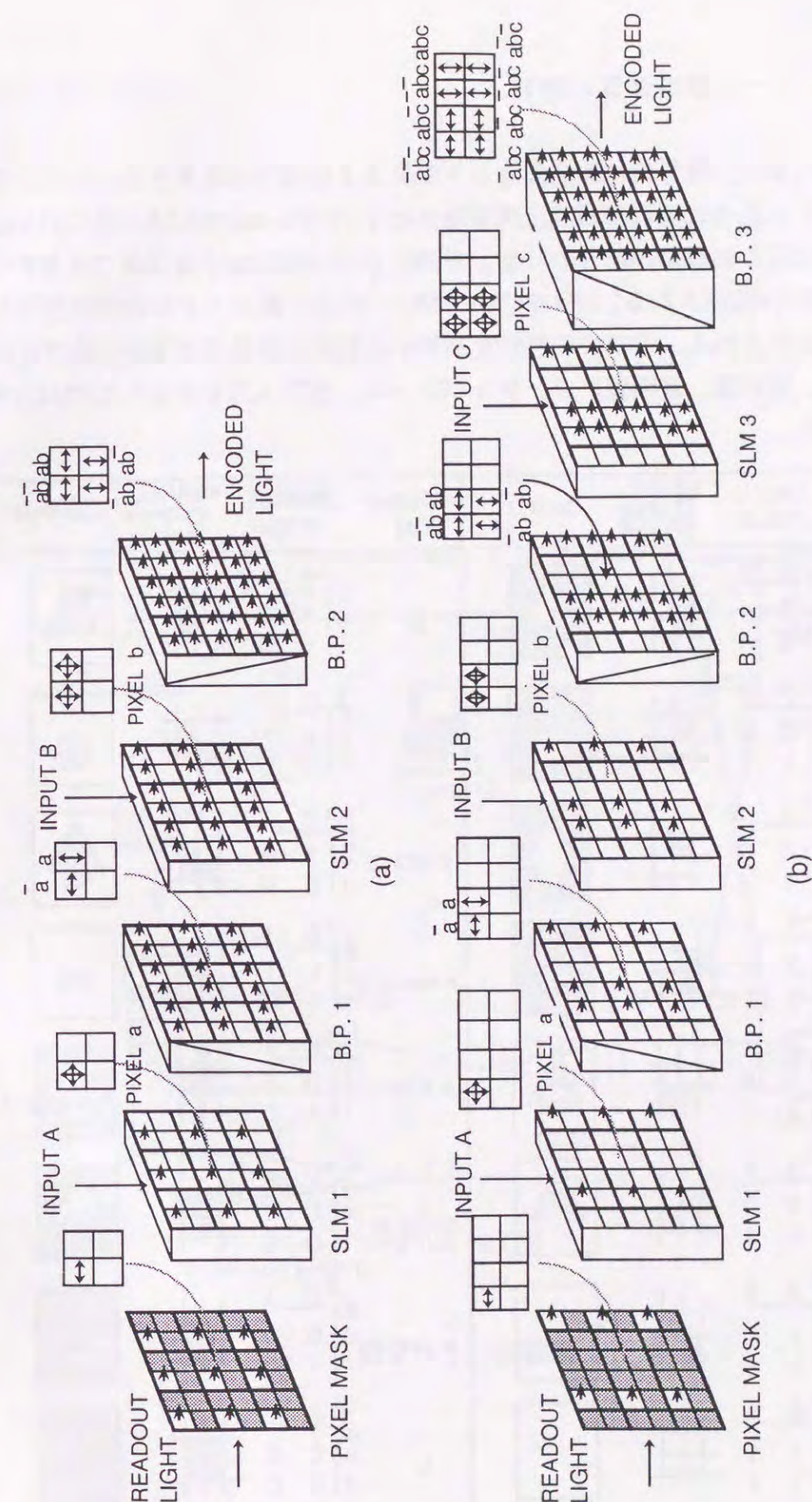


図2-3 符号化過程(a) 2段 (b) 3段

2-2-2 ブール論理演算の実行

ブール論理演算は、符号化光に演算カーネルによる空間フィルタリングを行なうことにより実行できる。それぞれの演算は演算種毎に1つのカーネルパターンに対応している。演算命令により該当論理部分の「窓」を開けるように設定することで演算のプログラムでき、演算が実行される。プログラマビリティは演算カーネルのプログラマビリティによって決定される。前節での符号化を用いた時の、2入力の場合でのブール論理演算について、演算種、真理値、カーネルパターン、及び入力を仮定しての出力例を図2-4に示した。

OPERATION	TRUTH TABLE	KERNEL □ OPEN ■ SHUT	OUTPUT	OPERATION	TRUTH TABLE	KERNEL □ OPEN ■ SHUT	OUTPUT
A	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 1 \\ & 1 & 0 \end{array}$			\bar{A}	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 1 \\ & 1 & 0 \end{array}$		
B	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 0 \\ & 1 & 1 \end{array}$			\bar{B}	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 1 \\ & 1 & 0 \end{array}$		
A OR B	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 1 \\ & 1 & 1 \end{array}$			A NOR B	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 1 \\ & 1 & 0 \end{array}$		
A AND B	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 0 \\ & 1 & 1 \end{array}$			A NAND B	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 1 \\ & 1 & 0 \end{array}$		
A EQV B	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 1 \\ & 1 & 0 \end{array}$			A XOR B	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 1 \\ & 1 & 0 \end{array}$		
\bar{A} OR B	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 1 \\ & 1 & 1 \end{array}$			A AND \bar{B}	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 1 \\ & 1 & 0 \end{array}$		
A OR \bar{B}	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 1 \\ & 1 & 0 \end{array}$			\bar{A} AND B	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 0 \\ & 1 & 1 \end{array}$		
1	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 1 \\ & 1 & 1 \end{array}$			0	$\begin{array}{c cc} A & 0 & 1 \\ \hline B & 0 & 0 \\ & 1 & 0 \end{array}$		

図2-4 真理値表

2-3 系の構成

実際にプロセッサを構成するための系を、3入力の場合について図2-5に示す。構成部品としては、1. MSLM、2. ピクセルマスク、3. 複屈折板、4. 演算カーネルが主要なものであり、その他、He-Neレーザ、スペーシャルフィルタ、レンズ群、読みだし及び光路変更のためのハーフミラーとミラー類、出力をモニタするCCDカメラ、光入力により構成される。まず、主要構成要素について説明する。

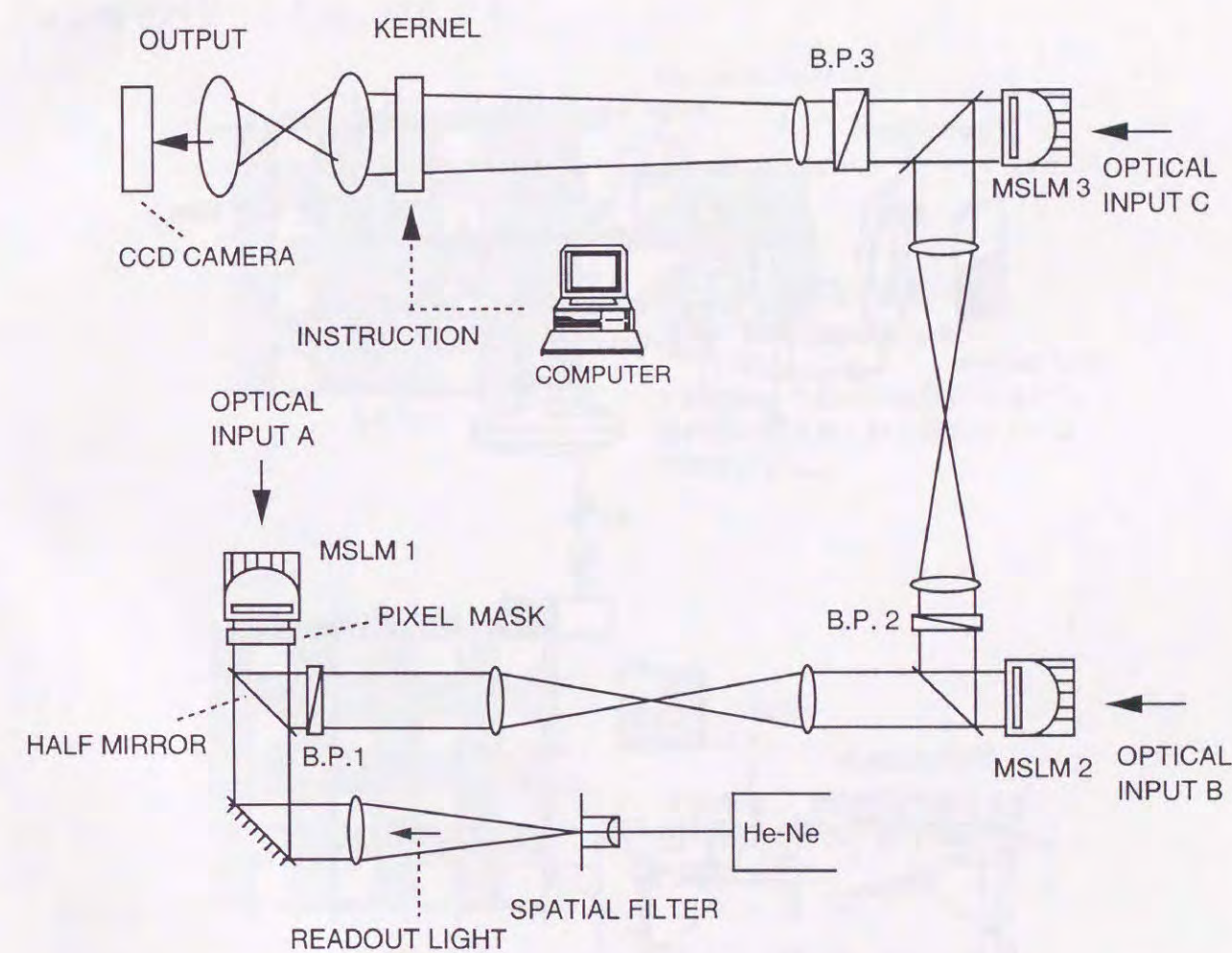


図2-5 実験系

1. MSLM[14]

MSLMは $10^3 \sim 10^4$ の大きな電子増倍係数を有するOA-SLMである。このため本プロセッサの出力をさらに別のプロセッサへの光入力とするといった接続時に有利となる。動作原理と構造を図2-6に示した。書き込み面に照射された光パターンにより書き込まれる。変調は LiNbO_3 の結晶により行なわれる。結晶軸に対し 45° 傾いた直線偏光を読みだし光として読みだし面に照射すると、入力パターンにより偏光変調された光が得られる。つまり入力値1の場合は $\sim 90^\circ$ 回転し、0の場合は回転しない。MSLMは反射型であるのでハーフミラにより読みだし光を取り出す。読みだし光の波長に応じて結晶の厚み等が設計されるが、ここではHe-Neの633nmの波長に設定されている。

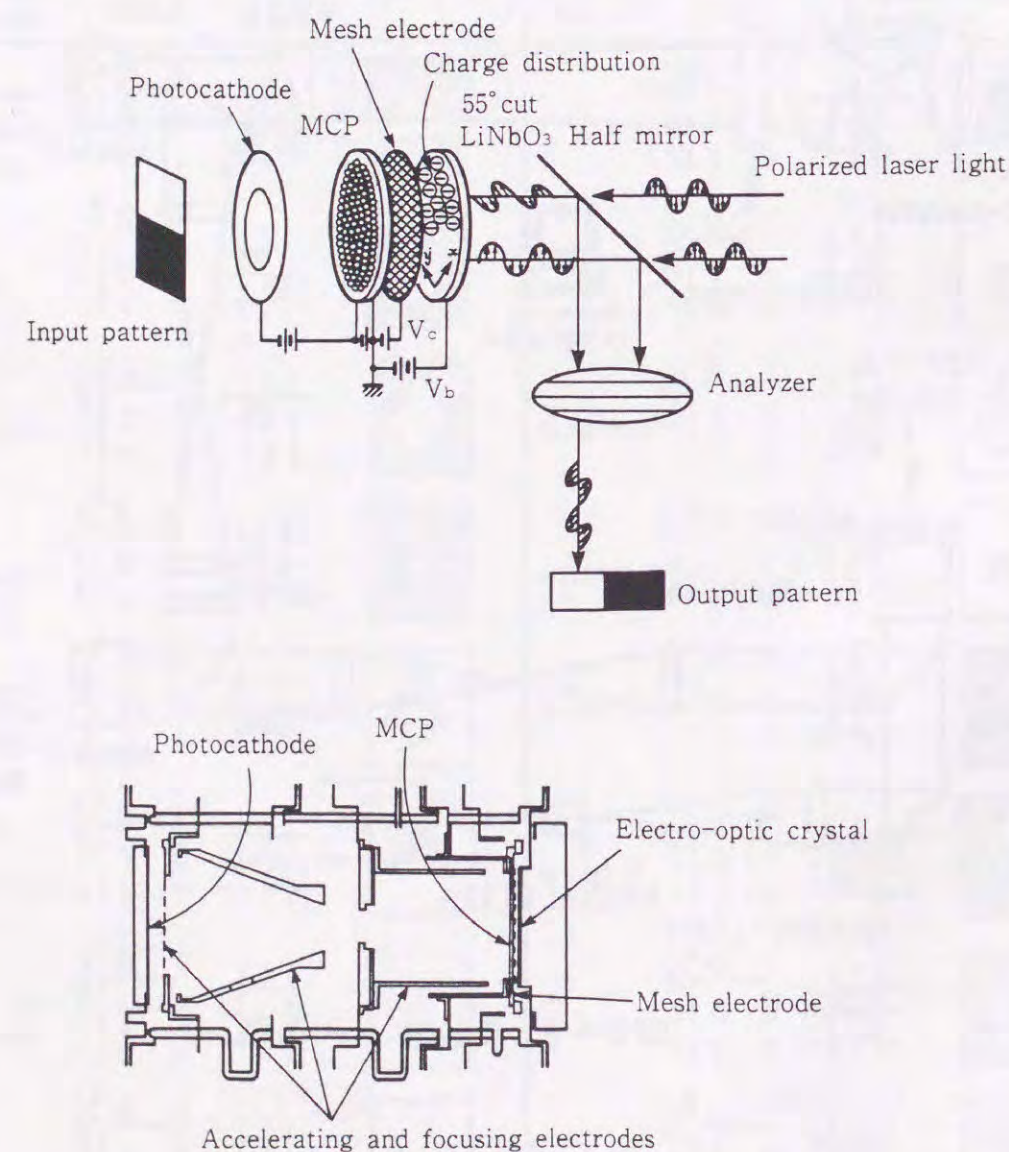


図2-6 MSLMの動作原理と構造[14]

2. ピクセルマスク

ピクセルマスクは空間符号化の際に、入力パターンの個々の画素の読みだし光が、隣の画素の読みだし光と重ならないようにするために配置するマスクパターンである。図2-7(a)に3入力の場合のピクセルマスクを示した。 2×4 の計8個のセルからなるパターン中に、8個の不透過部分、1個の透過部分のあるパターンである。符号化のところで述べたように、1画素は入力上の8つのセルにより構成される。したがって、入力の値によらず、空間符号化後8個の光路のうちどの位置にあっても、隣接する光と区別でき、カーネルにより画素毎の演算が可能になる。2入力の場合は 2×2 のセルのうち1セル部分のみ透過のパターンであり、同図(b)に示した。ガラス基板上にエマルジョン等でパターン形成し使用する。

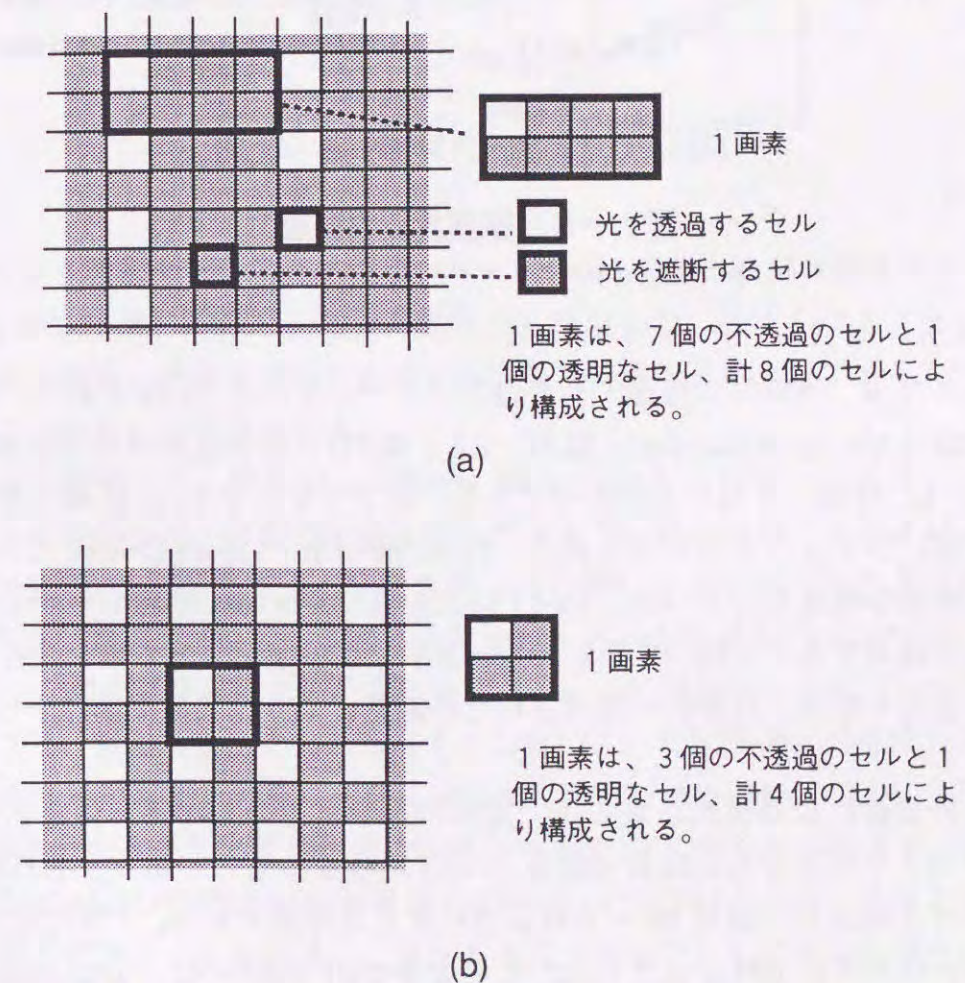


図2-7 ピクセルマスクパターン

3. 複屈折板(Birefringent Plate)

複屈折性を示す結晶を、シフト方向を軸方向で、シフト量を結晶厚で、設計することにより得られる。材料としては方解石、水晶が代表的であり実験には方解石の結晶を用いた。図2-8には複屈折板の入射光に対する機能を示した。このように入射偏光により空間的にシフトする。本図では、両偏光で光路長が異なるようになっているが、結像をきれいに実現するためには光路長が等しい方がよく、このことは結晶の切り出し方で実現できる。本実験系では両偏光で光路長の等しいものを使用している。

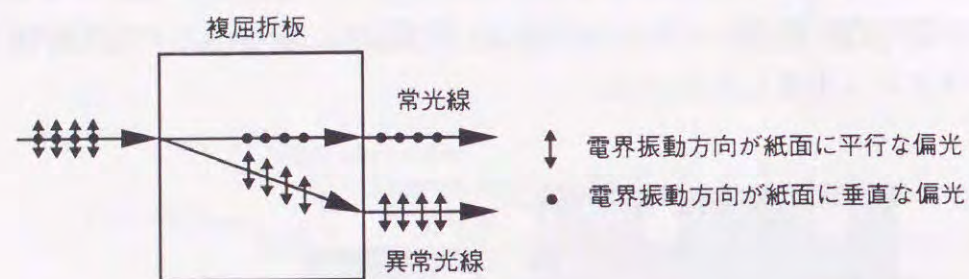


図2-8 複屈折板の機能

4. 演算カーネル

演算カーネルは、空間中に透過・不透過のパターンを作る SLM であり、電気書き込み型のSLM(Electrically Addressed - SLM : EA - SLM)である液晶空間光変調器 (Liquid Crystal SLM : LC-SLM) を用いることができる。図2-9に示すLC-SLMは直交する偏光子と検光子間にツイストネマチック液晶 (Twist Nematic - Liquid Crystal : TN - LC) を封入したセルを挟む構造をしている。TN-LCは入射偏光を90 deg 回転するかもしれないが回転せずそのまま透過するかを制御する。90 deg 回転した場合がカーネルを透過、回転しない場合は不透過となる。計算機に接続されその制御により、実時間動作する。

系は以上の部品により構成されるが、実際の系ではそのサイズを決定する必要がある。MSLM は入手可能なものは有効面積 10 mm 角程度のものであり、その分解能は 10 lp/mm 従って 1 画素の一辺は 50 ~ 100 μm 程度まで可能である。このことから入力画素 (セル) サイズを 100 μm とした。このときの BP の厚みは、100 μm シフトの場合で 1 mm、200 μm シフトの場合は 2 mm となる。実験ではこの 2 種の厚さのものを使用している。光学系は 1 倍の系を基本としているので、各部品の有効面積は 10 cm 角以

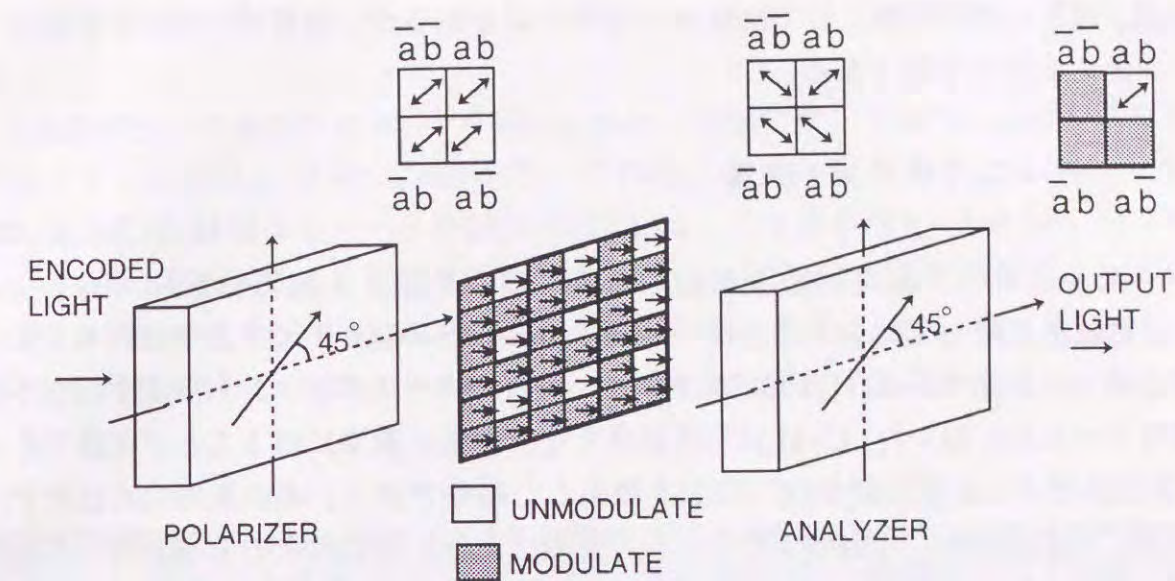


図2-9 演算カーネル(LC-SLM)

上をとれる大きさのものとする。またカーネルに使用したLC-SLMは既存のもので330 μm ピッチのものを使用したもので、拡大の光学系も使用した。固定のマスクをカーネルに使用の場合は容易に所要サイズのものを作製して使用することができるため、拡大の系ではなく 1 倍の系として構成する。

次に光学系を説明する。読み出し光源(He-Neレーザ)からのビーム光はスペーシャルフィルタにより空間的に様な強度部分分布になるように拡大され、レンズにより平行光となって、MSLM1 の読み出し面に入射する。その際、ピクセルマスクを通過し、画素間が分離される。MSLM1 は、その書き込み面に入射された光並列パターン入力 A (OPTICAL INPUT A)により読み出し光を偏光変調する。この読み出し光は、ハーフミラーにより取り出され、複屈折板(B.P.1)を通過することによって空間的に符号化される。ここまですが第一の符号化過程であり、同様にMSLM2, B.P.2 とMSLM3, B.P.3 によりそれぞれ第二、三の符号化がなされ、符号化光は演算カーネル(KERNEL)に入射する。演算カーネルはパソコン(COMPUTER)からの制御信号(INSTRUCTION)により、透過と不透過の空間フィルタリングパターンを構成し、透過する光パターンとして演算結果を出力する。出力光はCCDカメラにより検出される。レンズ光学系は図から分かるようアフォーカル光学系であり、MSLMの読み出し面間で全て 4 f (fは焦点距離)を使用した結像関係にある。そのため出力光を別のプロセッサへの光入力とすることも可能である。

その他、周辺の制御機構としてMSLMの駆動装置があるが、演算カーネルを制御するパソコンとの共用が可能である。

2-4 スペースバリエーション演算

スペースバリエーション演算は場所に応じて演算内容を変える演算であり（図2-10）、論理演算に対して行なうことは、MIMD型のアーキテクチャ上でプロセッサを構成する場合に重要である[1],[19]。本プロセッサでスペースバリエーション演算を行なうには、演算カーネルに用いたLC-SLMに演算命令を各画素に独立に送ることで実現できる[20]。各画素独立に制御可能なLC-SLMを使用した結果であり、本演算のために光学系の変更などが必要ないことも本プロセッサの特徴である。また、入力全体に対して複数の異なる演算を行ない出力することもできる。この場合は、光学系で演算カーネル位置に、複数の入力符号化像が入射すればよく、例えば入力として入力を複数コピーしたものをを用いることなどにより可能である。

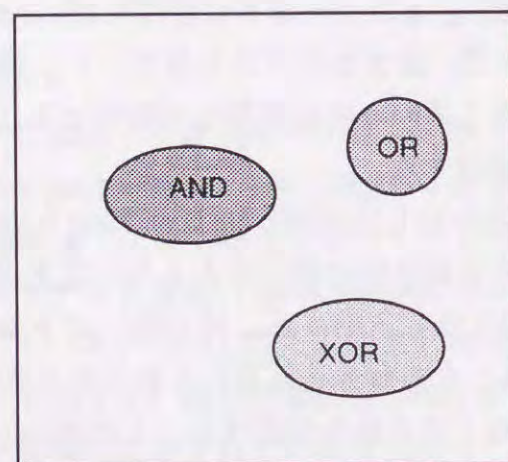


図2-10 スペースバリエーション演算

2-5 実験結果

ここまで述べてきたプロセッサを構成し動作を確認した。3入力の場合の系の写真を図2-11に示す。中央には読みだし光のHe-Neレーザがあり、3つの入力用のMSLM、LC-SLMによるカーネルが示されている。レンズ系は $f = 250 \text{ mm}$ 、 $\phi = 50 \text{ mm}$ のものを中心に使用した。定盤のサイズは $3 \times 1.5 \text{ m}^2$ である。光学系は図2-5に示したものと同一であるが、定盤の収まるよう適宜ミラーを使用している。

次に符号化の様子を図2-12に示す。3つの入力が全て0の場合は、ピクセルマス

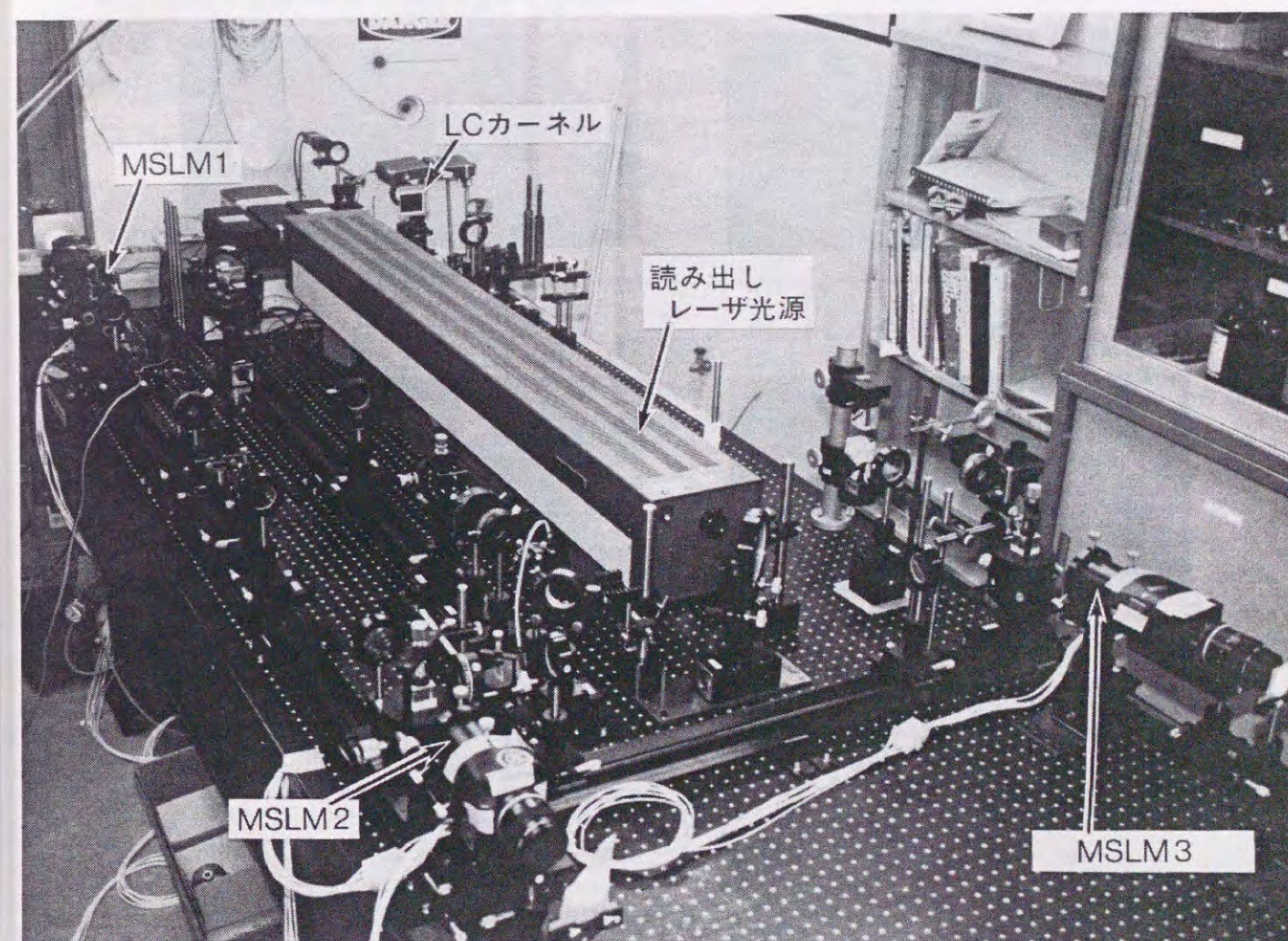


図2-11 光学実験系

クのパターンが直接観察される。(左上の写真) 符号化過程の観察は、3 段目の入力
の符号化後の出力光で行なっていることに注意しておく。3 つの入力が全て 0 の場合は、
論理値でいうと(0,0,0)の場合に対応する。第 1 の入力に 1 が入ると偏光符号化と空間符号
化により対角線上に光路が移動する。実験では、第 1 の入力の読みだし時に、論理値
0、1 の両方の生成させることにより符号化過程を示している。すなわち、論理値で

$$(0,0,0) \rightarrow (0,0,0) \text{ or } (1,0,0)$$

に対応する 2 点が表示されている。(同右上) 同様に、第 2 の入力の読みだし部に、0 と 1
とを生成し第 2 の符号化過程を示す。(同左下) これは論理値では、

$$(0,0,0) \rightarrow (0,0,0) \text{ or } (0,1,0)$$

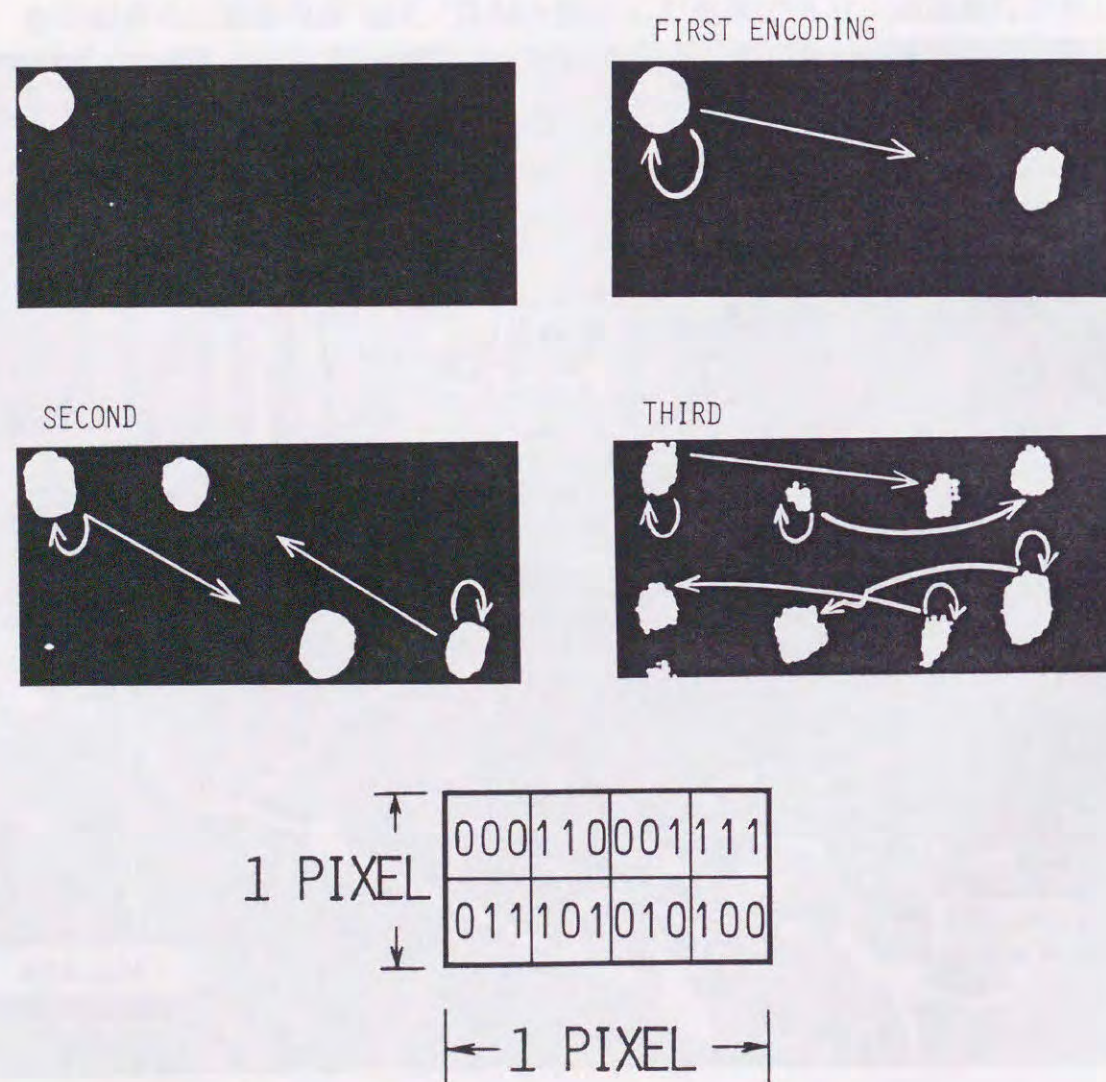


図 2-12 符号化の様子

(1,0,0) \rightarrow (1,0,0) or (1,1,0)
の 4 つの光路が示されることになる。第 3 の入力に対しても同様にできる。(同右下)
これは、

$$(0,0,0) \rightarrow (0,0,0) \text{ or } (0,0,1)$$

$$(0,1,0) \rightarrow (0,1,0) \text{ or } (0,1,1)$$

$$(1,0,0) \rightarrow (1,0,0) \text{ or } (1,0,1)$$

$$(1,1,0) \rightarrow (1,1,0) \text{ or } (1,1,1)$$

の符号化過程である。図中下にこの論理の対応を示してある。このように $2^3 = 8$ 個の光
路に空間符号化が行なわれている様子が分かる。

以下に示す実験結果では 2 入力の演算結果もあるが、系の構成などに関しては 2 入力
の場合も同様であり、例えば実験系としては図 2-13 の様になる。この場合、3 入力
の場合と比較して 3 入力目の偏光符号化と空間符号化の系が省かれている。

以下に、実際の系での実験結果を示す。最初に 2 入力の場合の演算結果を示す。プー

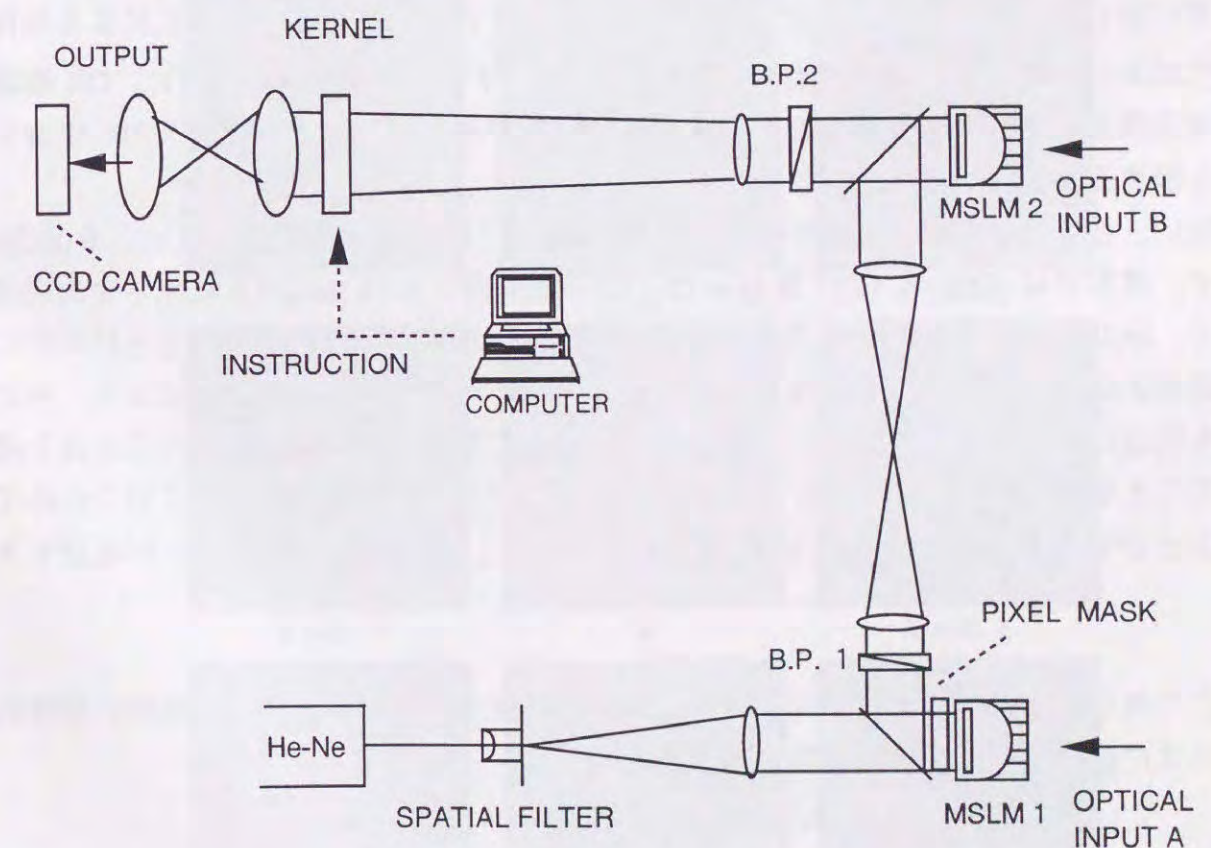


図 2-13 実験系 (2 段入力の場合)

ル論理演算は全部で16種あり、"FALSE"は全面が暗出力となり良好な出力結果が確認されているが、ここではこの演算は除き15種に関してその結果を図2-14に示した。2つの入力三角形と円形であり、空間的に符号化されているため画素間が隣接している場合と若干はなれている場合があるが、AあるいはBといった演算結果に現われている。その他も良好な演算結果が確認できる。

次に3入力の系で演算を実行した結果を図2-15に示す。入力A、B、Cはそれぞれ、三角形、円形（円形を抜いたもの）、右半分のパターンである。入力A、B、Cの結果は、各々の入力のみ1入力時に演算実行した結果であるので空間的な符号化による画素間の粗密状態は存在しない。図中段には積演算の例として $A \cdot B$ 、 $A \cdot B \cdot C$ を示した。ここでも同様に $A \cdot B$ の場合はA、Bのみを入力し、三段目には均一のパターンを入力して演算を実行しているため、画素間の粗密はない。また $A \cdot B \cdot C$ の場合は、カーネルによる透過画素の位置が1種類なので、この場合も画素間の粗密はない。和演算の例としては $A + \bar{B}$ 、 $A + \bar{B} + C$ の結果を示した。ここでは $A + \bar{B}$ の場合は $A \cdot B$ の場合と同様にCを入力せず一様に0のパターンとしているので、Cによる空間符号化はない。 $A + \bar{B} + C$ の場合に関しては、全て符号化されていると共に、OR演算なので空間的な符号化の様子もわかり画素間に粗密がある。これらから3入力の場合も良好な演算結果が確認できた。

最後に、2入力の場合でのスペースバリエーション演算の実験例について図2-16(a),(b)に示す。演算にはXORとEQVを用いた。(a)は横方向にXORとEQVを変化させた場合であり、(b)は縦方向に変化させた例である。最初は領域を半分にし、次にさらに半分にし、最終的には各画素毎に演算種を変化させている。パソコンからの制御により、他の演算も同様に実行でき、また交互に変化させるだけでなくある領域に特定の演算種を指定することも容易に行なうことができた。スペースバリエーション演算が正しく行なわれていることがわかる。スペースバリエーション演算が正しく行なわれていることが確認できた。

またこれらの演算の、プログラマビリティは実時間であり、カーネルを実際に実時間動作させた結果として、上記実験結果を得た。

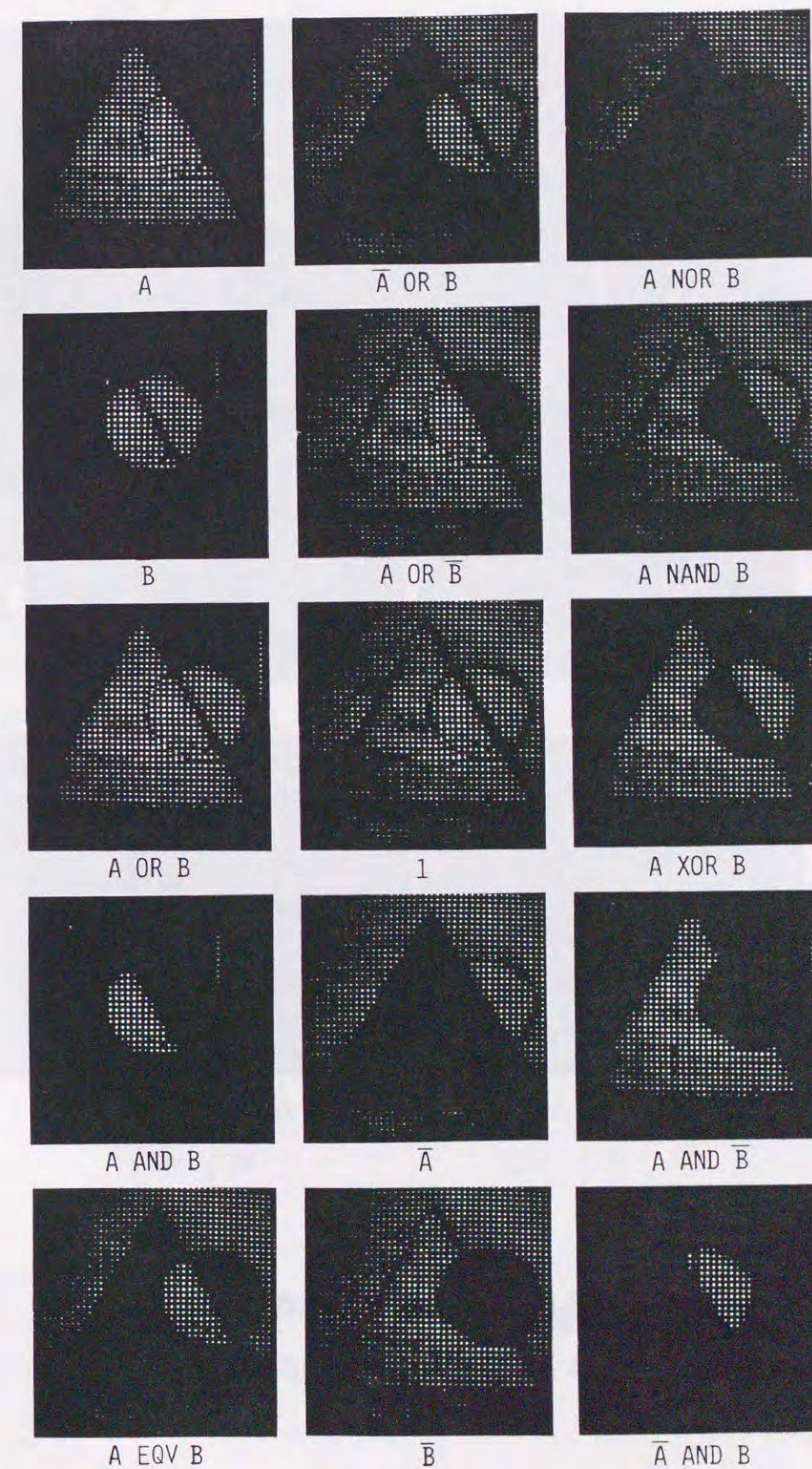


図2-14 2段入力時のブール論理演算実行結果

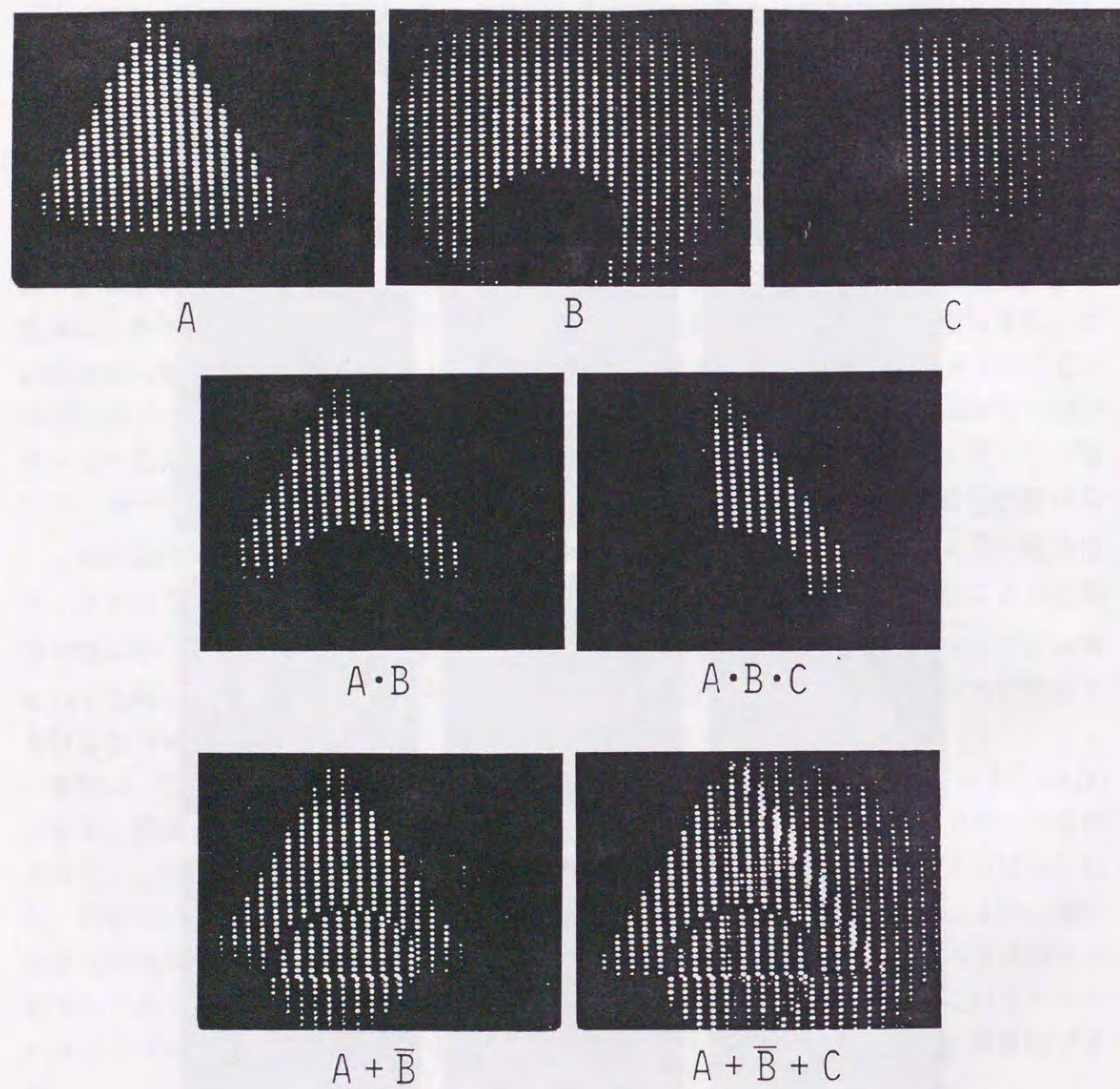


図 2-15 3 段入力時のブール論理演算実行結果

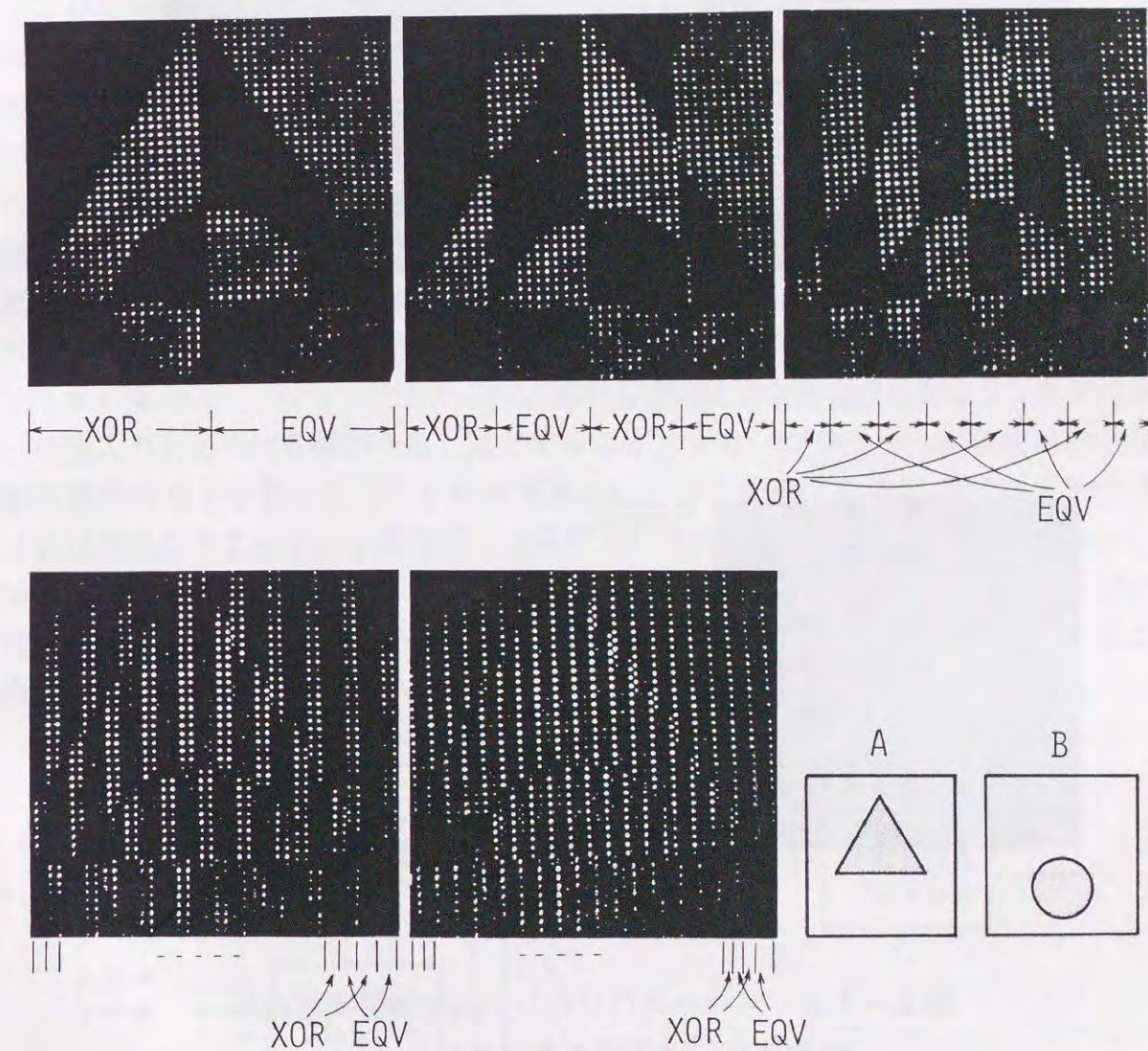
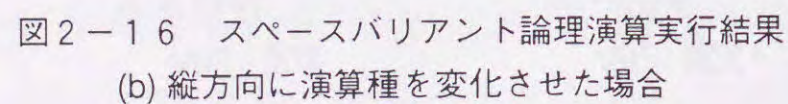


図 2-16 スペースバリエント論理演算実行結果
(a) 横方向に演算種を変化させた場合



1つのプロセッサの入力段数は処理する内容により定まる。複雑な演算を行いたい場合は入力段数を増やす必要がある。2入力の場合 2^2 個のセルが1画素を構成し、n入力の場合 2^n 個のセルが1画素を構成する。系のなかでセルサイズが一定でかつ処理したい画素数も一定の場合は、入力段数に応じて光学系での有効サイズを大きくする必要がある。このことは現実の系では処理能力の制限要因となる。しかし、多段処理により複雑な系を構成する場合でも、完全なプログラマビリティが必要でなくパイプライン的に処理ができる場合は、この利用効率の低下を最小限にすることができる。たとえば図2-17に示すように2入力のプロセッサを多段に接続することにより複雑な演算を実行する場合は、プロセッサ1の出力に適当な空間的な復号化[21]を施し、次プロセッサへの光入力もしくは直接読み出し光とすることにより、プロセッサが多段接続で空間利用効率の低下を避けることが可能である。ここで後段での演算のプログラマビリティには制限が生じるが、各段のプロセッサでの演算を制御することにより全体としてプログラマビリティを確保することは可能である。このようにして、処理する演算に応じて多段接続にすることにより、空間利用効率の低下なく複雑な演算を実行できることになる。

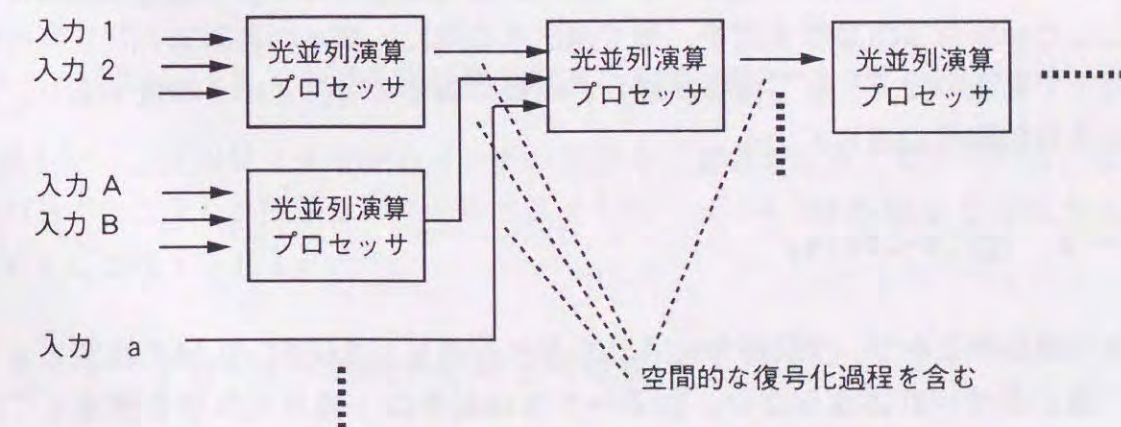


図 2-17 多段接続構成

2-6-2 カスケードビリティ（多段接続性）

本プロセッサ構成は、コヒーレント読み出し光減を使用しアフォーカル光学結像系のため多段接続性を有している。しかし多段接続数はプロセッサの光損失、いかえるとプロセッサの出力光の強度にも制限される。出力光は何らかの形で検出されればよいのであるが、前節でも述べたようにプロセッサ自体の多段接続性注目すると、1プロセッサの出力光強度が次プロセッサの光入力として必要な光強度を有することが、多段接続性に関する条件となる。ここではプロセッサの入力としてMSLMのような高感度デバイスを想定し見積もってみる。この場合は、読み出し光に1mWのレーザ、MSLMの感度 30 nJ/cm^2 、書き込み時間150 msecとして、5～6段程度の多段入力系が可能であるという結果を得る。[15]

ここではMSLMの反射型の読み出し過程に起因する3dBの光損失を見込んでいる。偏光符号化自身は本来光損失の無い変調手法である。透過型の読み出し方法であればこの損失を避けることができるが、反射型ではハーフミラーにより読み出すので、ちょうど半分の光強度、3dBの損失となるのである。反射型のSLMで損失を低減する方法として、入力光の出射位置から、入射位置方向に光を入射すると別の方向に光を出射する光サーキュレータ[22]-[23]を、ハーフミラーの代わりに使用することで可能である。偏光依存性のないものを使用すると共に、結像面で像が乱れないように光路長をに注意して光学系を構成する。このことにより理想的には読み出し光の光損失は存在しない系となり、多段接続性を向上させることができる。

また、本プロセッサの出力を光デバイス、例えば光出力として得る場合はMSLM、電気出力としたい場合はCCD受光素子、等で検出する際に、個々の各画素の“1”の明光強度が同一であるので（“0”は暗状態）、閾値の調整が容易という特徴もあり、この点からも多段接続性に適している。

2-6-3 光インターコネクション

光学系の構成のなかで、空間符号化された各セルのピッチはLC-SLMの画素ピッチに正確に一致しなければならぬ。図2-15の結果は、拡大光学系を構成して既存LC-SLMを使用した場合の実験結果であるが、固定マスクを使用して1倍の系で構成した場合についても実験を行なった。図2-18に実験結果を示す。図2-15の結果と比較して見るとコントラストや歪特性が向上していることがわかる。この理由として

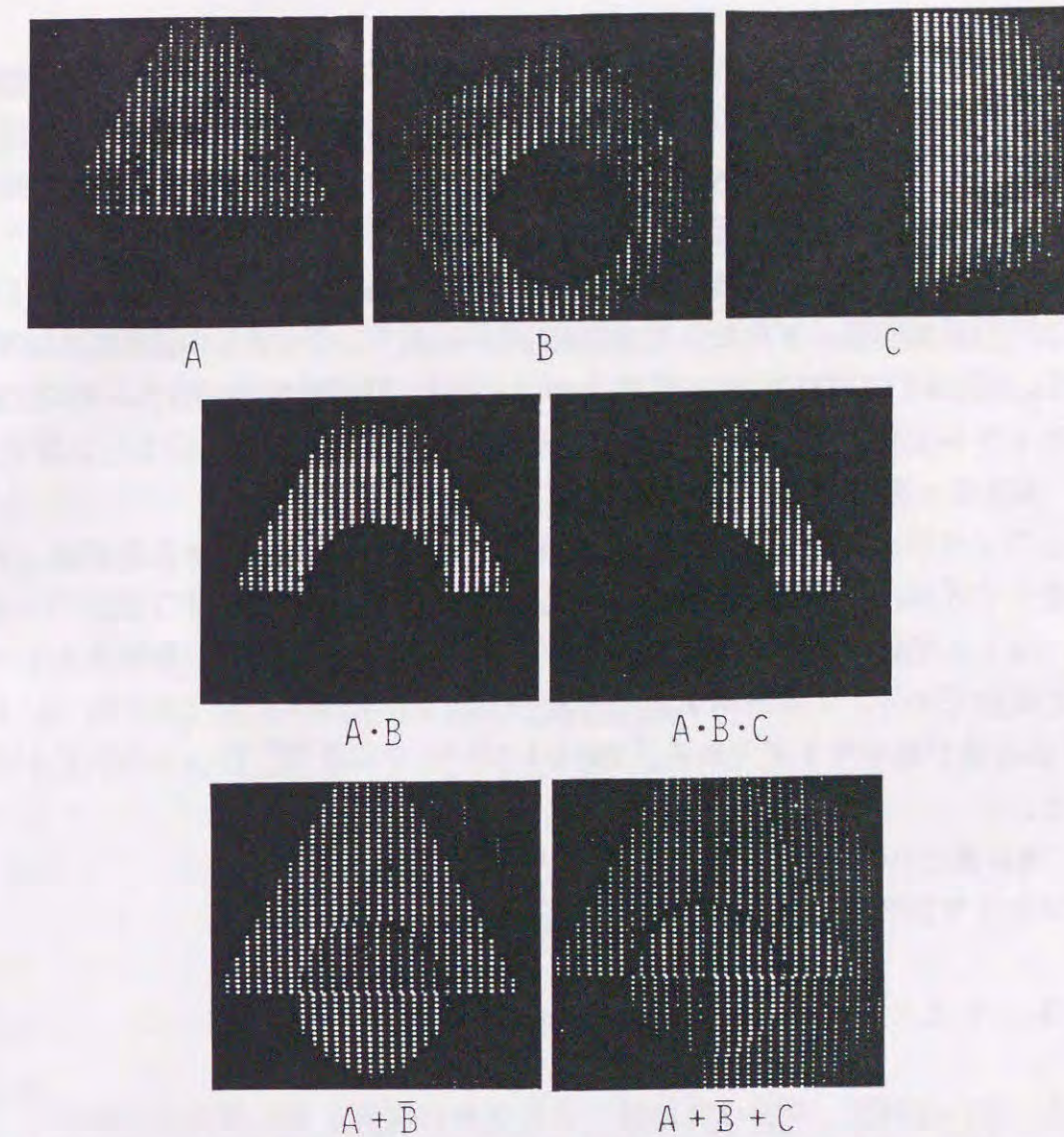


図2-18 3段入力論理演算実行結果（固定マスクカーネル使用）

は、単レンズにより拡大する際のピッチの微妙な不整合が原因と考えられる。従って、実際の系でのこうした問題はピクセルマスクと同一ピッチのLC-SLMを使用することで解決できると考えられる。

2-6-4 プロセッサ性能の評価と可能性

プロセッサの性能は単位時間あたりの演算量で見積もった。

$$\text{演算量} = \text{データ数} / 1 \text{ 演算あたりの所要時間}$$

ここで演算の種類は、本プロセッサではブール演算ならばどの演算でも同じであるた

め仮に AND とすると、2 入力の場合、画素数は 50×50 、MSLM の書き込み所要時間 150 msec を使用して

$$\text{演算量} = 50 \times 50 / 0.15 = 1.7 \times 10^4 [\text{ANDs/s}]$$

となる。空間的な効率も含めると、

$$\text{演算量} = 50 \times 50 / 0.15 = 1.7 \times 10^4 [\text{ANDs/s/cm}^2]$$

となる。2 入力系での単一プロセッサを考える場合は、この演算量の評価で一応の性能指標となる。表 2-1 に性能についてまとめた。一般の場合は、時間にはプロセッサの繰り返しサイクルを使用すべきで、

$$\text{演算量} = \text{画素数} / 1 \text{ サイクル時間}$$

となる。この 1 サイクル時間は使用する SLM 素子により定まる。また画素数、あるいは最小画素サイズは、現実には素子の分解能や光学系の収差等で、また最終的には回折限界 $2.44 f d / \lambda$ で制限されることが考えられる。ここで f 、 d はそれぞれ使用するレンズの焦点距離と直径であり、 λ は使用する光の波長である。使用するレンズの f 、 d にもよるが数 $\sim 10 \mu\text{m}$ 角が最小サイズとなる。100 μs のサイクル速度、10 μm 角の系が構成可能になると、

$$\text{演算量} = 100 \times 100 / (100 \times 10^{-6}) = 10^8 [\text{ANDs/s/cm}^2]$$

までのプロセッサが期待できることになる。

2-6-5 まとめ

本章では、光の並列性、稠密な光結線により従来の電気による処理系を凌駕する可能性のあるデジタル演算システムとして、光並列演算プロセッサを検討した。光学系の構成法により、原理的には光学限界までデータ並列度を利用できるほか、新たに提案したものは全光型の構成であり、従来のものと異なり多段入力・多段接続が可能である。これらのことから、プロセッサ自身の並列処理能力と共に、パイプライン構成でさらなる処理能力向上が期待できるハードウェア上のアーキテクチャであることを確認した。このことはまた次章で述べるように、帰還光路を導入した汎用プロセッサへの展開も可能にする利点がある。

本章ではまず実現性の確認に重点を置き、非線形光学素子を使用しないアレイロジックを適用した。提案したプロセッサでは、光並列入力と光並列出力を有し、さらに処理過程も、アレイロジックのための空間符号化過程を従来と異なり自動的に光学的に行なうことができるなどの特徴を有する全光型構成を初めて実現した。データ読み出し面は

全て結像面という構成を実現したこととあわせて、このことにより、理想的には光学限界まで稠密なデータを処理可能であり、処理過程での遅延を無視できる系が実現できることを確認した。光学系に関しては、光並列信号としての入出力信号形態を有すると共に、パイプライン接続などさらなる処理能力の向上が可能な多段接続可能な光学系を採用した。2 段入力から 3 段入力へと容易に拡張できることも確認した。このことにより入力信号の多段入力化、プロセッサ自体の多段接続(パイプライン構成)が図れることがわかった。これらのことから光並列二次元パターン処理に有効な構成であることがわかった。また表 2-1 には実験システムの性能を示した。

表 2-1 実験システムの性能

入力	光並列二値情報
出力	同上
画素サイズ	$200 \times 200 \mu\text{m}^2$
有効面積	$10 \times 10 \text{mm}^2$
SBW	2500
OPS	25000 (/s)
入力用 SLM	MSLM
符号化素子	MSLM 及び複屈折板
フィルタリング	液晶空間光変調器 (電気駆動)
プログラマビリティ	実時間、全ブール代数、スペーパリア 可能

[参考文献]

- (1) J.W. Goodman, *Introduction to Fourier Optics*, McGraw Hill, New York, 1968.
- (2) 辻内 順平, 一岡 芳樹, 村田 和美, 長谷川 伸, 大石 巖, 光学情報処理, 朝倉書店, 1974.
- (3) 辻内 順平, 一岡 芳樹, 峯本 工, 光情報処理, オーム社, 1989.
- (4) A. A. Sawchuk and T. C. Strand, "Digital optical computing," Proc. IEEE 72, pp.758-779, 1984.
- (5) J. Tanida and Y. Ichioka, "Optical logic array processor using shadowgrams," J. Opt. Soc. Am. 73, 800-809, 1983.
- (6) A. Huang, "Architectural considerations involved in the design of an optical digital computer," Proc. IEEE, vol.72, pp.780-786, 1984.
- (7) B. K. Jenkins, P. Chavel, R. Forchheimer, A. A. Sawchuk and T. C. Strand, "Architectural Implications of a digital optical processor," Appl. Opt., 23, pp.3465-3473, 1984.
- (8) P. S. Guifoye and W. J. Wiley, "Combinatorial logic based digital optical computing architec-

tures," Appl. Opt., vol.27, pp.1661-1673, 1988.

(9) K-H. Brenner, A. Huang and N. Streibl, "Digital optical computing with symbolic substitution," Appl. Opt., vol.25, pp.3054-3060, 1986.

(10) T. E. Bell, "Optical computing : A field of flux," IEEE Spectrum, pp.34-57, Aug., 1986.

(11) D. A. B. Miller, J. E. Henry, A. C. Gossard, and J. H. English, " Integrated quantum well self-electro-optic effect device: 2 x 2 array of optically bistable switches," Appl. Phys. Lett. 49(13), pp.821-823, 1986.

(12) T. Minemoto, K. Okamoto, and K. miyamoto, "Optical parallel logic gate using spatial light modulators with the Pockels effect," Appl. Opt., vol.24, pp.2055-2062, 1985.

(13) A. W. Lohmann and J. Weigelt, "Spatial filtering logic based on polarization," Appl. Opt., vol.26, pp.131-135, 1987.

(14) J. Tanida, J. Nakagawa, and Y. Ichioka, "Birefringent encoding and multichannel reflective correlator for optical array logic," Appl. Opt., vol.27, pp.3819-3823, 1988.

(15) M. Hashimoto, K. Kitayama and N. Mukohzaka, "Programmable optical parallel processor based upon polarization modulation : cascade operations," Appl. Opt., vol.28, pp.4305-4312, 1989.

(16) T. Kurokawa and S. Fukushima, "Real-time image processing Based on Optical Array Logic," Optical Computing 88, E9, 1988.

(17) H. Fleiser and L.I. Maissel, "An introduction to array logic," IBM J. Res. Dev., vol.19, pp.98-109, 1975.

(18) T. Hara, Y. Ooi, T. Kato and Y. Suzuki, "Microchannel spatial light modulator with improved resolution and contrast ratio," Proc. Soc. Photo-Opt. Instrum. Eng. vol.613, pp.153-157, 1986.

(29) T. Yatagai, "Cellular logic architectures for optical computers," Appl. Opt., 25, pp.1571-1577, 1986.

(20) M. Hashimoto, K. Kitayama and N. Mukohzaka, "Space-variant operations using an optical parallel processor based on polarozation encoding," Opt. Lett., vol.14, pp.384-386, 1989.

(21) M. Hashimoto, K. Kitayama and N. Mukohzaka, "Sequential logic operation using optical parallel processor based upon polarization encoding," Optical Computing 1989, WD5, 1989.

(22) T. Matsumoto and K. Sato, "An experimant on a polarization independent optical circulator," IEICE Tech. Rep., OQE78-149, pp.25-28, 1979.

[23] M. Koga and T. Matsumoto, " High-isolation polarization-insensitive optical circulator for advanced optical communication systems," IEEE J. lightwave Technology, vol.10, pp.1210-1217, 1992.

第3章 帰還型光並列演算プロセッサ

3-1 はじめに

前章のプロセッサの様に演算部を構成し、必要に応じてパイプライン構成にすることなどによって、必要な性能に向上することができる。しかし処理装置としてプロセッサを考えた場合、言葉を変えると汎用のデジタル演算システムへ発展させるためには、ラッチメモリの導入が不可欠といえる。[1]-[4] 例えば演算部で実行される演算の入力データは、入力装置から直接もしくはラッチメモリを介して入力され、また出力データは直接もしくはラッチメモリを介して再び演算部もしくは他の処理装置へと送られるからである。

ハードウェアの構成の実現も図っている従来の研究においては[3]、ハードウェアのこのメモリ部および演算部とメモリ間は、電気信号により行なっており、光並列データの状態でのメモリとの接続はなされていない。電気信号を介することにより、演算部自身の並列処理能力より、電気信号線の能力の制限により、プロセッサ全体の処理能力が決定されかねない課題があった。もちろんこうした研究では、むしろ並列処理アルゴリズムの研究に力点をおいている側面がある[5]ためでもあるが、一方でハードウェアの構成法自体にも要因があった。ラッチメモリからの入力を許したり、ラッチメモリへの出力を可能にするためには、それらは前段の出力もしくは後段の入力、つまり実質的に多段的な接続、と考えられるため、演算部のハードウェア構成にも多段接続性が要求される。前章で述べた、従来のものに比して多段接続性に優れる光並列演算プロセッサ[6]が適切であることが分かる。そこで本章では光並列演算プロセッサを発展させ、ラッチメモリを有する帰還型光並列演算プロセッサを検討した。

提案した構成では、演算実行部の出力は、光ラッチメモリに書き込まれる。ラッチメモリにはMSLMを使用し光書き込みと光読み出しを可能としている。ラッチメモリからの読みだし光は再び演算実行部への入力とすることができる。この過程では精度の高い光結合が必要であるが、空間復号素子を提案・導入したことと、画素位置を正確に合わせる調整法を明らかにすることで解決した。空間復号素子は空間符号化後の空間的な位置によらず各画素の光路を元の位置に調整する素子である。本素子に関して、その構成を示すと共に単体での動作とプロセッサ内での動作を確認した。画素位置の調整は入力と入力側に戻った入力との間でXOR演算を行なうことで可能であった。この帰還構成により汎用のブール論理演算が可能であることを示すと共に、具体的なアルゴリズム

についても明らかにした。

続いて実験では具体的にシステムを構成し、逐次演算について結果を示した。これらの検討の結果からパターン間のデジタル演算において、本プロセッサが汎用の論理演算を実行する能力を有することを明らかにできた。

最後に、近傍処理演算への応用を検討した。パターン演算の最も基本的なものはエッジ抽出や輪郭処理などの近傍処理演算であり、画像処理などの前処理としても行なわれる重要な演算である。パターン間の演算は光を用いた並列演算と相性がよいため適用が検討されているが[7]-[8]、特にパターン全体を1つもしくは複数の画素分だけ空間的にシフトし、それらパターン間の論理演算として記述できるものは、ハードウェア上の工夫をすることにより、シフト後の入力が必要とせず演算を行なうことができる[7], [9]。ここでは、帰還型光並列演算プロセッサの具体的な応用例として、その構成内に画素シフト機構を導入し、逐次演算による近傍処理演算を検討した結果について述べる。

3-2 動作原理

図3-1(a)に逐次演算のための基本となるアーキテクチャを示した。これは計算機における有限状態機械、特に逐次処理回路を概念化したもの(同図(b))に基づいている[10]。(b)は遅延の無い組み合わせ論理回路と遅延素子、及び論理回路出力を遅延素子を介して論理回路の入力に接続するパス(帰還路)により構成されている。有限状態機械に基づく光処理回路のモデルとしては帰還路内に光インターコネクション回路を有するもの(同図(c))がある。光インターコネクション回路にはホログラフィを用いたものが提案されている[1]が、対象とする具体的な演算は主としてパターン間の演算もしくは近傍演算であり、同一位置画素間かシフト機構といった限られたインターコネクションのみが必要といったことから、ここでは図3-1(a),(b)のようなモデルを使用している。ロジックアレイは組み合わせ論理回路であり、光アレイロジックが適用可能である。

次に演算アルゴリズムについて考察した。表3-1(a)に積和演算 $A \cdot B + C \cdot D + \dots$ を実行する場合の手順を示した。まず入力パターン A, B を符号化する。次に演算カーネルに演算命令ANDを指示し $A \cdot B$ を実行し、演算結果 $A \cdot B$ はラッチ1に書き込まれる。このあと A, B は符号化器から消去される。同様に演算 $C \cdot D$ が実行され、今度はラッチ2に書き込まれる。符号化器は消去される。次に $A \cdot B$ がラッチ1より読み出され符号化器1の入力となり、 $C \cdot D$ はラッチ2より読み出され符号化器2の入力となる。ここでラッチを消去する。演算カーネルに演算命令ORを設定し出力として $A \cdot B +$

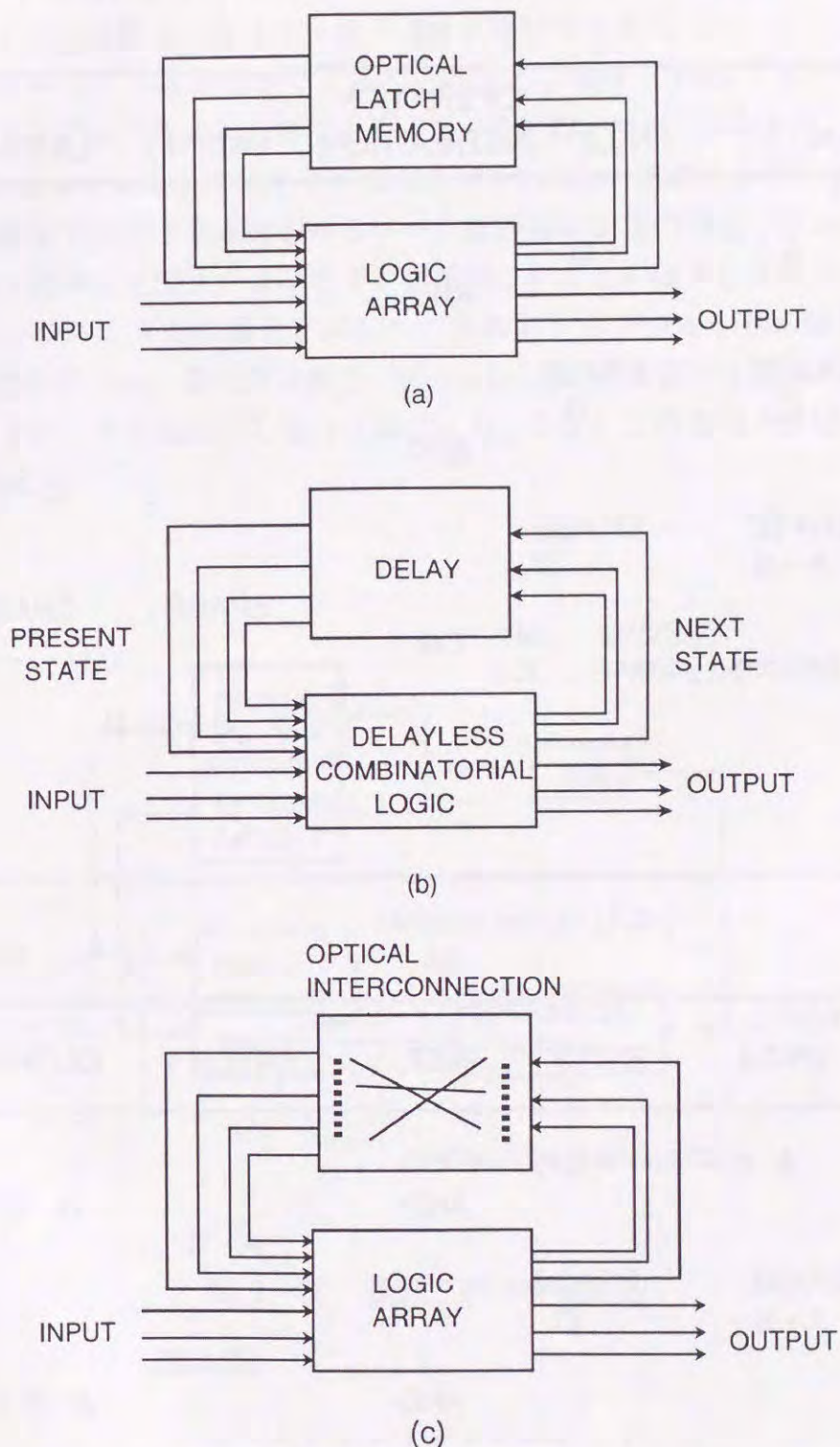


図3-1 有限状態機械

表 3-1

(a)

STEP	ENC.1	ENC.2	OPERATION INSTRUCTION	LATCH 1	LATCH2	OUTPUT
1	A	B				
2			AND			$A \cdot B$
3				$A \cdot B$		
4	ERASE	ERASE				
5	C	D				
6			AND			$C \cdot D$
7					$C \cdot D$	
8	ERASE	ERASE				
9	$A \cdot B$	$C \cdot D$				
10				ERASE	ERASE	
11			OR			$A \cdot B + C \cdot D$
12				$A \cdot B + C \cdot D$		
13						
					

(b)

STEP	ENC.1	ENC.2	INST.	LATCH 1	OUTPUT
1	A	B			
2			AND		$A \cdot B$
3				$A \cdot B$	
4	ERASE	ERASE			
5	$A \cdot B$	C			
6				ERASE	
7			AND		$A \cdot B \cdot C$
				

$C \cdot D$ を得る。この出力はラッチ1に書き込まれ、この後同様の過程でラッチ2に得られる $E \cdot F$ とともに、演算 $A \cdot B + C \cdot D + E \cdot F$ 実行のための入力となる。以下同様に $A \cdot B + C \cdot D + \dots$ が実行できることになる。表 3-1 (b) に示したのは、汎用的な積を実現するアルゴリズムの例である。ラッチにはラッチ1のみを用いて積 $A \cdot B \cdot C \cdot \dots$ を行なっている。このように積がラッチ1のみで実現するので (a) 合わせることにより、積和形で表現できるあらゆるブール論理演算が実行可能であることになる。

機能ブロック構成図を図 3-2 に示す。破線内に示したのはアレイロジックであり、前章のプロセッサの 2 入力の場合と同じものであり、本プロセッサの演算実行部となる。演算実行部の出力は、空間復号素子 (Spatial Decoder、次節) を通過して光ラッチメモリに書き込まれ、その読み出し出力は再び入力となる。これらのパスは全て光並列信号の状態で行なう。

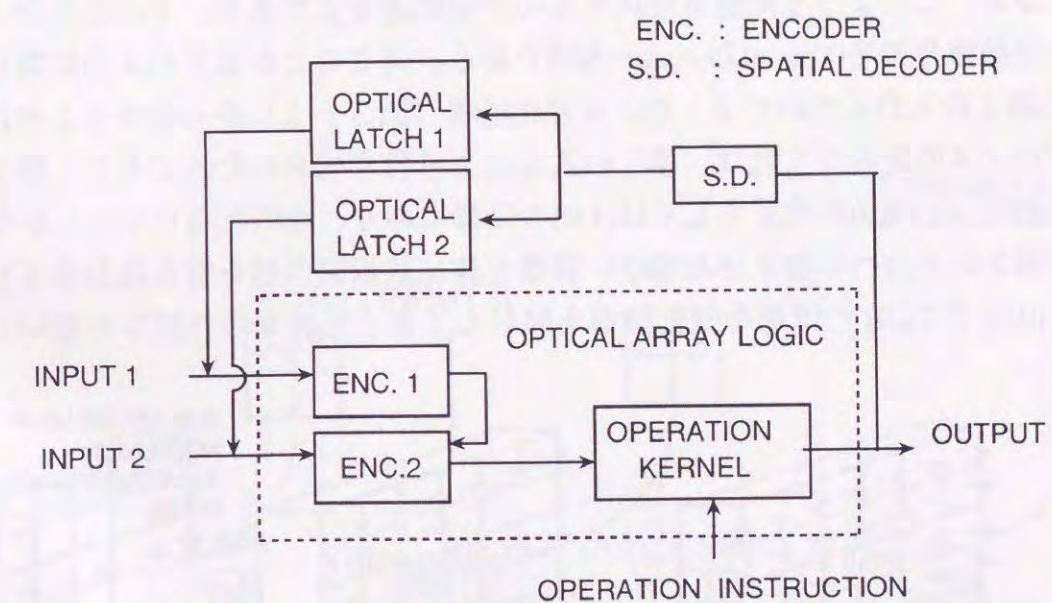


図 3-2 機能ブロック構成図

3-3 空間復号化

空間復号化は、符号化過程の中で空間的に分離されることで符号化された光路を整形することである。図3-3には符号化過程[6]を再掲した。第1の入力は、ピクセルマスクによりマスクされた光により読み出されると考えられるため、図3-4(a)に示すように4つのピクセルで構成される1画素のうち(0,0)の位置の値が読み出されることになる。したがって、入力1の光書き込み面に光信号を入力する場合は、ある画素の値といったときに、画素全面に同一値を書き込むかしくは最小でも(0,0)のピクセルを含む形で書き込む必要が有る。ところが実際の出力光は空間的に符号化され、その符号化光が演算カーネルによりフィルタリングされているだけなので、空間的には符号化された状態のままである。例えば、処理時の画素値により(1,1)の位置に出力1が得られている場合を考える。この場合は、出力光をラッチ後、正確に光結合して入力1の方に帰還しても、(0,0)の位置に書き込まれないので値0となってしまう、正しくデータが転送できないことになる。このような問題を解決するのが空間復号化であり、そのためデバイスが考案した空間復号素子(Spatial Decoder: SD)である。同じことが第2の入力に関して生じ、(b)に第2の入力について示した。符号化過程(図3-3)から分かるように、第2の入力デバイスの読みだし光は、第1の入力により符号化された光であり、第1の入力での画素値により(0,0)の位置もしくは(1,0)の位置にあり、そのどちらかにしかない。したがって第2の入力への書き込み時は、画素全体に該画素の値を書き込むかしくは少なくとも(0,0)と(1,0)の位置を含む領域を照射して書き込まなければならない。した

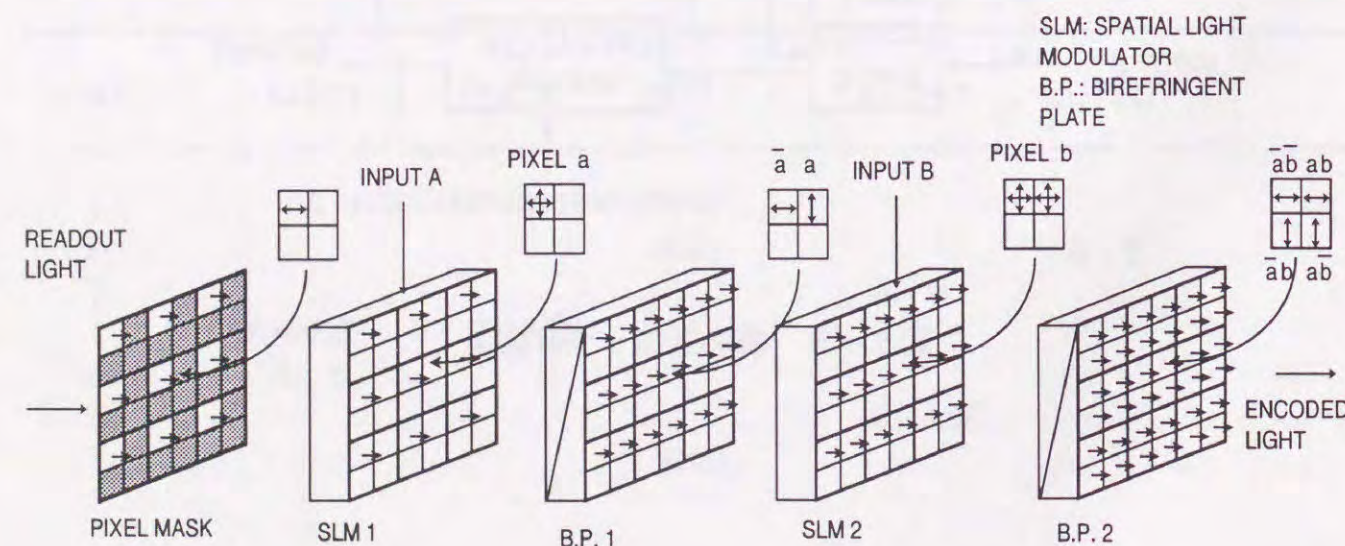


図3-3 符号化過程【再掲】

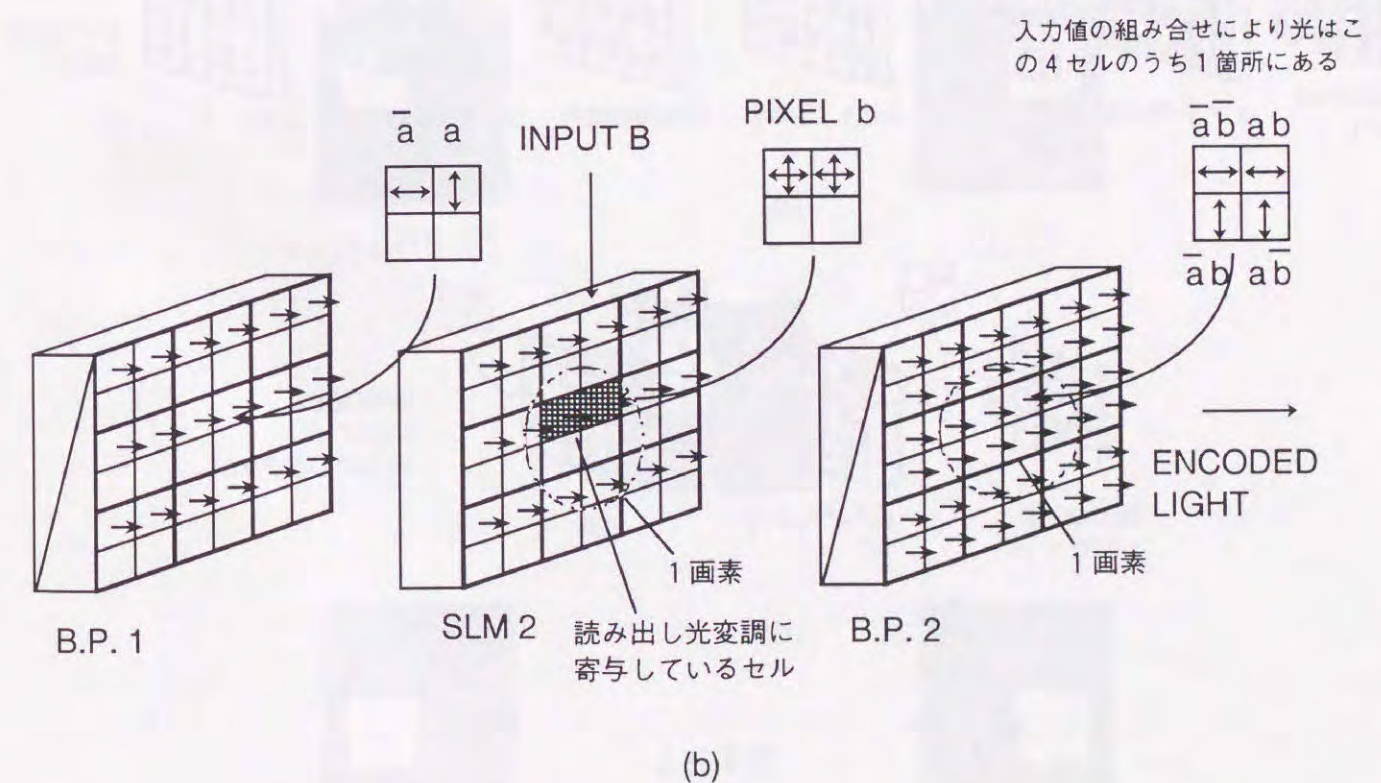
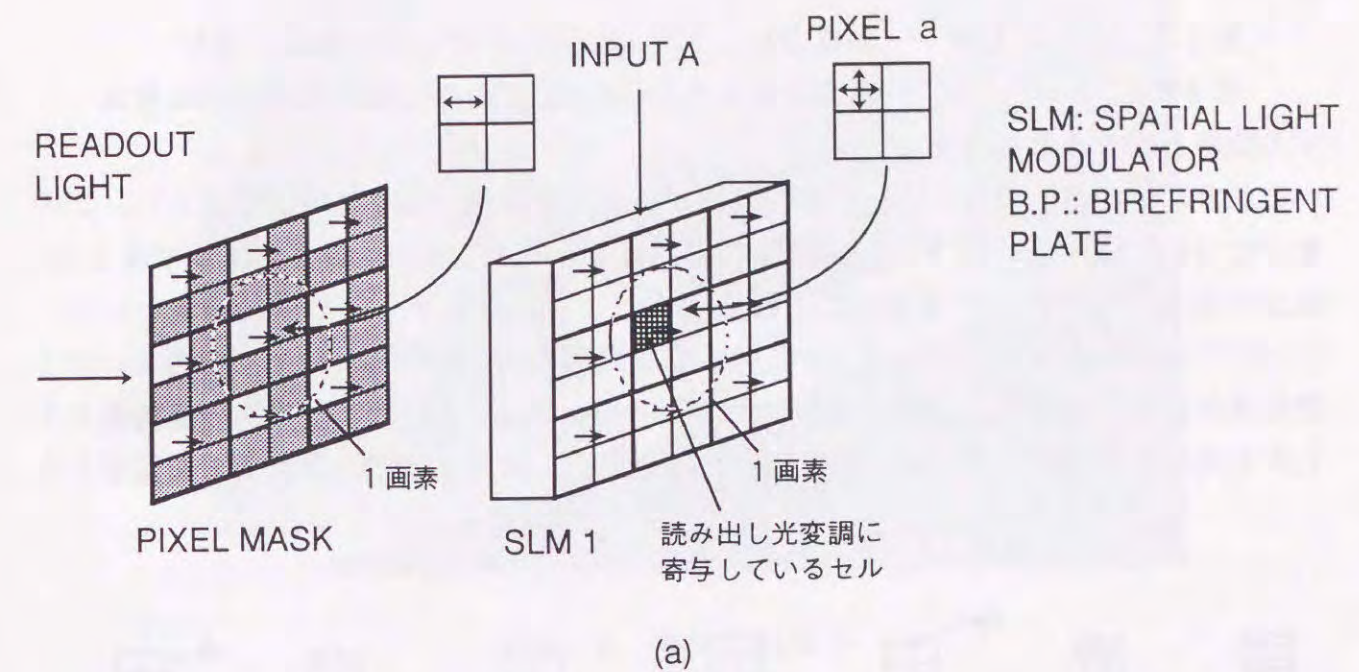


図3-4

がって空間復号化の機能としては、光が空間符号化後のどのパス上にあっても、その光を

第1の入力へのとき 画素全体もしくは(0,0)の位置を含む領域に整形
第2の入力へのとき 画素全体もしくは(0,0), (1,0)の位置を含む領域に整形
する機能ということになる。

ここでは特に第1の入力に対する復号化するものを復号化素子と呼ぶこととし、この素子について述べる。図3-5(a)にSDの構成を示した。SDへのカーネルであるLC-SLMの出力光であるため直線偏光と仮定でき、ここでは水平方向の直線偏光とした。ハッチで示した箇所は、1ピクセルに対応する光路と同じ幅のストライプ状の2分の1波長板が貼付けてある。最初の複屈折板(Birefringent Plate: BP)は垂直方向の直線偏光を上下方向に1光路分シフトし、縦方向の分離が戻る。次に4分の1波長板で両偏光とも

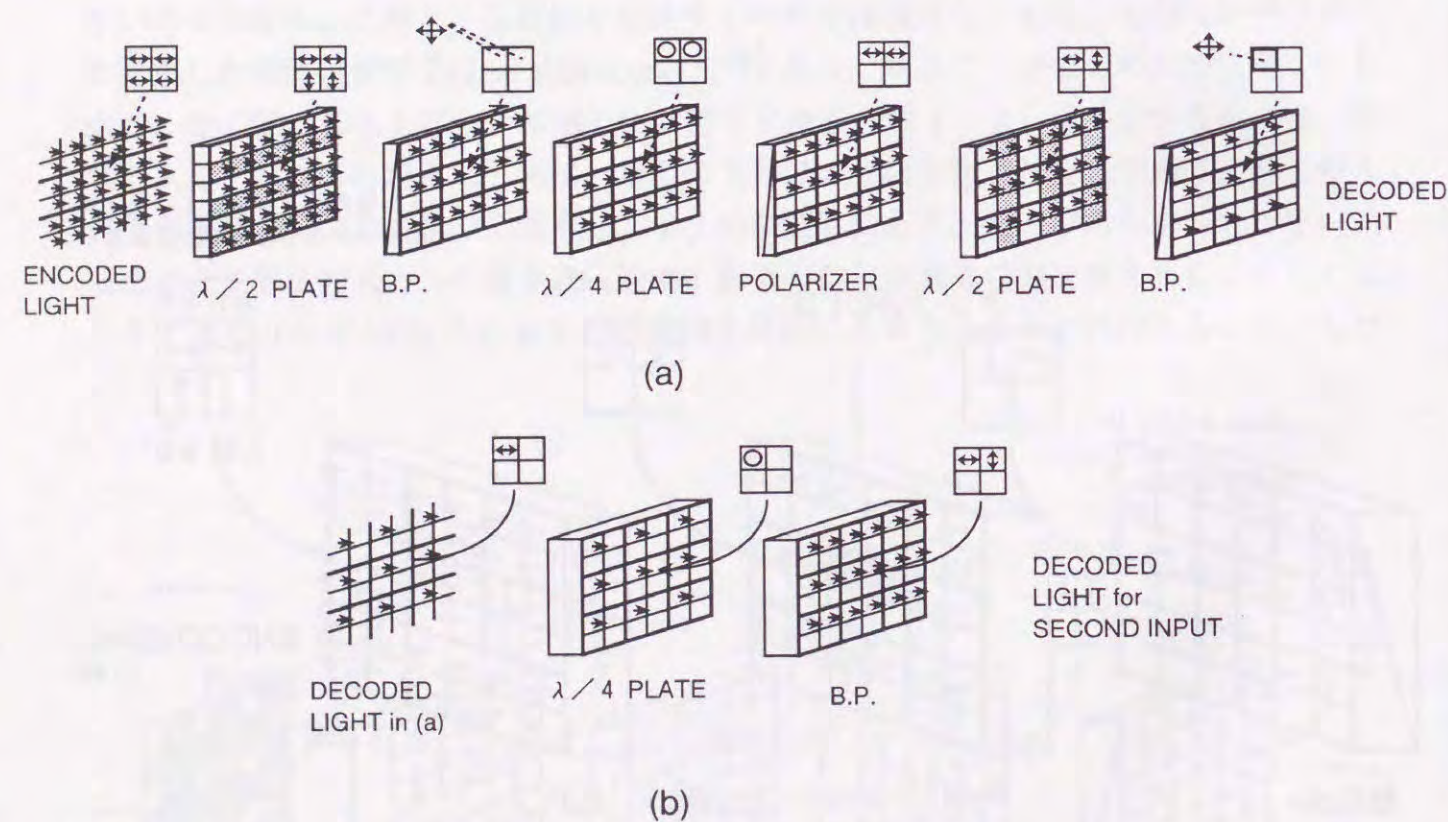


図3-5

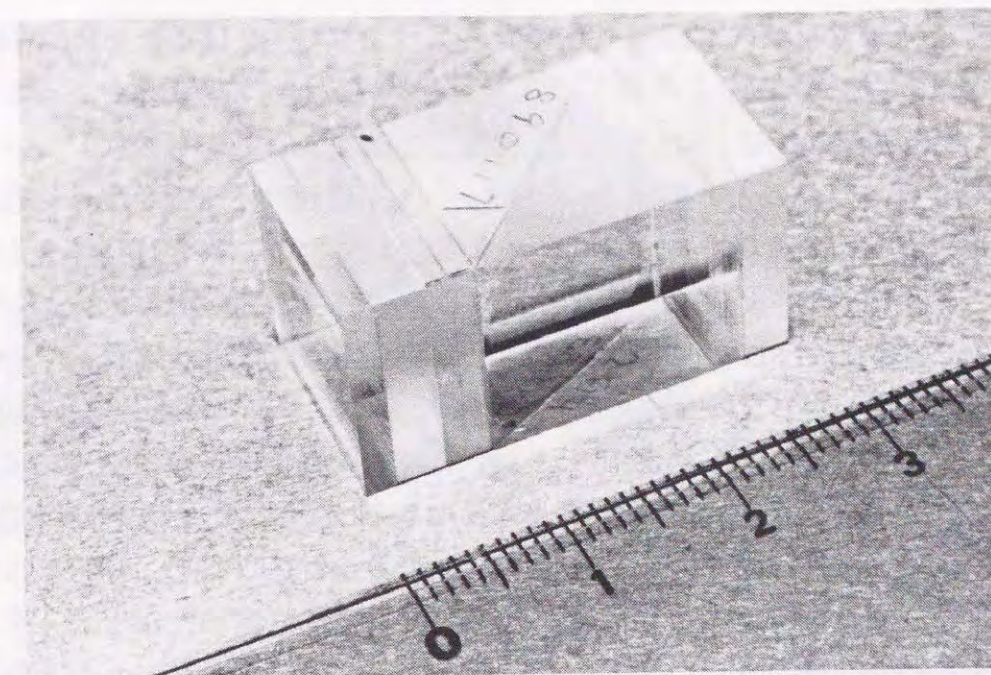


図3-6 空間復号素子

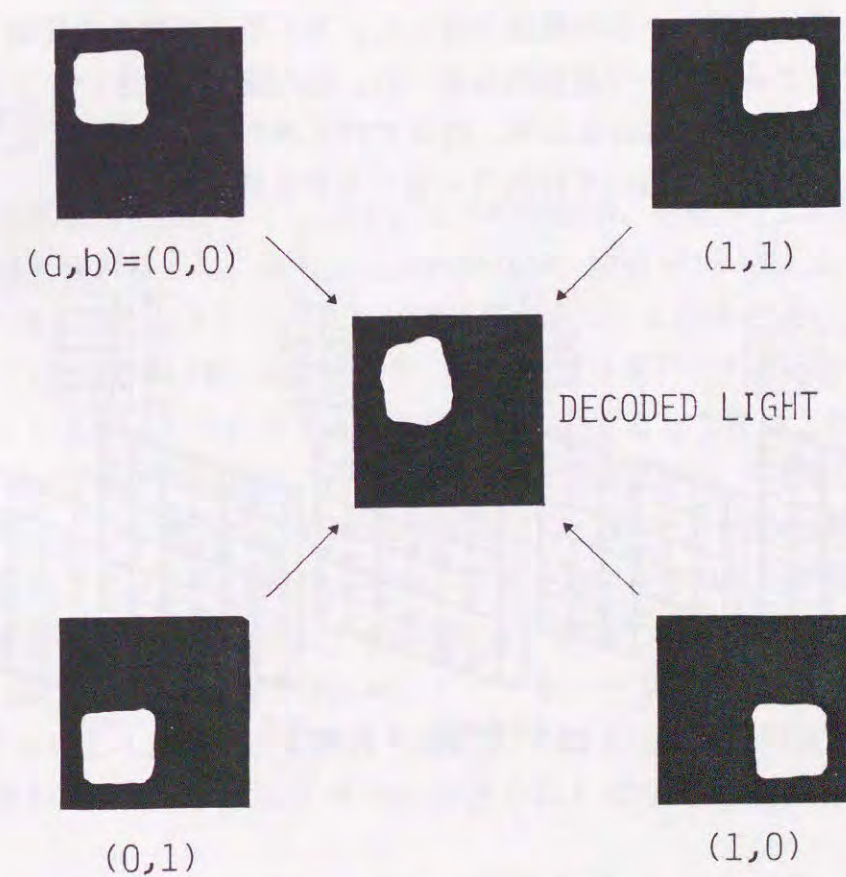


図3-7 空間復号化素子の動作

円偏光とし、偏光子で単一の直線偏光状態とする。第2のBPは垂直方向の偏光を左右に1光路分シフトする。このようにして符号化段階で入力論理値によって4種に分離・シフトした各画素の光は、SDを通過させることにより、正しい位置にシフト・整形されることになる。第2の入力の場合は、第1の入力に対するSDで復号化後、光路を広げる操作をすることで実現できる。図3-5(b)に示す様に、復号化後の光を偏光を直線偏光にし、波長板とBPを透過させることにより、第2の入力デバイスへの復号化とできる。実際に構成したSDを図3-6に示す。また実際に作製した素子での復号動作結果を図3-7に示した。良好な復号動作が確認できる。さらに図3-8(a)(b)には別構成の復号素子を示している。本構成では、まず入射光を波長板と複屈折板により、1つ右側(光線の進行方向に対して。偏光状態を示すための図では左)と1つ上の辺で囲まれる4つの位置に、光強度を1/4ずつ分岐する。そのことによって、符号化後の光として可能な4つの位置のどこに光が存在していても、復号化位置に光が1/4来ることになる。ちょうどピクセルマスクによる画素分離と符号化の関係から、逆の操作になっているため、この復号化位置には隣接する画素の光は現われない。最後にこの復号位置のみ透過するマスクを配置すれば復号が完了する。図中下図にはこの構成で実際に作製した復号素子を示した。本素子を使用しても良好な復号結果が得られている。

この復号素子の構成は図3-5の構成と比して、ストライプ状の波長板アレイが必要ないため作製が容易であるという特徴がある一方、光の損失は大きい。またマスクがない場合は全面に光が存在する場合もあり、内部での干渉や回折の影響に注意する必要がある。このため実際の実験においては図3-5のものを使用した。

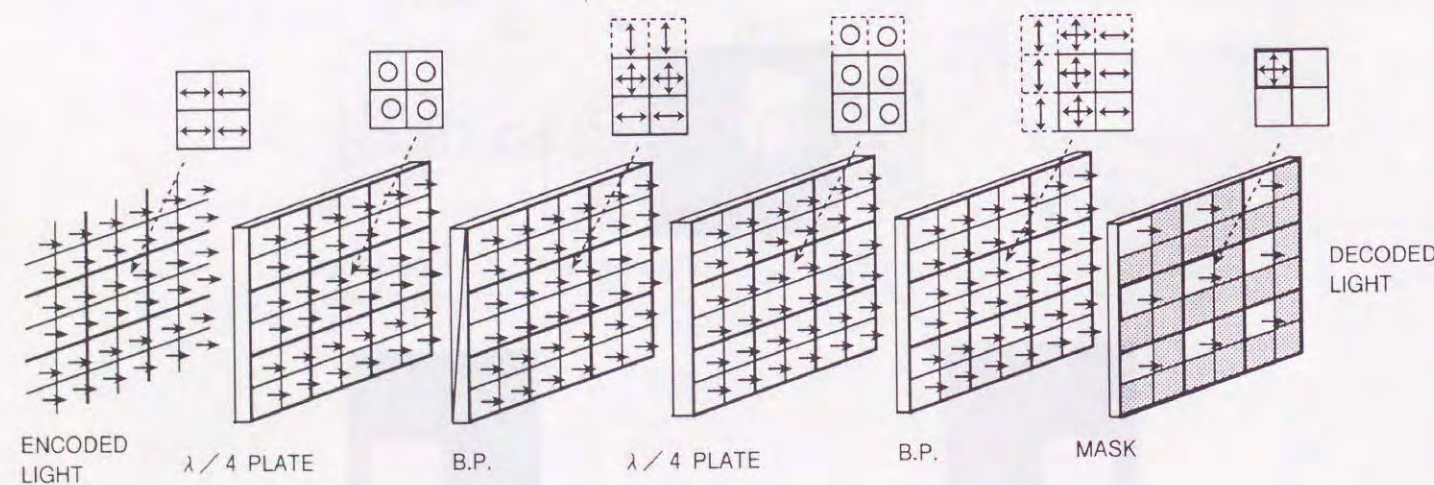


図3-8 空間復号素子(別の構成例) (a) 構成図

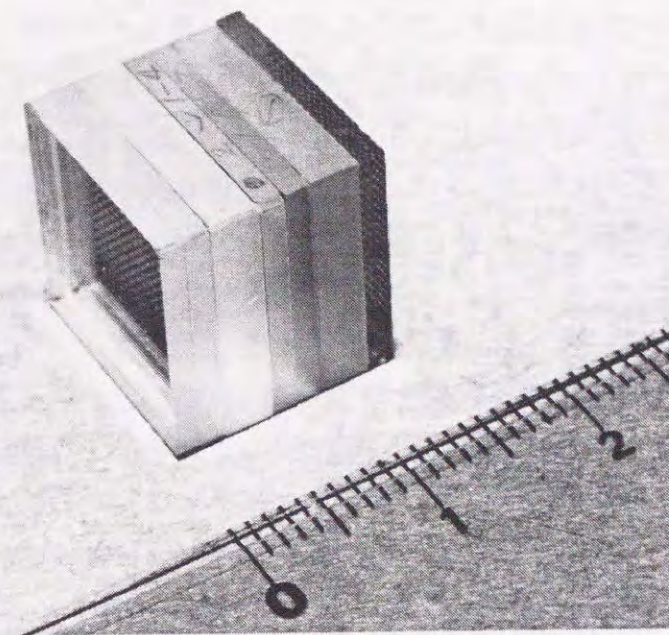


図3-8 空間復号素子(別の構成例) (b) 素子

3-4 系の構成

プロセッサの構成図を図3-9に示す。2つのMSLM、MSLM1とMSLM2を入力用の光書き込み型偏光変調器とし、さらに2つのMSLM、MSLM3とMSLM4を光ラッチメモリに使用している。メモリとしてMSLMは数日間記憶できる性能が有る[11]。演算自体は前章述べたように、LC-SLMによる演算カーネルにより実行される。カーネルでの演算結果は、出力として取り出される光とラッチへの入力光として使用される光にハーフミラ-によって2分される。出力として取り出される場合はCCDカメラ等でモニタされる。ラッチへの入力光となる場合はまずSDを通過後、2つのラッチ素子MSLM3、MSLM4の書き込み面に入射する。どちらのラッチ素子に書き込むかはMSLMの制御により行なわれ、どちらかを書き込み動作状態にすることにより制御する。MSLM3,4の読み出し光には、演算実行部の読み出し光用のHe-Neレーザをハーフミラ-により分岐している。MSLM3の読み出し光は入力1の変調素子MSLM1の書き込み面に照射される。MSLM1への入力にはCRTからの信号かラッチからの読み出し光かであり、各光路上に設けた

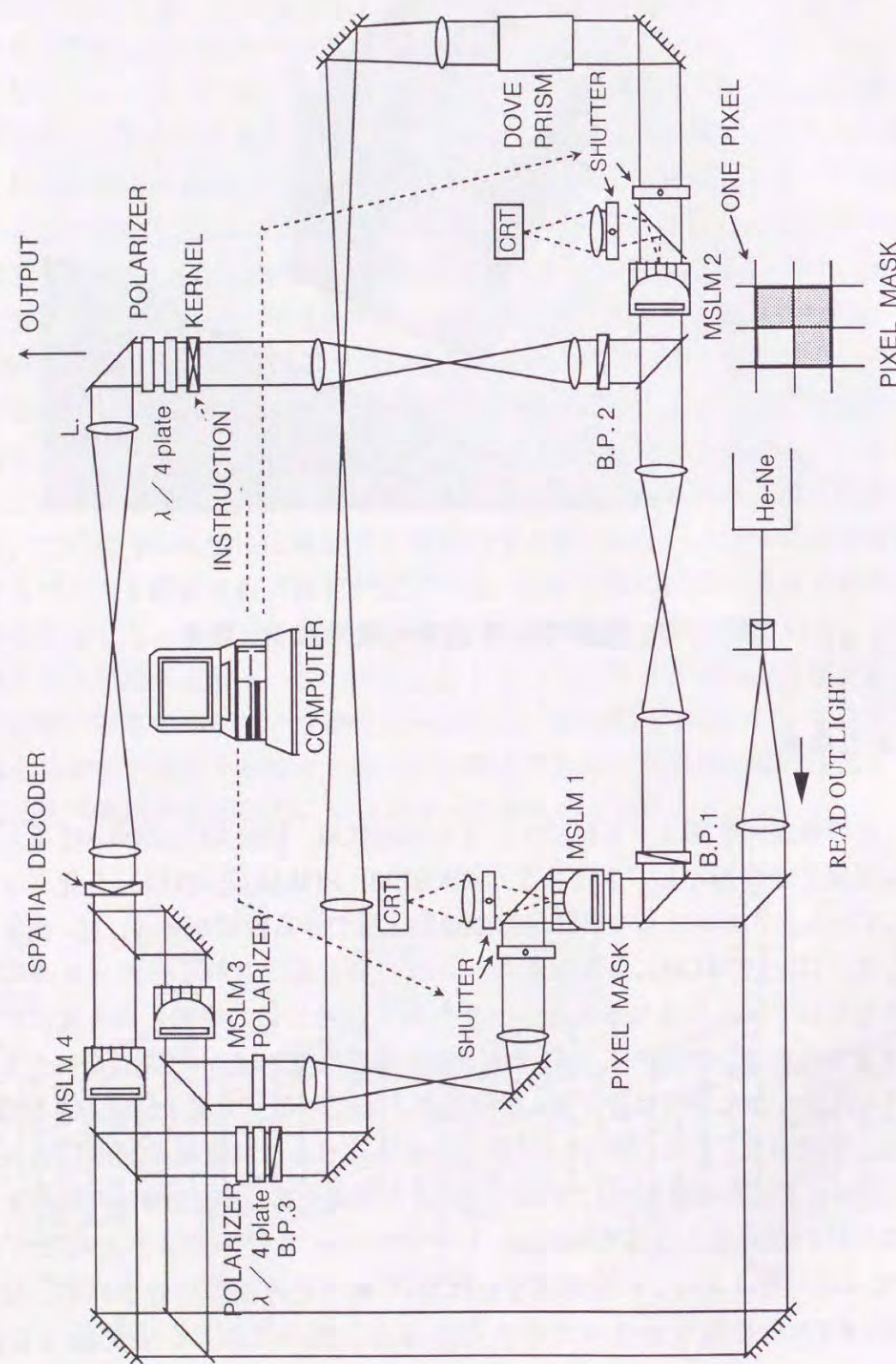
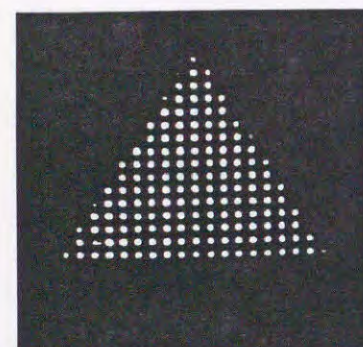


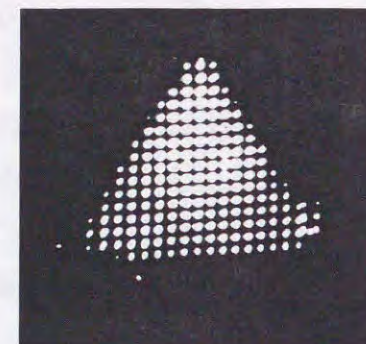
図 3-9 帰還型プロセッサ光学系

シャッタにより切り替えられる。MSLM4からの読み出し光は入力2の変調素子MSLM2へ転送されるため、前節空間復号化のところで述べたように、光路を拡大する操作が必要になる。図中に示した偏光子(POLARIZER)、4分の1波長板($\lambda/4$ PLATE)、複屈折板(BP3)がこの操作を行なっている。このあとミラーとレンズによりMSLM2の入力面に光が導かれるが、ミラーの個数の関係で光学像が反転しているため、回転補正するダブプリズム(DOVE PRISM)を使用している。MSLM2への入力の切り替えは、MSLM1と同様に計算機に制御されたシャッタにより行なっている。

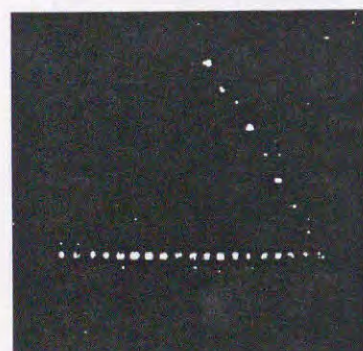
本プロセッサの光学系は、単レンズで構成しているが全体としては複雑な構成となっている。ここでも光インターコネクションの精度が重要である。本プロセッサでは、ラッチを介して入力側に帰還したとき、1対1に対応すべき画素に対応して戻らなければならない。この帰還光路を介しての光インターコネクションの精度を次のように確認した。(図3-10) まず同図(a)の様にパターンAをMSLM1に書き込み、一方MSLM2にはFALSE(0)を書き込む。演算 $A \text{ OR } 0$ を実行し、結果をラッチMSLM3に記憶する。次にMSLM3からの読み出し光(同図(b))を帰還しMSLM2の入力とする。最後に演算 $A \text{ XOR } (A \text{ OR } 0)$ を実行して光インターコネクションの精度を評価した。この結果を(c)に示す。図からはほぼ全体にFALSEになっていることが分かる。このことは帰還光路をかいして実行した $A \text{ XOR } A$ が確かにFALSEとなり演算実行に際し、十分な精度で帰還していることを示す。論理演算 XOR は2入力が異なっている場合にのみ論理値1となり、光出力が得られるからである。このことは最後の演算をEQVとしても確認した。論理演算 EQV は2入力一致している場合にのみ論理値1を示すからである。逆に帰還光路部の光インターコネクションに不整合があると、同じXOR演算に対し不整合の程度に応じ部分的にTRUEになる。帰還光路に故意に位置ずれを与え演算を実行した結果を(d)に示した。不整合に応じてTRUEになる領域が大きくなっていることが確認できる。ここで示した手法で帰還光路の位置精度は確認してある。この例から帰還系構成に際し、パターンの対応は、位置および大きさともに十分な精度で行われていると考えられる。



(a) INPUT A



(b) A_{LC}



(c) $A \text{ XOR } A_{LC}$



(d) $A \text{ XOR } A_{LC}$ with misaligned interconnections

図 3-10 帰還光路の位置精度

3-5 逐次演算実験

本プロセッサにて実際に動作を確認した。図 3-11 には構成した系の写真を示す。実際の系では、図 3-8 に示した構成と異なり、カーネルを通過させて出力光を得る前に光路を 2 つにわけ、それぞれの光路につき演算カーネル、SD を設けている。また 2 つのラッチから読み出す光源には、図 3-8 の構成では演算実行部用のレーザを分岐して使用しているが、光量の関係でもう 1 台のレーザ光源を用意して使用している。

逐次論理演算の例としてパターン A, B, C, D に対する演算実験結果を図 3-12 に示す。手順は 3-1 節で述べたように表 3-1 (a) に従った。準備として書き込み前に MSLM を消去しておく。次ステップが MSLM に対する最初の書き込みなのでこの消去過程はこの場合に限り必ずしも必要ない。まず図 3-12 (a), (b) に示す A, B を MSLM1, 2 に書き込む。A は円のパターン、B は左半分のパターンであり、本実験では CRT 上に表示した入力でなく白色光源でパターンを構成した透明ペーパーを MSLM 入力面に投射するこ

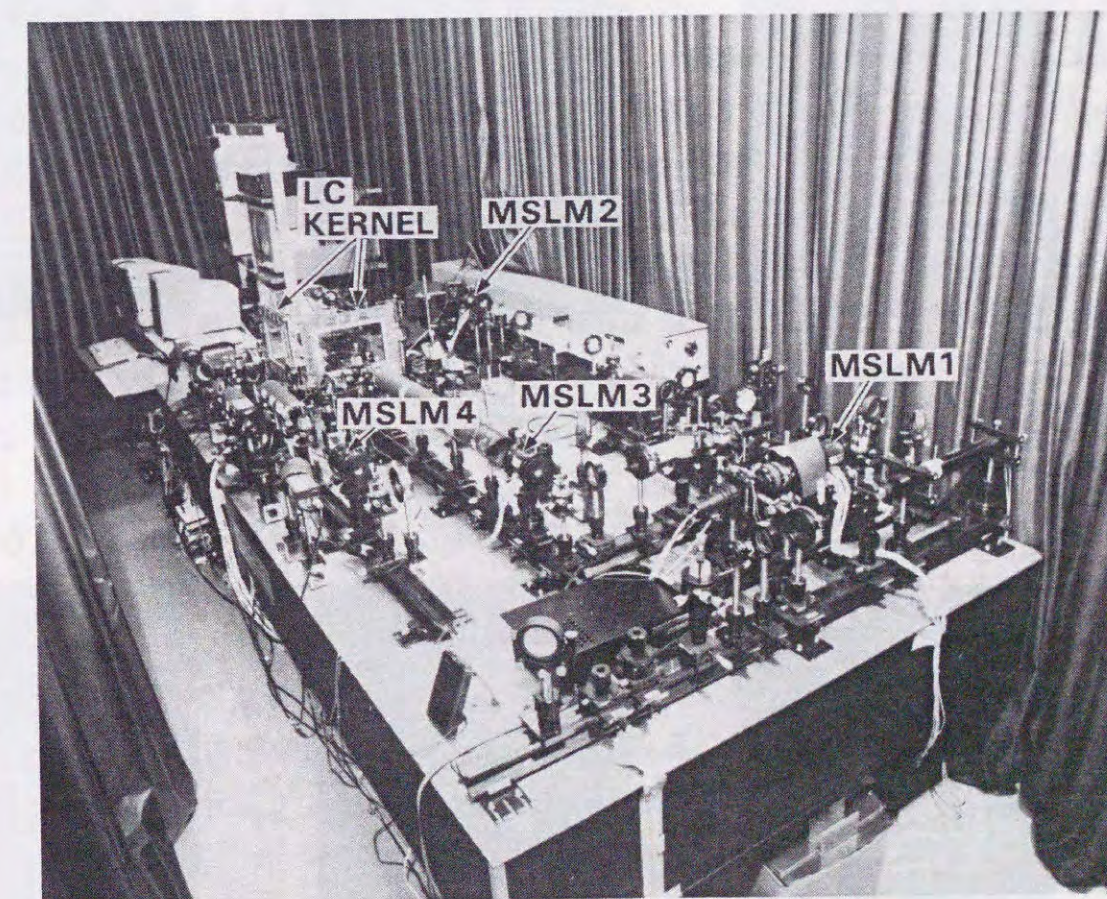


図 3-11 実験系の写真

とにより書き込んでいる。(前節の実験ではCRT入力を使用)MSLMはすべて計算機で制御されており、制御命令を送ることにより書き込みと消去がなされる。次にカーネルにAND実行命令を送る。この光出力はハーフミラーで2つの光路に分岐され一部はCCDカメラでモニタされる。出力には左半円パターン、A AND Bが得られることになりこの結果が(c)である。一方、もう1つの出力光は、SDを通過後ラッチ1の入力される。ここでラッチ1のMSLM3に書き込み命令を送る。書き込まれたパターンは後で読み出され使用されるので、この状態でメモリしておく。ラッチ1からの読み出しパターンを(g)に示す。この出力パターンは上下対象なのでわかりにくい、ミラーとモニタの配置の関係で上下反転の像になっている。AとBに対するのと同様にして、次の数ステップでCとDに対する演算C AND Dを行いラッチ2に書き込む。(d)と(e)に示したようにCはした向きの三角形、Dは右半分のパターンである。この2つの像をMSLM1, 2に書き込む。MSLM1, 2はこの書き込みの前に消去命令により一様に消去しておく。演算カーネルをANDに設定し演算を実行する。C AND Dは右半分の三角形でありこの出力結果を(f)に示した。この出力光は分岐後SDを通過し、ラッチ2のMSLM4に入射する。MSLM4に書き込み命令をおくることによりこの出力が書き込まれ記憶される。ここでも上下反転していることに注意する。この段階で、ラッチ1、2にそれぞれA AND BとC AND Dが得られたことになる。次にこれらを演算実行部の入力デバイスMSLM1,2の入力とする。まずMSLM1,2を消去し、次にMSLM1の入力光路を帰還光路側に切替え、MSLM1に書き込み命令を送るとA AND Bが入力されたことになる。同様にラッチ2よりC AND Dを帰還しMSLM2に書き込んだ。最後にカーネルへの演算命令をORとし (A AND B) OR (C AND D)を実行した。この演算結果が(i)である。コントラスト等の劣化が有るが、右三角形と左半円の論理和が得られていることが分かる。実験は積和演算の実験はこの段階まで行なった。以下さらに積和演算する必要がある場合は、以下のように行なうことになる。ラッチ1を消去した後、ここでの出力(A AND B) OR (C AND D)をラッチ1に書き込む。演算実行部で例えばE AND Fを行ない、結果をラッチ2に書き込む。以降、ラッチ1、2から演算実行部の入力へデータを転送し、という様に逐次処理することになる。

図3-13には表3-1(b)の様にラッチ1個を利用しての演算結果の例を示した。図3-12と同様に説明される。異なる点としては(a), (b)が入力を両方符号化しその演算結果としての入力であるため符号化の様子が見られること、(d)で復号化後の出力と各演算出力が得られていることである。

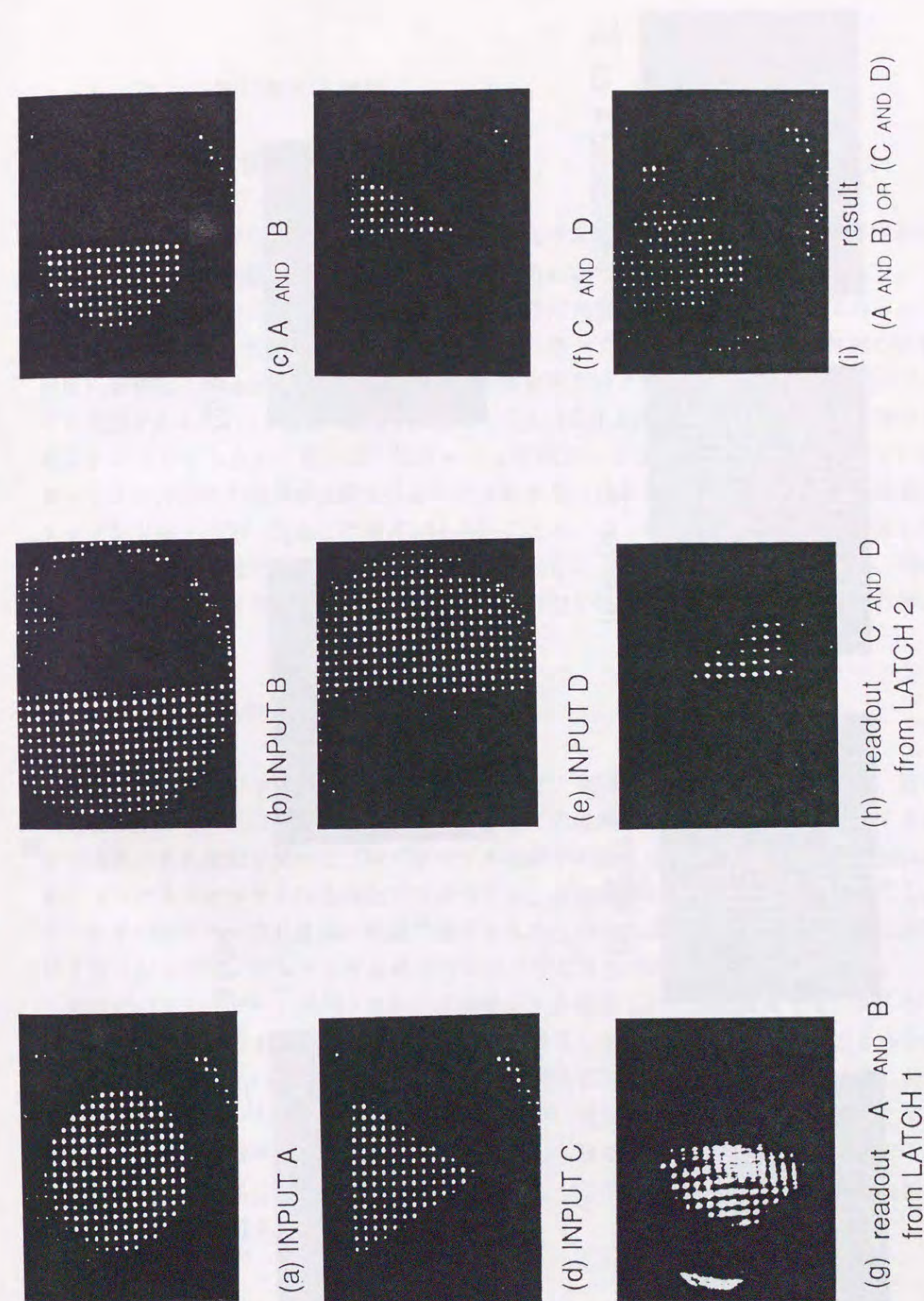


図3-12 逐次演算実験結果

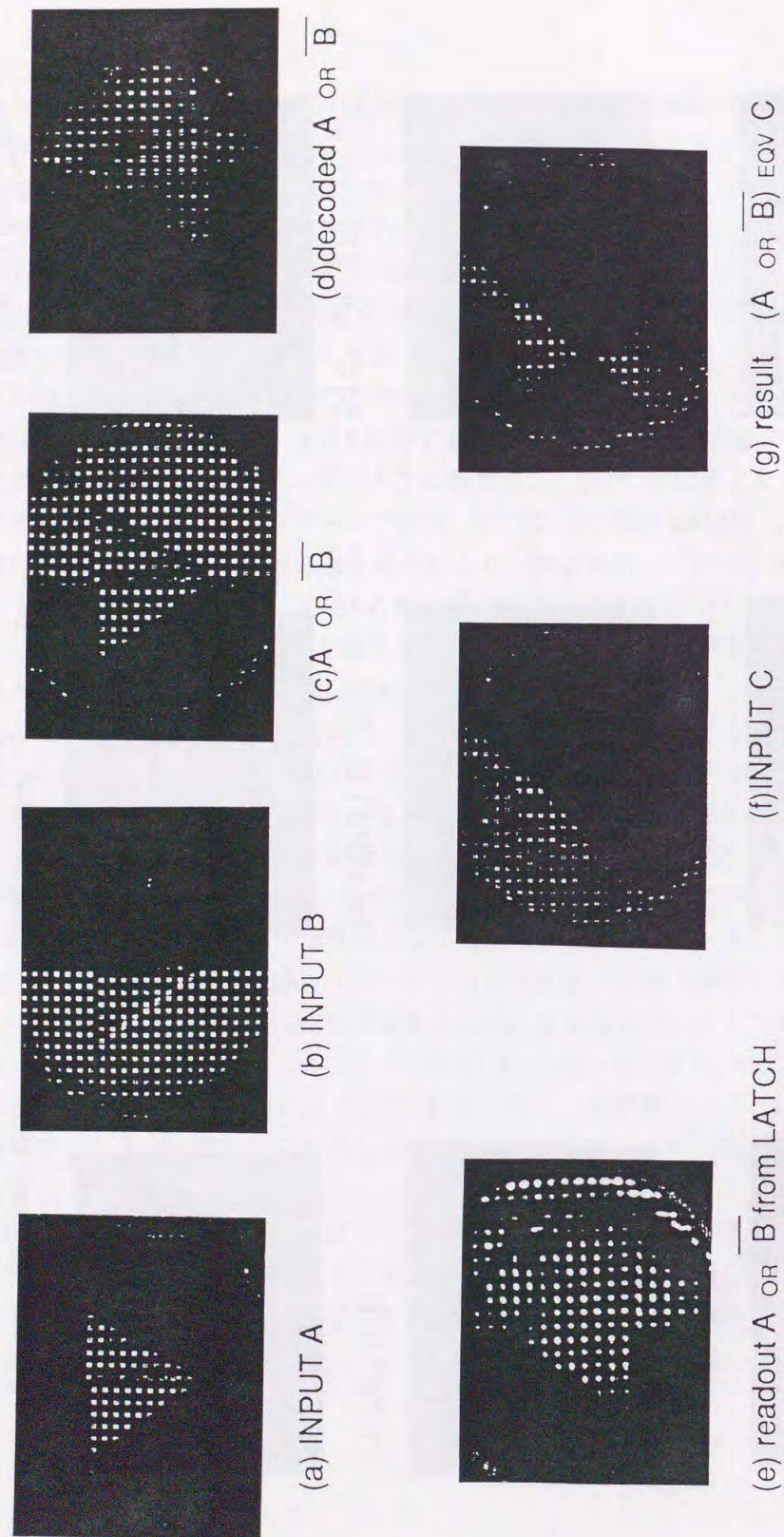


図 3-1-3 逐次演算実験結果

3-6 逐次演算に関する議論

3-6-1 均一性と劣化

本プロセッサにおける時演算系での課題は、光書き込み読みだしデバイスでの空間的不均一性である。実験結果を見てもラッチ読み出しから入力側へ書き込んだ時点で、パターンが劣化していることが分かる。使用した空間光変調器MSLMは高感度である点で優れているが、均一性を得ることが比較的難しい素子である。LiNbO₃の結晶材料の研磨精度に依存し、10mm角程度でも充分な均一性を得ることは難しい。また基本的にアナログ変調であるため、入力の時点での不均一性を吸収し明確な"0"、"1"を再生することが充分できない。例えば、図3-1-2と図3-1-3の結果を比較して見ると図3-1-3の方が出力結果が良好であることが分かる。これは、図3-1-3の方が処理ステップが少なく不均一性などの積算が小さいことと、ラッチに使用するMSLMに関しても、2つの内均一性のよいものの方を使用していることによる。こうした課題は、明確な閾値と基本的に2値状態しかないOA-SLM [12]を使用することで解決できると考えられる。

3-6-2 空間利用効率

空間符号化過程の中での空間利用効率の低下を、空間復号化により低減できる。符号化過程の中で空間利用効率が低下するのは、全ての論理組み合わせを空間的に展開するためである。それ故に空間的にプログラマブル演算が可能になる。従って、復号化後は演算のプログラマビリティは最終段では減少する。逐次演算のように一度演算が終了し、その結果のみメモリされ後段の処理で使用されるといった構成の場合は、復号化は演算終了時に行なわれ、プロセッサ全体のプログラマビリティの低下にはならない。

閾値デバイスやゲートデバイス等の光演算素子を使用した光並列演算では、素子の入出力特性を直接利用する場合、空間的に論理を展開しないため、もともとこのような空間利用効率の低下といった議論はない。空間利用効率に関しては、同一規模の系において演算能力が大きいので、効率はよいほうがよい。従って、空間符号化を採用した演算系における重大な課題であったと言える。しかし本章で提案した復号化の導入することで、前章のような多段構成であっても、本章のように帰還構成であっても、空間利用効率が低下しない演算系となることが分かる。

3-7 近傍演算への応用

3-7-1 近傍処理と光学シフタの導入

前節まででパターン間の論理演算を実現できることを確認した。パターン間の演算の応用としてはエッジ抽出処理に代表される近傍処理が重要である[7]-[8]。近傍処理を実行するためには、入力に対象パターンと、処理内容に応じて設定した上下左右に適当な画素数シフトしたパターンを入力とする必要が有る[8]。本プロセッサでもこのような実現方法は可能であり、前節までで述べた処理過程の中で、入力BやCを入力Aをシフトしたものとして処理すればよいのである。

ここでは、パターンの光学的読みだし像を一括して光学的にシフトすることが可能なことに注目して、帰還型プロセッサ内に画素シフト機構を設ける構成を検討した。外部入力として1度プロセッサにパターンを入力したら、処理に必要なシフトした入力パターンはプロセッサ内で生成し、必要な演算命令を繰り返した後、他に外部入力すること無しに近傍処理後のパターンが出力できるというものである。入力に対する画素シフト処理をプロセッサ内で行ない全光動作とする。

図3-14に提案した画素シフト機構を有するプロセッサ[9]のブロック図を示した。ここでは新たに光学シフタ(Optical Shifter)を、演算実行部に導入した。図中、破線で囲

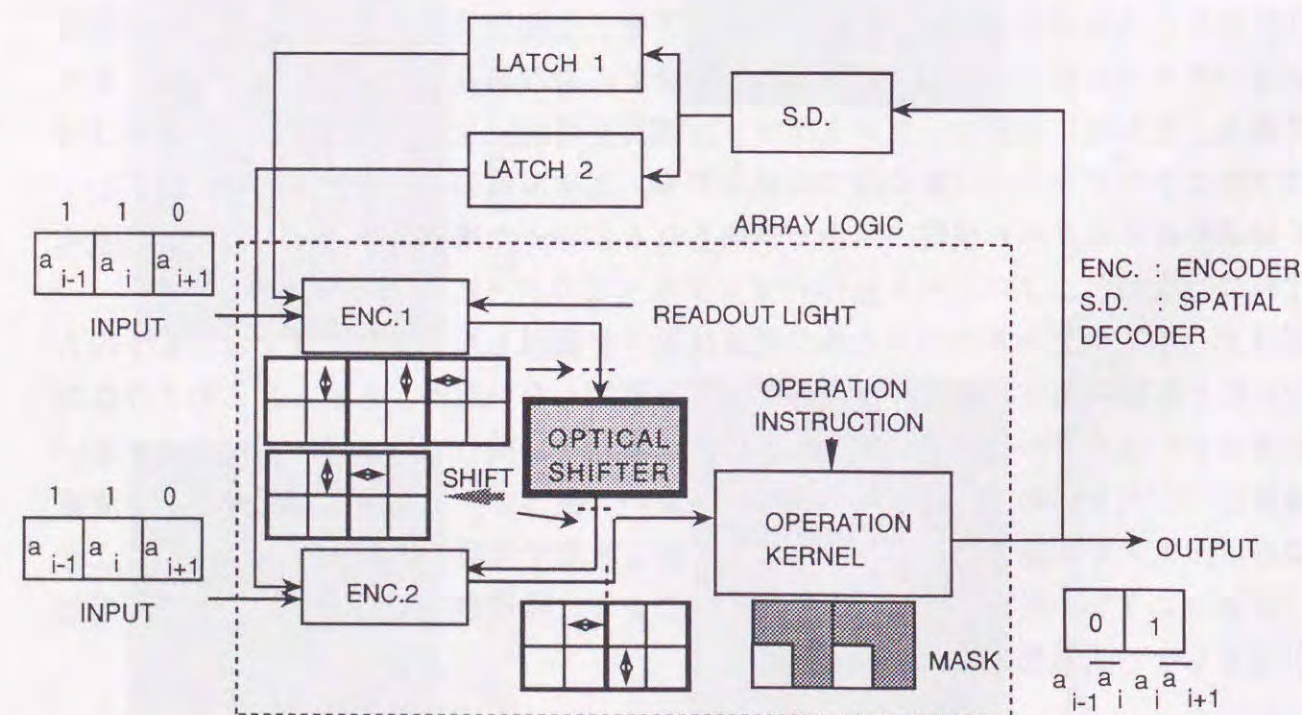


図3-14 光学シフタを備えた並列演算プロセッサ

んだ。従来のアレイロジック部分の符号化器1(ENC1)の後に光学シフタを追加してあり、入力1による符号化光をシフトする。符号化器2(ENC2)には、ENC1と同一の入力が入っており、シフトされたENC1による符号化光は、再び同一の入力により符号化される。演算カーネルが演算を実行する。空間復号化およびラッチを含む帰還光路については前節までのものと同じである。

この光学シフタを実現する方法としては、音響光学素子による偏向特性を使用する方法、SLMの駆動条件による書き込み画像をシフトする機能、ミラーやレンズ、書き込み用SLMをシフトする方法、等が考えられ、実験においては、第2の符号化器(ENC2)への読み出し光学系を構成するレンズを移動する方法を採用した。

この光学シフタの導入により例えば次の近傍演算が可能になる。

エッジ抽出：

$$\bar{A}_{i-1,j}A_{i,j} + \bar{A}_{i+1,j}A_{i,j} + \bar{A}_{i,j-1}A_{i,j} + \bar{A}_{i,j+1}A_{i,j},$$

ラプラシアン (∇^2) :

$$-4A_{i,j} + A_{i-1,j} + A_{i+1,j} + A_{i,j-1} + A_{i,j+1}.$$

実際にプロセッサを構成し、2値パターンに対するエッジ抽出の実験を行なった。演算に関してはエッジ抽出の簡略化した演算式、

$$(A_{i+1,j} \text{ XOR } A_{i,j}) \text{ OR } (A_{i,j+1} \text{ XOR } A_{i,j})$$

により行なった。第1項は上下方向のエッジ抽出を行ない、第2項は横方向のエッジ抽出を行なう。この論理和をとることにより両方向のエッジ抽出が行なわれることになる。行なった演算の演算アルゴリズムを表3-2に、実験結果を図3-15に示した。最初に被処理パターンを入力符号化器1と2に書き込む。入力パターンは(a)である。画素の大きさは660 μ m角であり、4つの330 μ m角のセルにより構成されている。光学系の有効面積は10mm角でありしたがって有効画素数は17 \times 17である。書き込み後、読み出し光を入射すると、読み出し光は符号化器1により偏光符号化および空間符号化される。この符号化光は光学シフタにより1画素分シフトされる。この結果、 $A_{i,j}$ と $A_{i+1,j}$ との間の演算が可能になる。ここで $A_{i,j}$ は位置(i,j)の画素の値を示す。したがって、 $A_{i,j}$ と $A_{i+1,j}$ とは元の入力とシフトされた入力に対応している。 $A_{i,j} \text{ XOR } A_{i+1,j}$ の結果を(b)に示す。この出力をラッチに書き込み、その後読み出したのが(c)である。同様に $A_{i,j} \text{ XOR } A_{i,j+1}$ を行ない(d)、その後ラッチに書き込んだ(e)。各ラッチより以上の演算結果をそれぞれ読み出し入力に帰還させ、論理和ORを実行した。ここでは光学シフタ

表 3-2 近傍演算 (エッジ抽出) アルゴリズム

ENC.1	ENC.2	SHIFT	OPERATION	LATCH 1	LATCH 2	OUTPUT (FIG.3-15)
$A_{i,j}$	$A_{i,j}$					(a)
		DOWNWARD SHIFT BY ONE PIXEL	XOR		$A_{i,j} \text{ XOR } A_{i+1,j}$	
				$A_{i,j} \text{ XOR } A_{i+1,j}$		(b)
		RESET				
		LEFTWARD SHIFT BY ONE PIXEL	XOR		$A_{i,j} \text{ XOR } A_{i,j+1}$	(c)
				$A_{i,j} \text{ XOR } A_{i,j+1}$		(d)
		RESET				
$A_{i,j} \text{ XOR } A_{i+1,j}$						(e)
$A_{i,j} \text{ XOR } A_{i,j+1}$						
			OR	$(A_{i,j} \text{ XOR } A_{i+1,j})$		
				OR	$(A_{i,j} \text{ XOR } A_{i,j+1})$	(f)
			(END)			

$A_{i,j}$: INPUT PATTERN, $A_{i+1,j}$: SHIFTED DOWNWARD BY ONE PIXEL,
 $A_{i,j+1}$: SHIFTED LEFTWARD BY ONE PIXEL

は動作しない状態にしておく。この結果、

$(A_{i,j} \text{ XOR } A_{i+1,j}) \text{ OR } (A_{i,j} \text{ XOR } A_{i,j+1})$
 を実行することができた。図(f)はこの実験結果を示し、エッジ抽出が行なわれていることがわかる。

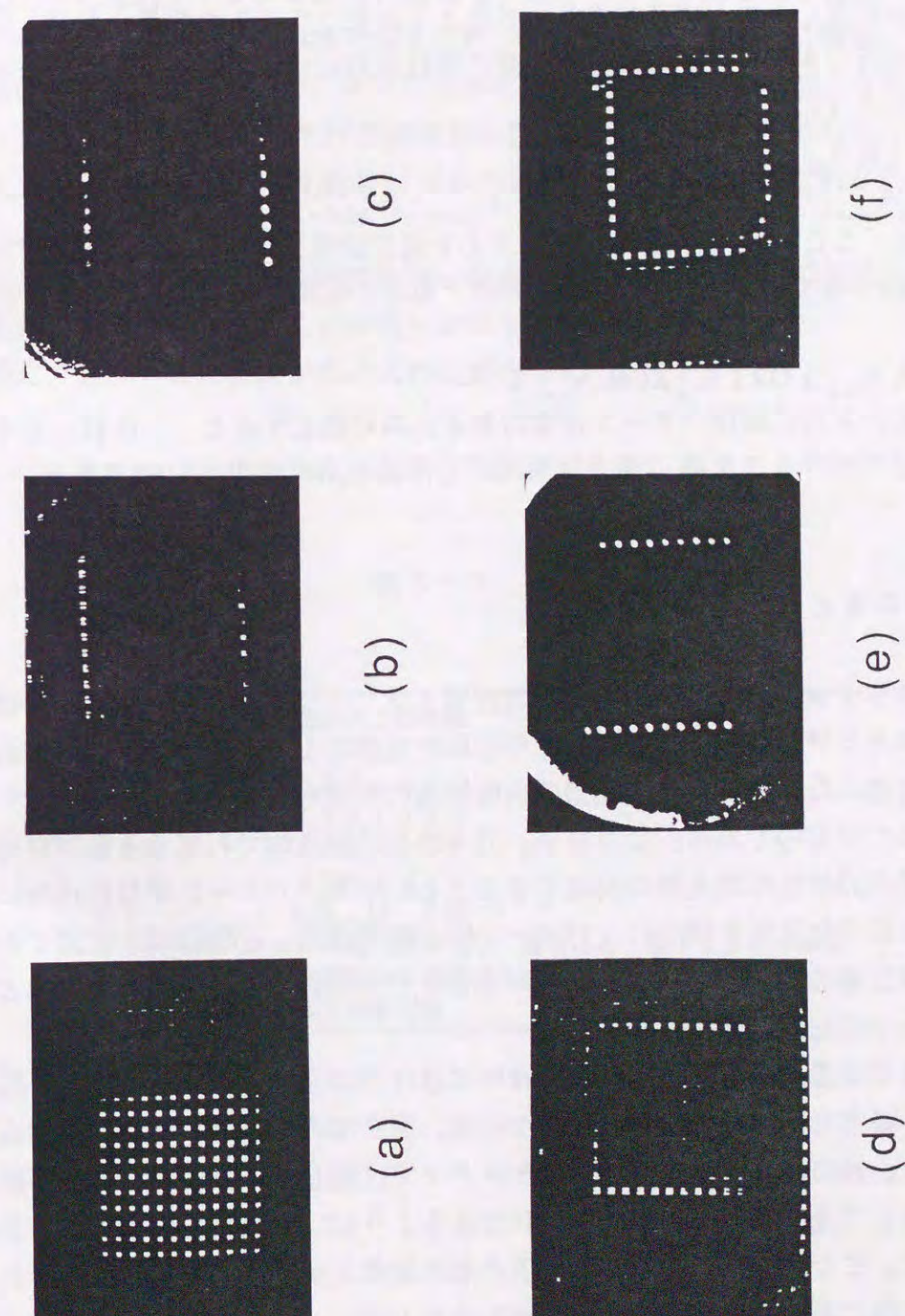


図 3-15 近傍演算実験結果

3-7-2 本節のまとめ

ある画素分のシフトパターンをプロセッサ内で光学的に光並列性を活かしながら実行し、近傍処理を実現したのが特徴である。外部より画素シフト入力を与えれば、前節に述べたように実行できる。ここでは近傍演算の実行能力について述べる。近傍演算は積和演算と同じように、

$$\sum \{ \prod A_{ij} \} = A_{i1,j11} \cdot A_{i2,j12} \cdot A_{i3,j13} \cdots + A_{i21,j21} \cdot A_{i22,j22} \cdot A_{i23,j23} \cdots + \cdots$$

のように書ける。ここで A_{ij} 各項はそれぞれ入力を適宜画素シフトしたパターンであり、 i に関しては $i-k, i-1$ 等であり、 j についても同様である。積和演算と一緒に、実験で行なった演算、

$$(A_{ij} \text{ XOR } A_{i+1,j}) \text{ OR } (A_{ij} \text{ XOR } A_{i,j+1}),$$

も同様に書ける。入力に処理パターンが常時書き込み可能とすると、この様にして画素シフト機構と2つのラッチを持つ構成は汎用の近傍論理演算が実行可能である。

3-8 本章のまとめ

演算部、光ラッチメモリ、及び相互間の光並列インターコネクションを有する帰還型光並列演算プロセッサを提案・構成し、その実現性を実証した。このことにより汎用論理演算が実行可能になった。この全光型の構成は他の光並列デジタル処理システムでは例がなく初めてのものである。この結果、汎用的な演算目的で利用できるプロセッサ構成の中で、光の並列性の最大限の利用できることになる。パターン演算には特に有効であり、特殊な符号化過程を経ずに、パターン間の論理演算、近傍演算が可能であることを確認し、第2章の構成と合わせ、本プロセッサの並列処理への適用の有用性と実際の実現性を明らかにした。

本章では、まず帰還光路を設け、帰還光路中に設けたに光ラッチメモリにより帰還型とできることを提案した。このことが可能なのは、第2章のプロセッサが多段構成に適するからであり、他のハードウェアアーキテクチャでは難しい。次にこの光路が画素単位で適切に帰還して光インターコネクションできるように、光路整形素子である空間復号化を導入した。また、帰還光路を介して予め系の調整をする方法を示した。これらのことにより、実際に系を構成できることを明らかにした。

次に、実際の実験系を構成し、実験を通じてその実現性、動作を確認した。復号機

能、ラッチ動作、アルゴリズムが適確に機能していることを確認した。素子の均一性に課題があるが、最近の素子の向上も著しく改善できると考えられる。こうしてパターンを中心とした並列デジタル演算に有効なプロセッサであることが確認された。

次に光学的な画素シフト機構を取り入れ、近傍処理に適用した。構成、アルゴリズムを提案後実際に動作を確認し、エッジ抽出を例に良好な結果を得た。近傍処理など画素シフトした入力により記述される論理演算処理に対して適用可能であり、適用領域も広い。入力パターン信号の電気信号レベルでの画素シフトが不要であることが重要である。

これらのことにより、光並列性処理の利点を損なわずに、演算の汎用化、近傍処理の実現したプロセッサであることが明らかになった。

最後に、表3-3に実験システムの性能を示しておく。

表 3-3

入力	光並列二値情報
出力	同上
画素サイズ	330 μ m
有効面積	10 x 10 mm
SBW	225
OPS	2250 (/s)
光ラッチ	MSLM 2個
ラッチへのアクセス時間	読みだし・書き込み 各100 msec
復号化素子	複屈折板と波長板を使用した組み合わせ素子
プログラマビリティ	逐次演算可能

[参考文献]

- (1) A. A. Sawchuk, and T. C. Strand, "Digital optical computing," Proc. IEEE, vol. 72, pp. 758-779, 1984.
- (2) A. Huang, "Architectural considerations involved in the design of an optical digital computer," Proc. IEEE, vol. 72, pp. 780-786, 1984.
- (3) J. Tanida and Y. Ichioka, "Optical logic array processor using shadowgrams," J. Opt. Soc. Am. 73, 800-809, 1983.
- (4) M. Hashimoto, K. Kitayama and N. Mukohzaka, "Sequential logic operations using optical parallel processor based upon polarization encoding," Optical Computing and Processing, vol. 1, pp. 303-313, 1991.
- (5) J. Tanida and Y. Ichioka, "Optical-logic-array processor using shadowgrams. II. Optical parallel digital image processing," J. Opt. Soc. Am. A2, 1237-1244, 1985.
- (6) M. Hashimoto, K. Kitayama and N. Mukohzaka, "Programmable optical parallel processor based upon polarization modulation : cascade operations," Appl. Opt., vol. 28, pp. 4305-4312, 1989.
- (7) J. Tanida and Y. Ichioka, "Optical-logic-array processor using shadowgrams. III. Parallel neighborhood operations and an architecture of an optical digital-computing system," J. Opt. Soc. Am. A, vol. 2, pp. 1245-1253, 1985.
- (8) T. J., Drabik and S. H. Lee, "Shift-connected SIMD array architectures for digital optical computing systems, with algorithms for numerical transforms and partial differential equations," Appl. Opt., vol. 25, pp. 4053-4064, 1986.
- (9) M. Hashimoto, K. Kitayama and N. Mukohzaka, "Neighborhood operations of optical parallel processor," Jpn. J. Appl. Phys., vol. 29, pp. L1256-1258, 1990.
- (10) F. C. Hennie, *Finite-state Models for Logical Machines*, John Wiley New York, 1968.
- (11) T. Hara, Y. Ooi, T. Kato and Y. Suzuki, "Microchannel spatial light modulator with improved resolution and contrast ratio," Proc. Soc. Photo-Opt. Instrum. Eng. vol. 613, pp. 153-157, 1986.
- (12) U. Effron, A. D. Fisher and C. Warde, ed., *Spatial Light Modulators for Optical Information Processing*, Appl. Opt., vol. 28, pp. 4739-4913, 1989.

第4章 光自己ルーティング・クロスバ・スイッチ

4-1 はじめに

並列プロセッサ内におけるノード間でのデータの結合網、すなわちスイッチング・ネットワークは、プロセッサ全体の設計とその効率的な使用のために基本的で非常に重要なものであり、分散システムへの関心が高まっている現在、計算機アーキテクチャや通信ではもちろん、その他の分野でも重要である。[1]本章では光並列処理によるこの分野へのアプローチであるルーティング・スイッチについて述べる。スイッチング・ネットワークの検討に当たっては、結合網の構成とデータ転送制御の両面から考察する。

結合網の構成：

スイッチング・ネットワークは入力ノードと出力ノードの2つのセットの間の結合、マッピング、のセットを与えるものである。 N 入力と M 出力の場合、各出力が唯一つの入力のみによって定義されるようなマッピングが N^M 個存在する。この N^M 全てのマッピングを実行するネットワークは汎用接続ネットワーク(Generalised Connection Network: GCN)と呼ばれる。[1]特に再配置不要な非閉塞完全網であるクロスバ・スイッチは、任意の結合を他のノードの結合状態に依存しないで変更できる特徴を有するGCNである。これらの結合には、1対1の結合、放送型の1対 N の結合、さらには多対1の結合などが含まれ、結合網としての機能という点から見るとクロスバ・スイッチが望ましい。

ところでクロスバ・スイッチのスイッチ数は、入出力ノード数の積に比例して増加する。したがって電氣的なスイッチ構成では、大規模化は困難であった。クロックスキュー、伝送帯域の不足、配線の収容スペースに関する物理的な制限、といった課題があったからである。これらは、電氣的漏話、電磁誘導、有限の静電容量、といった電気回路の本質的な性質が原因となっているため、通常の電子回路の集積技術の延長では解決ができないと考えられている。

そこでこの課題を光インターコネクションを用いて解決する光クロスバスイッチ構成が、従来提案されていた[2]-[3]。図4-1に示すように入力信号は N 個の信号に等分割され、2次元のスイッチ・マトリックスの垂直方向の行に入射する。各水平方向の列方向は集光されて出力信号になる。Inputs, Outputsがそれぞれ入力および出力ノード、またスイッチ部分はCrossbar maskであり、これらの構成要素の他、実際の系ではレンズ等光学系(Optics)により構成される。図中、ハッチの部分に光信号の存在している。Crossbar maskではハッチの部分が透過する様に設定されており、他の白抜きの部分は不透明であ

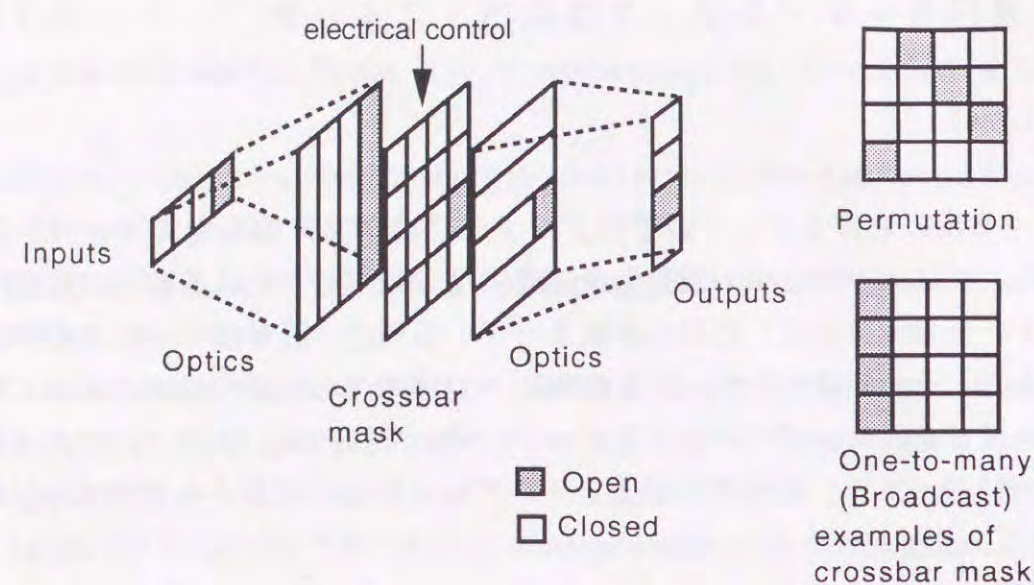


図4-1 光クロスバスイッチ

り光を遮断する。Crossbar maskに固定のものをいれれば静的な結合網、電気信号(図中 electrical control)等で透過部分と不透過部分を制御できるものを使用すれば動的な結合網を構成する。制御可能なCrossbar maskとしては、電気書き込み型の空間光変調器などが挙げられる。また図中には接続形態として基本的な2つを示した。それぞれ1対1接続、1対多接続(放送型)である。Crossbar maskに位置で各入力ノードからの信号が交錯するが光の無誘導性により互いに影響しない。光学的な伝播なので遅延は無視できクロックスキューといった課題もない。Crossbar maskでのスポットサイズも理想的には光学限界まで可能であり、大規模なスイッチが可能である。またノードでの光信号形態を並列的なもの、例えば光学的に変調された並列パターン、とすることにより3次元の光クロスバ・スイッチに拡張できる。こうした方法は、並列プロセッサでの並列データの状態で結合網にも適用できる。

クロスバ・スイッチは、スイッチの切り換え制御が外部から与えた電気信号により行なわれる。このことは以下に述べるように、自己ルーティング法を考慮する場合、信号と別線の電気配線網が必要とするようになるため系が複雑・困難になることが課題であった。

データ転送、結合網の制御:

スイッチング・ネットワークを制御し、所定の入力ノードから出力ノードへ転送する制御は、通信網における回線設定と同様に、従来集中的に処理する処理部において行

なってきた。しかし莫大なデータ容量、高速なデータ速度、非常に多いノード数といった近年の情報をとりまく状況から集中的な処理での処理能力に限界が表面化し、このため、先にも述べたように分散システムの進展が著しい。

並列プロセッサにおける結合網の制御方式としては、並列処理コンピュータのMIMD環境下で各プロセッサが非同期で動作する場合がこの例であり、結合網内のスイッチが順次転送路を設定していく分散制御方式が適しており、そのためにはスイッチの制御を自律的に行なえる自己ルーティング制御が必要となる。一方、通信においては最近の packet 通信やATM通信にみられるように、パケットあるいはセルのヘッダ部分に結合されるべき目的地のノード情報を付与しておき、スイッチではその情報から自律的に切り換え動作を行なう、自己ルーティング法[4]が用いられてきている。

光信号を転送する目的で検討されている自己ルーティング法としては、スイッチ制御信号を光信号で送る全光型が望ましい。その理由は、入力ノードが出力ノードと光ファイバ伝送路もしくは自由空間で結合され、さらにその間にルーティング用光スイッチを設けて接続されることになるが、別の電気の結線網を構成する必要があるとすると、光と電気の両方の信号線が必要であり系が複雑になるからである。

全光型の自己ルーティング法としては、従来、光の広帯域性を利用した光CDMAによる方法[5]や、半導体レーザといった発光素子を光信号を介して発光制御を行なう方法[6]があった。前者は、長さの異なるファイバを複数使用して相関をとることによって、入力側の変調符号設定によりルーティングするものである。このときの課題は、ルーティングの目的のためだけに伝達すべき信号の数倍以上の速度が必要なため、変調復調回路も含めて、処理部に大きな負担がかかること、と、相関をとるために設ける光ファイバコードを収納する物理的スペースの問題であった。一方、後者の方は導波路上に設けた半導体レーザによる光スイッチを、入力側から伝達すべき信号と合流して送出された光信号レベルを適切に選ぶことにより、伝達信号での半導体レーザを発光制御を可能とし、結果として入力ノードからの光信号により自己ルーティングさせるものである。このときの課題は、一度発光過程を介しているため、信号光に対して透明(トランスパレント)でなく伝達信号の速度の制限要因となること、スイッチングという単機能の目的であるにも拘わらず消費電流が大きいこと、また光結線のための導波路の構成が容易でないこと、が挙げられる。

このようにこれらの方法は、電気信号を用いない全光型のルーティング制御であり、付加的な電気配線が不要な優れた方法である。しかし、それぞれ課題もある。特に、前

述した、光クロスバ・スイッチもしくはそれに近いものを構成しようとすると、系が極めて複雑になり、実現には困難が伴うことになる。

以上のことから、結合網のアーキテクチャに関しては、光クロスバ・スイッチを使用し、物理的構成も比較的構成が容易であり光の並列性も活かせる光クロスバ・スイッチの原構成を取り入れることを検討した。またルーティング制御には、自己ルーティング制御]の実現を前提とした。この目的のため、以下に提案するスイッチでは、さらに光のもう一つの特徴である波長多重性を使用し、新たなスイッチを提案した。[7]

4-2 光自己ルーティング・クロスバ・スイッチの提案と動作原理

本節では、提案するスイッチの構成と動作原理について述べる。

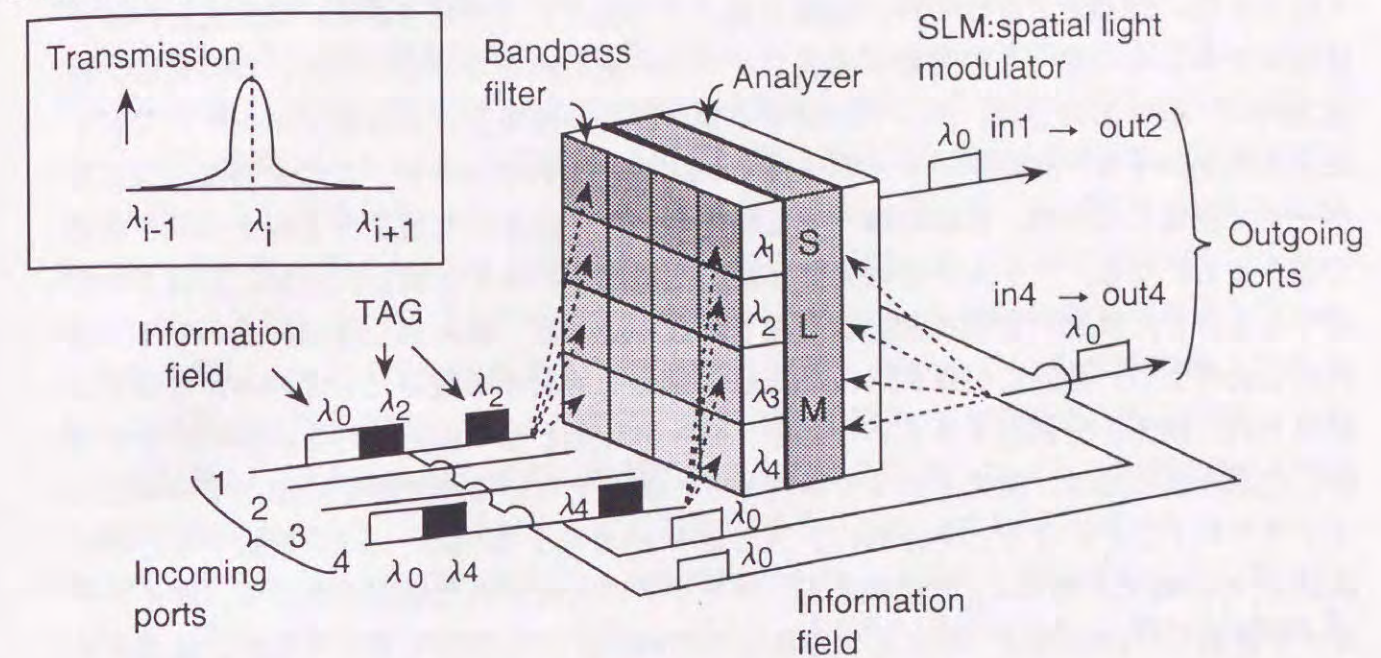
構成：

図4-2は提案する光自己ルーティング・クロスバ・スイッチの構成図である。構成部品は、波長フィルタ(Bandpass filter)、光書き込み型空間光変調器(Optically Addressed-Spatial Light Modulator: OA-SLM)、検光子(Analyzer)である。図(a)はOA-SLMに反射読みだし型を用いた例であり、(b)は透過型のものを使用した例である。波長フィルタはいくつかのバンドパスフィルタをストライプ状に配置して構成したものであり、図では水平方向に一樣なフィルタが垂直方向に4種類配置されている。各バンドパスフィルタは、図中の左上に示したようにその透過中心波長はそれぞれ異なっている。図に記載された $\lambda_1 \sim \lambda_4$ であり、例えば λ_2 は λ_1 及び $\lambda_3 \sim \lambda_4$ の光を透過しない。物理的にはこのバンドパスフィルタが各Outgoing portsに対応する。入力ポート(Incoming ports)及び出力ポート(Outgoing ports)はそれぞれ前に述べた入力ノード、出力ノードに対応している。各入力ポートからの光信号は、被伝達信号である情報光(Information field)と、情報光に先んじて送出され伝達先を指定するルーティング情報光であるTAG光、とにより構成されており、定常的な連続信号ではなく、パケット信号の様にセル形状をなしている。情報光とTAG光の波長 λ_0 、及び $\lambda_1 \sim \lambda_4$ はそれぞれ異なる。また、実際にはミラーやレンズ、偏光子などの光学部品を用いて系全体は構成される。

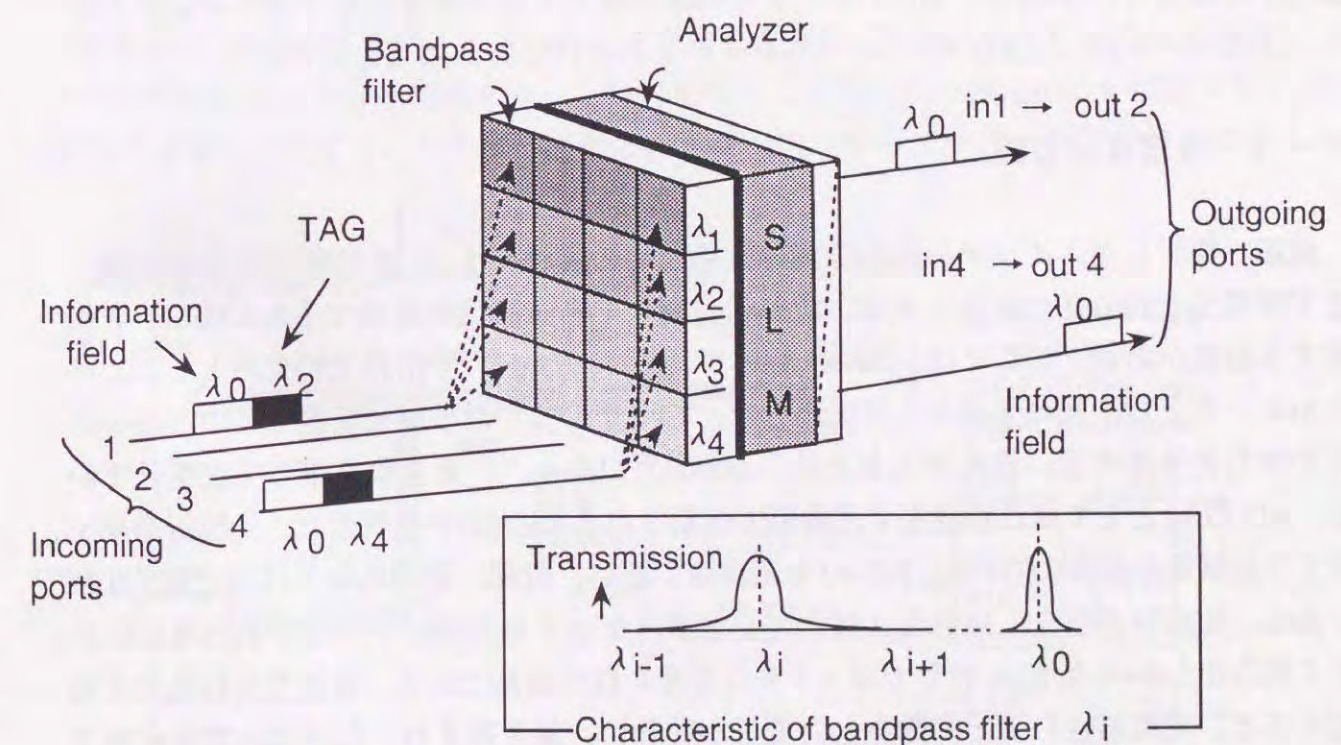
動作原理：

図4-2(a)を用いて動作を説明する。各入力ポートからスイッチに送出する出射光(セル)はTAG光と情報光により構成されているが、入力ポートでは送出するTAG光の波長を、目的の出力ポートに対応するバンドパスフィルタの透過波長、つまり中心波長に一致させる。入力光のうち情報光は、スイッチ構成要素の一つである波長フィルタに

Characteristic of bandpass filter λ_i



(a) 反射型空間光変調器を使用した構成図



(b) 透過型空間光変調器を使用した構成図

図4-2 光自己ルーティング・クロスバ・スイッチ

入射する前にTAG光と分けられ、SLMの読みだし光として使用される。情報光とTAG光は波長が異なるので、この分離は波長フィルタの使用により可能である。TAG光は、垂直方向に一樣に拡大され、バンドパスフィルタ群より構成される波長フィルタに入射する。その光のうち、波長フィルタの透過光がSLMに入射されるが、この光の波長は入力ポートで指定したため、接続対象である出力ポートに対応した波長フィルタのみを透過できることになる。フィルタ透過光はSLMの照射部分のみを変調し、SLMに吸収されなくなる。またSLMの非照射部分は変調されない。一方、読み出し過程においては、読み出し光のうち、透過光が書き込んだSLMの部分に照射する読みだし光のみが空間的に変調され、検光子を通過することができ、読み出し光として出力される。他の部分を照射した読み出し光は、検光子により吸収等され消滅する。これで特定の出力ポートにスイッチされることになる。具体的に、入力ポートjから、出力ポートiに接続するために波長 λ_j のTAG光と波長 λ_0 の情報光が、スイッチに入射された場合を考える。波長フィルタを透過したTAG光は一樣に拡大されSLMのj列(縦方向)部分を照射するが、波長フィルタを透過できるのは、中心波長が λ_j のフィルタだけであり、結果としてSLMの(i,j)の部分だけ書き込まれる。一方裏面からj行を一樣に情報光が読みだし光として照射され、検光子で検出されるので、出力iポートにのみ情報光が出力信号として現れることになり、入力ポートjから出力ポートiへのルーティング行なわれることになる。

4-3 原理確認実験

前節で提案したスイッチの動作原理確認のための実験を1×2規模で行なった[9]。まず情報光とTAG光の波長と光原、それに付随して当該波長で機能するAO-SLM、を決定する必要がある。ここでは、He-Neレーザ($\lambda_0=633\text{nm}$)を情報光の光源として、一方ArレーザをTAG光の光源として使用した。TAG光のほうは多波長発振しているArレーザの出力光強度の強い波長の光を2波、488nmと515nm、の光を取り出して使用している。AO-SLMとしてはこの波長で透過型で使用するBSO[8]を使用した。光屈折効果を有する強誘電体結晶BSO($\text{Bi}_{12}\text{SiO}_{20}$)を絶縁層で覆い、両端に透明電極を付けたAO-SLMである。BSOは青色光、緑色光に対して光電導性を示すと同時に、印加された電圧に応じて読み出し光(赤色光)に対してポッケルス効果を持つ結晶である。青色光や緑色光を照射すると、光電導性によって発生した電子が移動し、書き込まれた部分のみ電圧が低下するため、空間的な複屈折分布が生じる。この状態で直交もしくは平行ニコルで挟み、赤色光を通過させると、ポッケルス効果によって再生像が陰画もしくは陽画として得ら

れる。このため上記情報光波長及びTAG光波長がBSOとともに使用できる。

図4-3に系の構成図を示した。波長は出力ポート1に $\lambda_1=488\text{nm}$ 、ポート2に $\lambda_2=515\text{nm}$ を割り当てた。TAG光としてどちらの波長を使用するかは、予め2つの波長の光を波長フィルタにより別々取り出し、光の透過と不透過を光路上に設けた光学シャッタにより行なっている。これらの光は光学的に合波され、波長フィルタおよびBSOまでを一樣に照射するように調整されている。本図ではこの部分の図は省略しwavelength selectと記した。各バンドパスフィルタは上半分が波長488nmの光を透過し515nmの光を遮断し、一方下半分が波長515nmの光を透過し488nmの光を遮断する。ガラス基板上に形成した干渉膜フィルタを使用した。この実験系では情報光との合流前にフィルタを配置している。SLMの直前に配置すべきものであるが、スイッチ動作自体は本質的には同等であること、 λ_0 に対する波長特性が要求されないためバンドパスフィルタの構成が容易であること、等の理由により本構成とした。情報光とTAG光の合波は簡便にハーフミラー(Half mirror)により行なっている。BSOの前後に偏光子(POL)と検光子(ANAL)を配置し、BSOによる被変調光を強度変調された光として得ている。出力はCCDカメラによりモニタした。動作について図中右下に示してある。入力として λ_0 の情報光に先行して λ_1 のTAG光を付与した場合(同図で上の場合)は、一樣に波長フィルタに照射されるが λ_1 を透過するバンドパスフィルタがある波長フィルタの上半分のみを透過し、その結果BSOの上半分を変調する。この過程の後に入力され一樣にBSOを照射する λ_0 の情報光は検光子により、上半分を透過した光が出力される。一方、下半分は、波長フィ

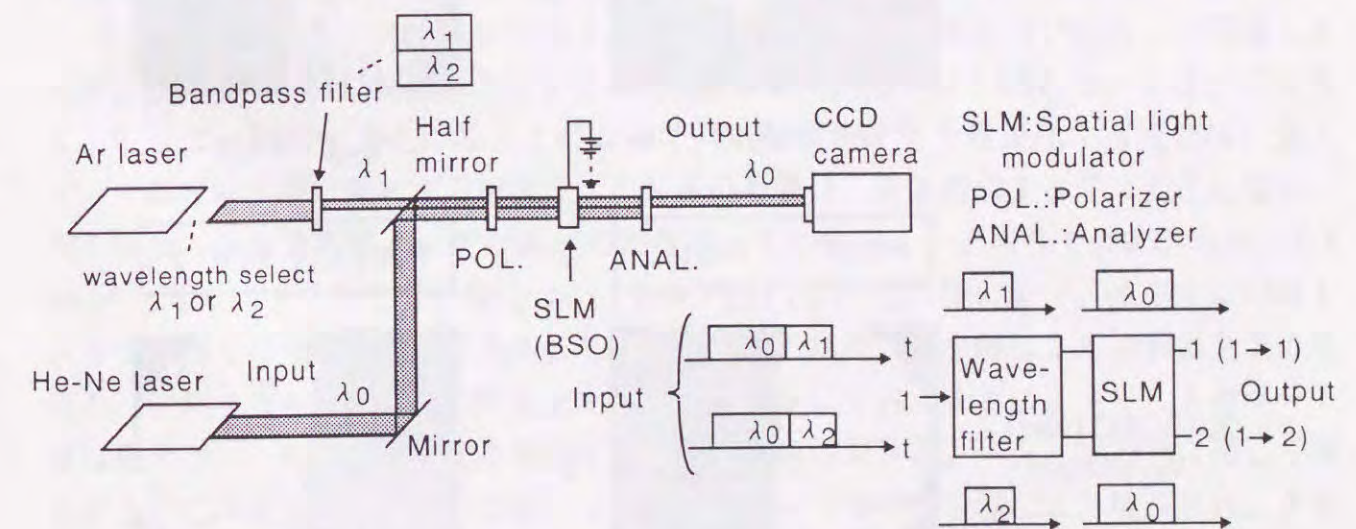


図4-3 原理確認実験系

ルタと透過してBSOを書き込まないので、情報光はBSOで変調されず、検光子で遮断される。上半分が出力ポート1であるので、結果として、 λ_1 のTAG光により出力ポート1へスイッチされたことになる。同様に図中に示したように、 λ_2 のTAG光を与えたときは、物理的に下半分の位置に対応する出力ポート2にスイッチされる。また、 λ_1 、 λ_2 の両方のTAG光を付与すると、出力ポート1、2の両ポートに出力できることになる。

図4-4に実験結果を示す。実際の実験に際しては、図4-3の系で、偏光子と検光子は直交ニコルに設定し、したがって被変調時は検光子は透過できない。このままだと λ_1 により出力ポート2にスイッチされてしまうことになるが、出力ポートの物理的位置を1と2で逆にしておくことによって解決できる。このように直交ニコルとしたのは、バンドパスフィルタによる非透過光の遮断が完全でないこと及び読み出し光の波長633nmに対しBSOの感度が完全には無視できないことに起因して、書き込み過程および読み出し過程で、本来書き込み無しとしたい部分が変調されてしまい、平行ニコル(陽画

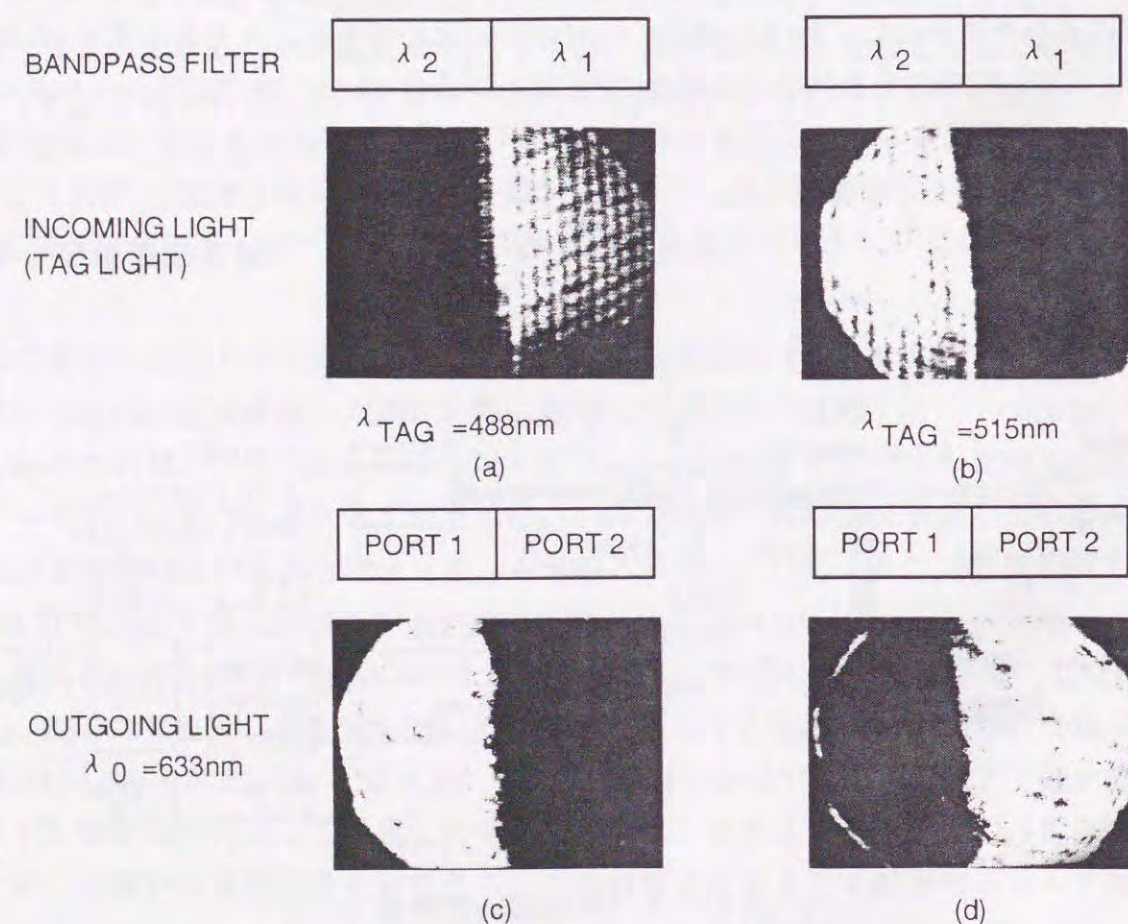


図4-4 原理確認実験結果

モード)では、暗状態のコントラストが充分に取れなかったためである。実験では上下でなく写真のように左右に各ポートを対応させている。(a),(b)は波長フィルタを通過したTAG光である。それぞれの情報光に対応する $\lambda_0=633\text{nm}$ の出力結果を(c),(d)に示す。(a)の場合の出力が(c)、(b)の場合の出力が(d)であり、上記理由により、TAG光と逆の配置になっているが、良好に動作していることが分かる。以上の結果から光自己ルーティングによる光クロスバ・スイッチの基本動作が確認された。

4-4 議論とまとめ

本スイッチの適用領域：

完全結合網であるクロスバ網であるので機能的にはあらゆる結合網への適用が可能である。さらに自己ルーティング制御が可能であるため、処理分散型の結合網を必要とする並列処理コンピュータ、パケット通信やATMのノードスイッチとして適用可能性がある。また光イメージをそのままデータとして結合することが可能なので、光並列プロセッサに適用範囲があると考えられる。

光増幅による分岐損失の補償：

光クロスバ・スイッチは、各ポート毎に見ると、入出力ポート間で必ず光損失を生じ、出力ポート数をNとすると出力光強度は $1/N$ に減少する。従って、スイッチを大規模に構成するためには、光信号を増幅して分岐による損失を補償する必要がある。TAG光について考察すると、AO-SLMの書き込みは、素子自体の分解能及び感度との関係もあるが、主として単位面積当りの書き込み光強度により、例えば $1\text{mW}/\text{cm}^2$ のように定まる。従って、稠密度を上げることによって入出力ポートを大規模化する場合は、全スイッチ部分の面積に照射する所要光エネルギーの総量は、分岐数によっては変化しない。例の場合、 2×2 のスイッチがあった場合は、1つのスイッチ当りでは $0.25\text{mW}/(0.5\text{cm})^2$ となり、 10×10 の場合は $0.01\text{mW}/(0.1\text{cm})^2$ 当の様になり、減少するのは1スイッチ当りの光エネルギーである。したがってこの場合は、分岐による過剰損を予め見込み、使用するAO-SLMでの所要光エネルギーを付与しておくことによって、入力ポート側は出力ポートの多ポート化を意識する必要なく使用できる。一方、情報光に関して考えると、この光はスイッチ出力後、フォトダイオード等の受光器により検出され、さらにプリアンプや検波回路により処理される。これら受光・受信回路には、主として雑音の制限により受光強度の最小値に制限があり、また一般に高速信号になるとこの最小受光強度が悪く(大きく)なる。ここで情報光は情報を比較的高速で伝送していると考え

られることから、受光器には、スイッチ要素の大小にかかわらず、ある値以上の強度で入射する必要がある。

このように情報光の光損失の補償のほうが重要であることが分かる。情報光の光増幅は、光増幅器をクロスバ・スイッチの前段、もしくは後段に配置することにより可能である。前段に配置する場合は、系の複雑化を避けるため、TAG光と情報光を一括して増幅できることが望ましい。代表的な光増幅器である半導体レーザ増幅器[9]とErドープ光ファイバ増幅器[10]を比較した場合、低雑音の後者のほうが取扱い等は容易であるが、利得帯域幅が狭い。この時は、TAG光の波長と情報光の波長間隔を、被増幅光の強度に依存する特性であるため一概に言えないが、例えば20~70nm程度に抑えることによって利用できる。半導体レーザ増幅器は温度安定性などに課題があるが、波長間隔は大きくとれ、波長設定に利点がある。一方、クロスバ・スイッチの後段で行なう場合は、情報光のみの増幅でよく、光ファイバ増幅器が有効だと考えられる。但し、光ファイバ増幅器は現段階では高価なものであり、各出力ポートに設けるのは、必ずしも経済的ではない。こうした場合は、クロスバ・スイッチの前段で情報光のみTAG光と分波し、情報光は光増幅を行ない、後に合波する、ことによって、経済的かつ品質の良い光増幅が行なうことができる。こうした手段によりスイッチの大規模化が期待できる。[11]

可能ポート数の見積り：

本スイッチに関する可能ポート数(ファンアウト数)の評価を行なった。

バンドパスフィルタに関しては、通過バンド幅1nm程度の干渉膜フィルタ[12]が入手可能である。さらにDFBレーザを使用した通過バンド幅~0.05nmのチューナブルフィルタ[13]が研究途上にあり、大規模なスイッチングシステムの構築に際して期待される。出力ポート数を大きくし、ファンアウト数を大きくするためには、書き込み光強度も大きくする必要がある。N×Nクロスバスイッチにおいては、TAG光及び情報光はN分岐されるため、書き込み強度画素当たり1/Nになる。一方スイッチとしてSLMを駆動するためには、ある最小レベル以上の書き込み光パワーがTAG光に必要である。これはデバイスの感度と動作速度により表現される。したがってシステムのスループットはファンアウト数、感度、スイッチ速度といった要素により制限されることになる。ここでは、現状でのSLMを用いた場合のポート数の評価を行なった。

SLMとして強誘電性液晶(Ferroelectric Liquid Crystal: FLC)を用いたもの(FLC-SLM)を想定する。FLC-SLMは高速・高解像度のOA-SLMであり、1画素当たり光スイッチングエネルギーは、0.03~0.1 pJといった値が報告されている[14]-[15]。ここでは1画素当

たり光スイッチングエネルギーを0.1pJとし、スイッチング速度を10 μsとすると、スイッチのSLM部への入力ポートあたりの全光書き込み入力強度を1 μWとした場合、

$$\begin{aligned}\text{書き込み可能な画素数} &= \text{可能なファンアウト数} \\ &= \text{書き込み光強度} \times \text{動作速度} / \\ &\quad \text{1画素当たりの光スイッチングエネルギー} \\ &= 10^2\end{aligned}$$

となり、100×100規模のスイッチの可能性はある。

ファンアウト数による光損失は、前述したように、半導体レーザによる光アンプあるいは希土類添加光ファイバを用いた光ファイバアンプ[9], [10]により、補償が可能である。ここまで、レンズを用いた空間系での構成を検討したが、光ファイバを用いた系[16]でも実現できる。この場合はスターカプラによる分岐・合流する方法が考えられる。2ⁿ×2ⁿの系ではスターカプラによる損失は、2分岐当たりの過剰損1dBを考慮して、n×(3+1)dB程度となる。これにファイバ自身の損失とファイバ間の接続損失及びTAG光の信号光との合波時の損失さらに偏光子や素子等の透過損失があり、小さいと考えられる。カプラでの損失を仮に20dBとすると、分岐合流時両方で計40dBであり、信号光レベルの強度を入射点で0dBmとすると、受光時-40dBm以下になる。これは信号光の信号速度などにも依存するが、ファイバアンプでの増幅を行なうことにより受信が可能である。

ここでの様に空間系を考えた場合は、スポットサイズが実際のシステムではポート数の制限要因となる。SLMの有効面積を10×10 mm²とし、分解能10 lp/mm、最小スイッチサイズを50×50 μm²とすると、50 μmピッチの2次元レンズアレイを使用することにより、10²ポート程度まで可能なことになる。

構成の難易、他の手法との比較：

実際の系の構成では、波長フィルタ、SLM、レンズ系を用いて構成する。このことは従来の光クロスバ・スイッチと同様であり、簡単な拡大、集光系であるため容易である。他の光自己ルーティング方法[5]-[6]と比しても、何本ものファイバコードや導波路デバイスを使用しておらず構成し易いものと考えられる。

波長によりポートを指定するネットワークとしては、ポートを指定する波長の光自身に情報を書き込み、ルーティングを行なうシステムも提案されており、同じくノード間の接続への応用が検討されている[17]-[18]。こうしたアプローチも、波長の操作のみでルーティングできるという方法である。そうした波長を使ったルーティングネットワー

クと比較して、本スイッチ構成は、情報光の波長を制御する必要がないこと、可変波長半導体レーザやチューナブルフィルタといった実験室レベルの光半導体部品が必要無いこと、といった特長がある。これは、同じ波長によるルーティングであっても、本方法は、“スイッチ”システムを構成しているからである。波長情報は、スイッチ機能とのみ関連し、情報光に対しては独立であることによる。1つの波長の高速の信号を担う情報光に対して送受系、ファイバあるいは空間伝送路が最適に設計できる。この点でも本方法は優れていると考えられる。

まとめ：

本章では、光並列処理装置におけるプロセッサ間でのデータ結合網に使用でき、さらに通信ノードスイッチにまで適用可能な、光自己ルーティング・クロスバ・スイッチを提案した。原理及び実現性を実験上でも確認し、合わせてその高性能化のための見直し・評価を行なった。従来、完全な結合網、光の並列性を使用して構築が容易というアーキテクチャでありながら、将来の並列処理システムや次期の通信システムで必須と考えられる自己ルーティング法は用いることができなかった光クロスバ・スイッチに、自己ルーティング法を可能にした。光クロスバ・スイッチと自己ルーティング法の組み合わせにより、必然的に全光型の構成となっている。ルーティング制御には、波長多重されたTAG光を使用した。従来の自己ルーティング法と比して、完全網を構成する場合でも構成のシンプルさ、伝送路や装置の構成の容易さ及び自己ルーティング機能の装備等が特長である。従来の光クロスバ・スイッチ特長はそのまま有している。現状の素子で見積もった場合でも 10^2 ポートまで可能であることがわかった。光増幅器によって分岐損の補償ができ、さらに多段接続構成の可能性もある[19]ので大規模化も期待できるスイッチである。最後に表4-1に本スイッチの構成と原理確認実験について示しておく。

表 4-1

TAG光 出力チャンネル配置 情報光 結合形態 スイッチング	空間変調素子 (SLM) への書き込み 波長フィルタによる空間的配置 SLM読みだし光 クロスバ、ノンブロッキング TAG光のSLM変調
原理確認実験 規模	1×2
TAG光	0.488、0.512 (Ar)
情報光	0.633 (He-Ne)
使用SLM	BSO、透過型で使用

[参考文献]

- (1) R. W. Hockney and C. R. Jesshope, *Paralle computers: architecture, programming and algorithms*, Adam Hilger Ltd, Bristol, 1981., 奥川 峻史, 黒住 祥祐 訳, 並列計算機, 共立出版, 1984.
- (2) A. A. Sawchuk, B. K. Jenkins, and C. S. S. Raghavendra, and A. Varma, "Optical crossbar networks," *COMPUTER* 20, pp.50-60, Jun., 1987.
- (3) M. Frances, J-P. Bouzinac, P. Churoux, M. Laug, D. Comte, P. Siron, and X. Thirabault, "A multiprocessor based on an optical crossbar network: The MILORD project," *Proc. SPIE*, vol.963, pp.223-231, 1988.
- (4) For example, J. Turner, "Design of a broadcast packet switching network," *IEEE Trans. Commun.*, vol.36, pp.734-743, 1988.
- (5) P. R. Prucnal, D. B. Blumenthal, and P. A. Perrier, "Self-routing photonic switching demonstration with optical control," *Opt. Eng.*, vol.26, pp.473-477, 1987.
- (6) R. Kishimoto and M. Ikeda, "Optical self-routing switch using integrated laser diode optical switch," *IEEE J. SAC*, vol.6, pp.1248-1254, 1988.
- (7) M. Hashimoto, M. Fukui, and K. Kitayama, "Self-routing crossbar switch," *IEEE Photo. Tech. Lett.*, vol.2, pp.522-524, 1990.
- (8) P. Aubourg, J. P. Huignarg, M. Hereng, and R. A. Mullen, "Liquid crystal light valve using bulk monocrystalline Bi₁₂SiO₂₀ as the photoconductive material," *Appl. Opt.*, vol.21, pp.3706-3711, 1982.
- (9) 中川 清司, 中沢 正隆, 相田 一夫, 萩本 和男, *光増幅器とその応用*, オーム社, 1992.
- (10) K. Hagimoto, Y. Miyagawa, A. Takada, K. Kawano, and Y. Tohmori, "5 Gbit/s 201 km nonrepeated transmission using LD pumped Er³⁺-doped fiber amplifiers," *ECOC'89, TuA5-5*, pp.78-81, 1989.
- (11) 北山 研一, 橋本 仁, 福井 将樹, "光クロスバスイッチ構成法の検討," *信学会 光通信シンポジウム*, OCS 89-6S, pp.27-34, 1989.
- (12) J. Minowa and Y. Fujii, "Subnanometer bandwidth interference filter for optical fiber communication systems," *Appl. Opt.*, vol.27, pp.1385-1386, 1988.
- (13) K. Kikushima, K. Nawata, and M. Koga, "Tunable amplification properties of distributed feedback laser diodes," *IEEE J. Quantum Electron.*, vol. QE-25, pp.163-170, 1989.
- (14) K. M. Johnson and G. Moddel, "Motivations for using ferroelectric liquid crystal spatial light modulators in neurocomputing," *Appl. Opt.*, vol.28, pp.4888-4899, 1989.

- (15) S. Yamamoto, R. Sekura, J. Yamanaka, T. Ebihara, N. Kato, and H. Hoshi, "Optical pattern recognition with LAPS-SLM(I)/light addressed photoconductor and Smectic C* liquid crystal spatial light modulator," Opt., electrooptics and laser applications in science and engineering '90, pp.1211-1224, 1990.
- (16) A.R. Dias, R. F. Kalman, J. W. Goosman, and A. A. Sawchuk, "Fiber-optic crossbar switch with broadcast capability," Opt., Eng., vol.27, pp.955-960, 1988.
- (17) M. S. Goodman, H. Kobronski, M. P. Vecchi, R. M. Bulley, and J. L. Gimlett, "The LAMBDANET multiwavelength network: architecture, applications, and demonstrations," IEEE SAC, vol.8, pp.995-1004, 1990.
- (18) P.J. Chidgey, and G. R. Hill, "Experimental demonstration of wavelength routed optical networks over 52km of monomode optical fiber," ECOC'89, MoA1-5, pp.9-12, 1989.
- (19) 橋本 仁, 北山 研一, "光セルフルーティング多段結合網構成法," 信学会 1991秋季大会, C-266, p.4-296, 1991.

第5章 GaAs-pinフォトダイオードと強誘電性液晶を用いた空間光変調器とその応用

5-1 はじめに

光並列処理システムにおいては、光を2次元的な情報で変調する空間光変調器 (Spatial Light Modulator: SLM)[1]-[2]や面発光レーザアレー[3]、論理機能やメモリ機能をもつ光機能素子[4]などの、2次元デバイスが重要である。特にSLMは、光信号の入力での2値符号化や基本的な演算手法である空間フィルタリングで使用される基本的な素子である。

第2章から第4章にわたって述べてきた光並列処理においてもSLMは基本的な素子であり、特に各処理システムでは全光型の構成を用いているため、光並列信号により直接並列パターンを書き込むことにより読み出し光を変調できる光書き込み型のSLM(Optically Addressed-SLM: OA-SLM)を使用している。電気信号により書き込む空間光変調器(Electrically Addressed-SLM)はOA機器のディスプレイ用として実用に供すレベルにある一方、OA-SLMについてみると、従来、BSOやLiNbO₃などの誘電体を使用したOA-SLM[5]-[6]や対ツイスト・ネマチック液晶を使用したLCLV[7]などが検討されていた。しかしそれらの動作速度としては数10 msec程度かもしくはそれ以上に遅いため、処理能力が並列性×動作速度でほぼ決定されることを考えると[8]、並列度で処理能力の向上を図るといっても限界があった。そのためより速く応答するOA-SLMが望まれ、近年、受光素子にアモルファスシリコン、変調部に強誘電性液晶(Ferroelectric Liquid Crystal: FLC)[9]を使用したOA-SLMが注目され盛んに研究されている。[10]-[11]この種のSLMの応答速度は100 μ sec程度であり、光並列処理用に期待されている。ところでこれらの素子は、反射型読み出し構造をとっている。このことにより書き込みと読み出しで同一波長の使用が可能になる利点がある。しかしこのために、第4章で述べたような透過型構成はできず、高速の光信号が伝播している系での空間系での反射の調整は非常に困難で適用に難がある。このスイッチでは同一波長を基本的に使用しないとといった性質もある。さらにそれらの素子では高速に応答させるためには消去光を必要とするといった問題もあった。スイッチの制御性を考えると、入射信号の状態によらず、強制的にOFFでできることが必要な機能と考えられるので課題である。一方、FLCを使用し、従来の2桁以上速い応答速度は、光並列処理用として有望である。

そこで、本章では、受光部にGaAs-pinフォトダイオードを使用し、変調材料として

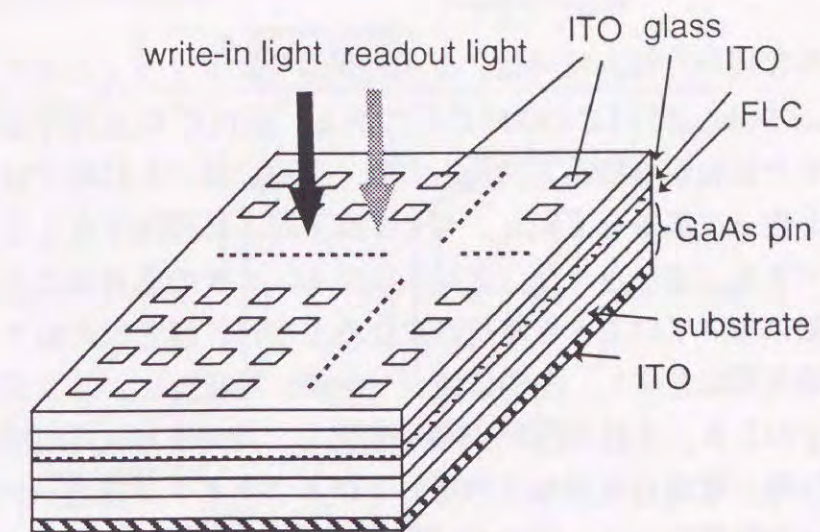
FLCを使用して試作した OA - SLMであるGaAs-pin/FLC-SLMとその光自己ルーティング・スイッチ及び演算処理への応用[12]について述べる。

本SLMは、FLCを使用することによって、他のFLCを使用したSLMと同様に高速応答、メモリ機能及び閾値機能といった特徴がある。さらに受光部にGaAs pinフォトダイオードを使用することによって、 $1.3\ \mu\text{m}$ などの光通信で使用される波長帯に対して透過型で読み出し、書き込みは可視波長程度の半導体レーザ(Laser Diode:LD)光を使用でき、さらに消去光の必要なく高速で消去できるOA-SLMを実現している。単体でのスイッチ動作を確認すると共に、第4章で提案したスイッチへの適用を実際に行ない、応用システムでの動作を確認した。また、素子の有する蓄積型閾値特性を明らかにし、光並列処理への応用を議論した。

5-2 素子の構成と動作原理

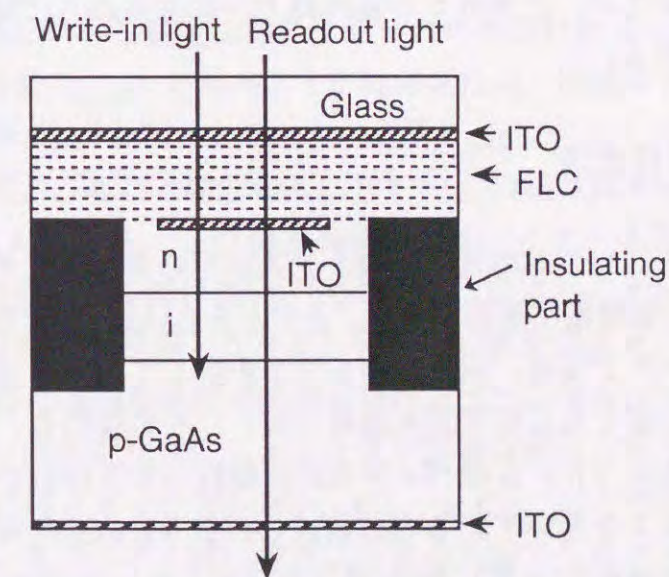
5-2-1 素子の構成

図5-1(a), (b)にGaAs-pin/FLC-SLMの構成図を示す。(a)は素子の全体の様子を示している。酸化錫インジウム (Indium Tin Oxide: ITO) によるメッシュ状のショットキ電極がGaAs-pin 基板上に形成されていて、それぞれが各画素に対応し、分解能はこのショットキ電極の大きさにより定まる。この電極の大きさをゼロ、つまり設けなければ空間的に連続な分解能を有する SLM を構成することになる。太い矢印で示したように書き込み光(write-in light)と読み出し光(readout light)はいずれも素子の上面、つまりFLC 側から入射し、FLCにより変調された読み出し光(modulated readout light)が透過光として出力される。(b)図に示したのは一画素部分の断面図である。下部の基板には、下面に透明電極ITOを一様に蒸着したp型GaAsを用い、p基板上にはMBEプロセスによりpinフォトダイオードを形成して、受光層としている。基板の上面n層上には各画素毎にITO電極が設けられている。上部の基板は下面にITOを一様に蒸着したガラス基板である。SLMは、強誘電性液晶をこのGaAs基板とガラス基板との間に封入した構造となっている。液晶の配向には高分子膜ラビング法を用いた。また絶縁層(Insulating part)は画素間の電気絶縁を行なうためのもので、メサエッチングにより形成している。ここでメサエッチング後の穴埋めは行っていない。



modulated readout light

(a)全体図



(b)断面図

図5-1 GaAs-pin/FLC-SLMの構成

5-2-2 変調および受光部

変調材料に用いた液晶材料は、カイラルスメクティックC相の表面安定化強誘電性液晶 (Surface Stabilized FLC: SSFLC) である。SSFLC は自発分極の上向き・下向きに対応して、分子長軸が層法線方向から右側・左側に傾いた双安定状態をとる。すなわち、透明電極を使って電場を上向き、もしくは下向きに印加することにより、2つの安定状態を選択できる。直交させた (クロスニコル) 2枚の偏光板の間にこのセルを挿入し、例えば右側に傾いているとき暗視野になるように、偏光板の軸を分子長軸と一致させておく。電場を反転させて、左側に傾かせれば、複屈折により光が透過してくる。傾き角が 22.5° のとき、長軸方向が 45° 変化し、コントラストは最大となる[13]。応答速度、自発分極と電場の直接相互作用およびネマティック液晶 (N液晶) と大差ない粘性定数といった性質により、従来のN液晶より高速である。駆動に際しては、直流を印加し続けると FLC 材料の電気分解等の恐れがあるため、電界の切り替えを周期的に行なうか、もしくは双極性のパルスを用いるといった方法により、直流分の除去を図った駆動法を利用する必要がある。

光電変換部である GaAs-pin は、電氣的に電荷を中和できるほか、高い量子効率を有すること、動作電圧が低いこと、受光素子として高速であること等の理由から使用している。GaAs の吸収端は $0.85 \mu\text{m}$ 付近にあるため、可視から $0.85 \mu\text{m}$ の光に対しては受光素子として振るまい、近赤外から赤外以上の長波長の光に対してはほぼ透明な材料と見なすことができる。

5-2-3 動作原理

図5-2には本SLMの駆動電圧波形と光入出力のタイミングを示してある。中段に示したのがSLMの駆動電圧波形である。正のときGaAs-pinに対して順バイアスになり、負のとき逆バイアスとなる。双極性パルスで駆動しており、逆バイアス時が光の書き込みにより変調が可能となる書き込み過程 (W)、その後の0バイアス区間が読みだし光による読み出し過程 (R)、順バイアスの双極性パルス印加が消去過程 (E) である。ここで双極性パルスを用いているのは前述したようにFLC材料の寿命を考慮してのことである。またFLC材料のメモリ機能(電圧を印加しない状態では2つの安定した状態の内、片方の状態を保持していること)を有するため、読み出しタイミングでは電圧の印加を行っていない。

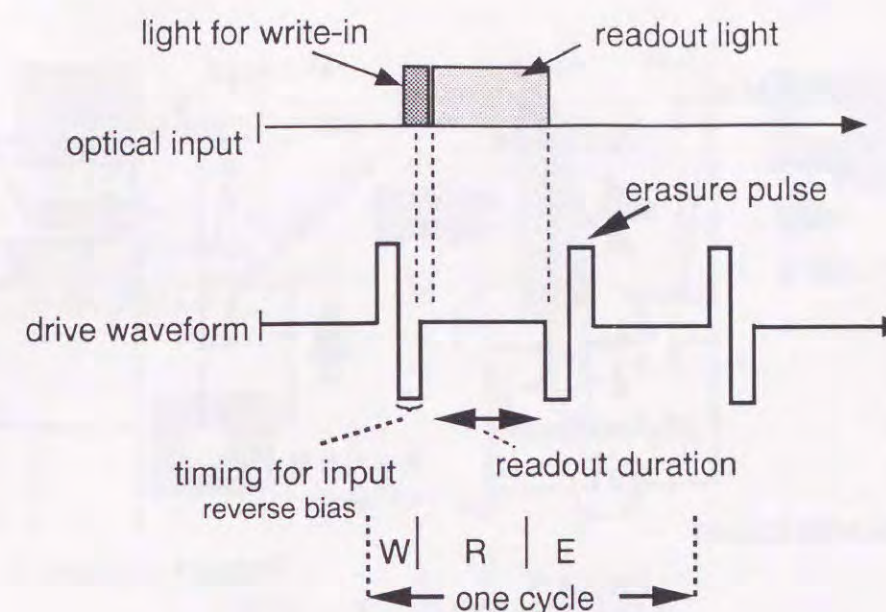


図5-2 GaAs-pin/FLC-SLMの駆動波形

図5-3に動作原理を系の等価回路を用いて説明する。Phase 1, 2, 3 はそれぞれ消去過程、書き込み用バイアス下の状態、及び書き込み過程のモデルである。Phase 1ではpinに対しては順バイアスであるため印加電圧はほぼFLC層に印加されることになる。その結果、先に述べたFLCの2つある安定状態のうち一つの状態になる。FLC層は絶縁性が高くコンデンサ (静電容量 C_{FLC}) と見ることが出来るため、回路モデルとしては図に示したPhase 1の等価回路の様になる。このとき前周期でpinに残留していた電荷が順バイアスにより中性化される。このことはその前にFLCがどの状態にあったかにはよらずSLMはリセットされることになる。この消去過程は電気バイアスの印加のみで行なわれ、他のSLMのような消去光の必要は無い。次にPhase 2は逆バイアス下の回路モデルである。この場合はpinは高抵抗状態となりコンデンサ (静電容量 C_{GaAs}) とみなすことができる。従ってFLC層には印加電圧が静電容量の逆比に分圧されて印加される。この電圧が、FLCのもう一つの安定状態にスイッチする閾値以下であれば、順バイアスによる消去状態を維持しFLCはスイッチされない。 C_{GaAs} と C_{FLC} はこの条件を満たすように選ばれる。Phase 3はこの逆バイアス時に書き込み光が入射した場合である。書き込み光にGaAs-pinが感度を持つ可視光を用いると、書き込み光によりpinに光電流が流れるため電圧降下がpin層で発生し、FLCへの印加電圧が増大する。この結果、FLCのスイッチ閾値を越えFLCはスイッチされる。各Phaseに印加される電圧を図中 (b) に示し

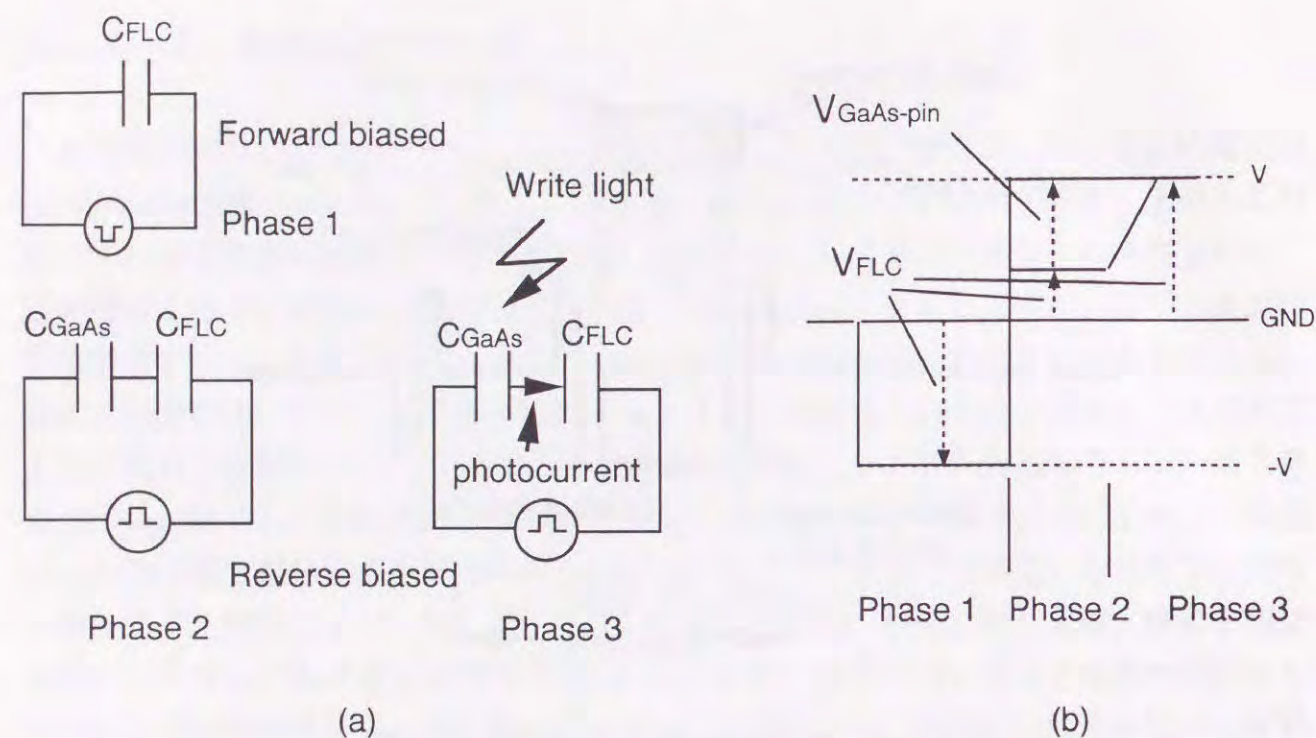


図 5-3 GaAs-pin/FLC-SLMの動作モデル

た。素子印加電圧を V 、FLC層に掛かる電圧を V_{FLC} 、GaAs-pin層に掛かる電圧が $V_{\text{GaAs-pin}}$ で示した。Phase 1ではFLC層のみに電圧が掛かるため $V_{\text{FLC}} = -V$ 、書き込み光の無い逆バイアス印加時(Phase 2)は、印加電圧 V は V_{FLC} と $V_{\text{GaAs-pin}}$ に分圧され $V_{\text{FLC}} = +V \cdot C_{\text{GaAs}} / (C_{\text{GaAs}} + C_{\text{FLC}})$ 、書き込み光のあるPhase 3においてはほぼ $V_{\text{FLC}} = +V$ となる。こうして書き込み光の有無によりFLCがスイッチされるか否かが制御されることになる。一度スイッチされたFLCはpinに対して順方向の消去電圧が印加されるまでFLCの双安定性により状態を維持することになる。この期間に読みだし光を入射するとFLCにより変調された読み出し光が透過光として得られることになる。読み出し光にはGaAs-pinは感度は持たず透過する赤外光が使用される。

試作した素子における数値例を挙げると以下のようなものである。 $C_{\text{GaAs}} = 4 \text{ nF/cm}^2$ 、 $C_{\text{FLC}} = 6 \text{ nF/cm}^2$ 、FLC層の閾値8V、GaAs-pinの量子効率を0.7とし、動作条件としては駆動バイアス $\pm 10 \text{ V}$ 、入力光は波長 $0.633 \mu\text{m}$ の強度 2.0 mW/cm^2 の $100 \mu\text{sec}$ 幅のHe-Ne光を使用した。この時は書き込みタイミングである逆バイアス時に光書き込み入力が存在しないと、印加バイアス電圧はキャパシタンスの逆比により分圧され、4Vの電圧がFLC層に印加されることになるが、この電圧はFLCの閾値より低いのでスイッチされずOFF

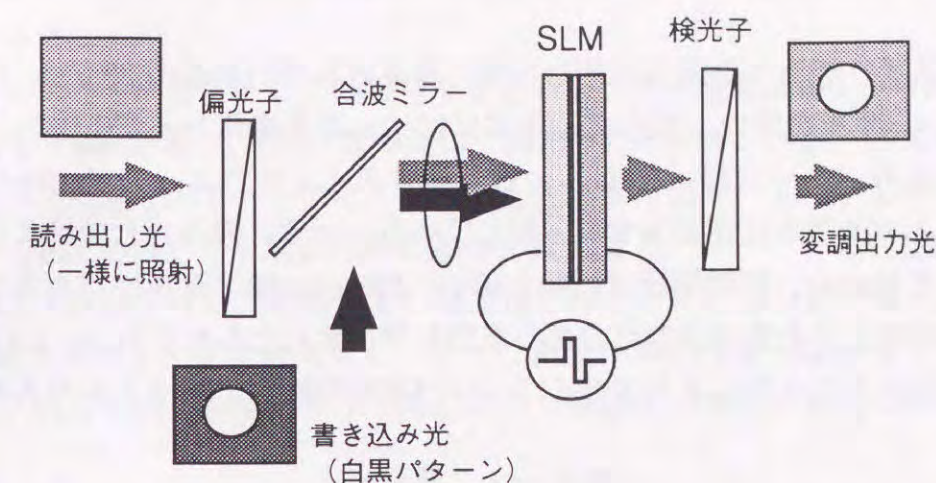


図 5-4 SLM動作光学系

の状態を維持する。一方この逆バイアス時に書き込み光が存在するときはFLC層へ印加される電圧はバイアス電圧10Vがほぼ全部FLCに印加されることになり、FLC材料の閾値8Vを越えるのでFLCの状態がON状態に変化することになる。

図5-4にはSLMを動作させるための光学系を示した。書き込み光と読み出し光は合波ミラー(combining mirror)により合波され、SLMに入射される。読み出し光の偏光子と検光子の軸方向をクロスニコルに設定しておくことにより明暗に変調された出力光が得られる。

5-3 試作したSLMの特性

5-3-1 諸元

表5-1に作製したSLMの諸元を示した。FLCの層厚は $1.6 \mu\text{m}$ とした。GaAs基板は、 $400 \sim 600 \mu\text{m}$ の厚さのものをを用い、基板透過率としては $1.3 \mu\text{m}$ 帯に対して60%以上を得ている。吸収率は可視光では99%以上である。厚さ $1.6 \mu\text{m}$ のFLC層の透過損は1dB以下で無視できる。またpinの光電変換効率は0.7程度である。また試作した素子は有効面積が $10 \times 10 \text{ mm}^2$ のものである。

5-3-2 動作特性

図5-5にスイッチング動作の波形を示す。書き込み光に波長 $0.633\mu\text{m}$ 、強度 $2\text{mW}/\text{cm}^2$ のHe-Neレーザ光を用い、読みだし光には $1.3\mu\text{m}$ の半導体レーザ(LD)のCW光を用いた。書き込みパターンは一様とし、音響光学スイッチによってHe-Neレーザ光をSLMの書き込みバイアスに同期させて入射している。一方、読みだし光は常時照射している。一周期は 40msec 、駆動電圧は振幅 $\pm 10\text{V}$ で $200\mu\text{sec}$ 幅の双極性パルスである。写真に示したのは検光子を透過後の出力光の波形をモニタしたものである。 $1.3\mu\text{m}$ の読みだし光が書き込み光の有無によりONになるかOFFの状態を維持するかスイッチされ

表5-1 諸元

液晶材料	SC* 相強誘電性液晶
液晶層厚	$1.6\mu\text{m}$
GaAs 基板厚	$400\sim 600\mu\text{m}$
GaAs 基板透過率	$\sim 60\%$
GaAs-pin 光電変換効率	~ 0.7

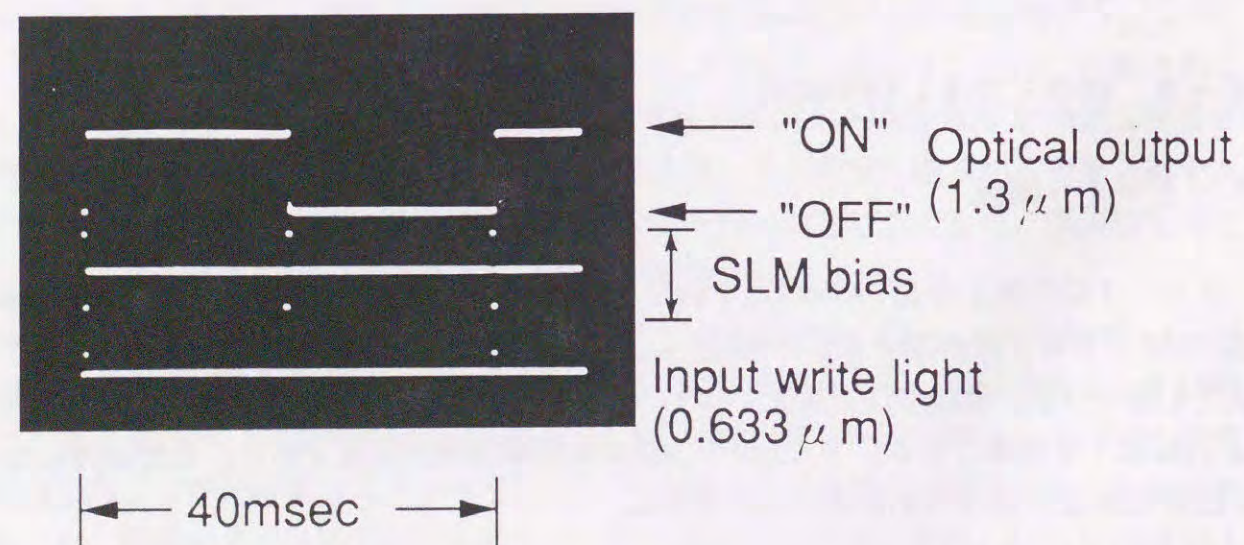


図5-5 スwitching動作波形

ていること、及びスイッチ状態は読みだし期間には保持され良好なメモリ機能があることが確認できる。

表5-2にスイッチ素子としての特性をまとめた。動作速度は10%から100%への立上り時間で $200\mu\text{sec}$ であり、ON/OFF比は12dB以上得られている。応答速度に関しては、書き込み光強度をパラメータとして測定した結果を図5-6に示している。ここで使用しているFLCのFLCセル単体だけの動作を調べると、スイッチング速度は印加電圧に依存することが分かった。図5-6の結果はこのことに対応している。入射光強度が強いほどpinを流れる光電流が大きく、従ってFLCへの印加電圧は大きくなり応答速度が速くなる。FLCの動作速度はサンプルに用いた強誘電性液晶が $200\mu\text{sec}$ 程度の応答速

表5-2 スwitch素子としての諸特性

透過率*	$\sim 60\%$
立ち上がり時間**	$\sim 90\mu\text{s}$
オン-オフ比	12dB \sim

* $1.3\mu\text{m}$ におけるGaAs p-i-nの透過率

** 10% から 90% への立ち上がり時間

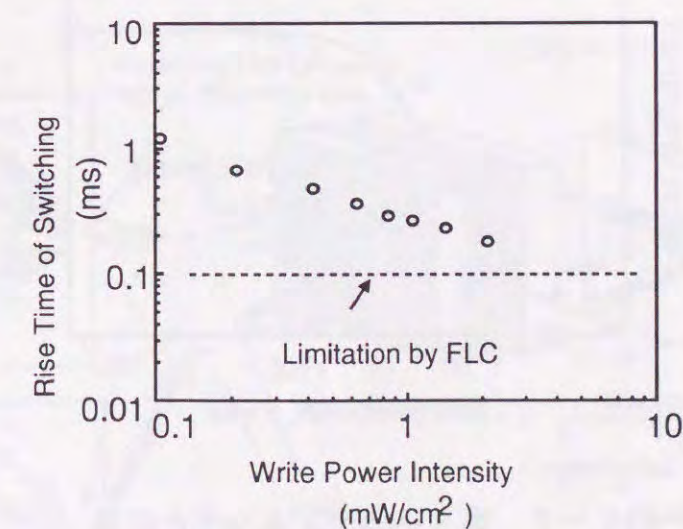


図5-6 SLMスitching速度と書き込み光パワーの関係

度であり、最終的にはこの FLC の動作特性によって応答速度は制限されることが考えられる。

図 5-7 に示したのは書き込み光のパルス幅を変化させた場合の光エネルギーに対する応答である。図から書き込み光のパルス幅 $20 \sim 30 \mu \text{sec}$ で応答が立ち上がり始め $100 \sim 150 \mu \text{sec}$ ではほぼ飽和する閾値特性を示すことが分かる。これらは FLC の駆動電圧に対する閾値特性に対応している。

また本素子を光スイッチとして利用した場合のスイッチングエネルギーは次のようになる。面積当りの値で、

$$\begin{aligned} & \text{スイッチングエネルギー (J/cm}^2\text{)} \\ &= \text{書き込み光照射時間(s)} \times \text{書き込み光強度(W/cm}^2\text{)} \\ &= 100 \times 10^{-6} \times 2 \times 10^{-3} \\ &= 0.2 (\mu \text{J/cm}^2) \end{aligned}$$

となる。例えば 1cm^2 内に分解能 10lp/mm (ここで lp は line pair) 相当の 20×20 個のスイッチングエレメントを考えた場合は 0.5nJ/switch となる。また 1000×1000 のスイッチ規模の場合は 0.2pJ/switch のスイッチングエネルギーとなる。

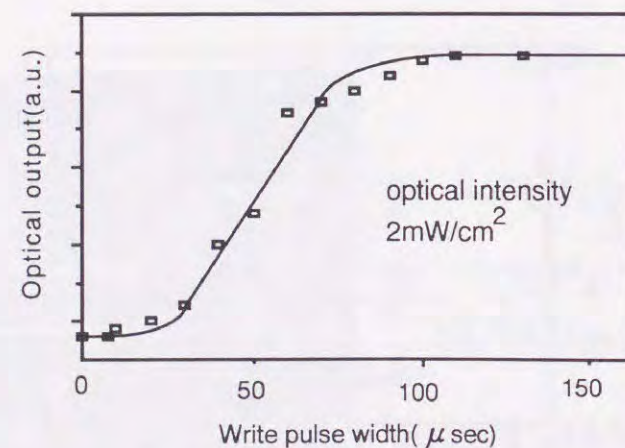


図 5-7 書き込み光エネルギーと応答

5-4 応用システム例

本節では応用例として、スイッチ素子として使用した光自己ルーティング・クロスバ・スイッチへの応用と蓄積型閾値特性の光並列処理への適用について述べる。

5-4-1 光自己ルーティング・クロスバ・スイッチ

第 4 章で述べたように、光自己ルーティング・クロスバ・スイッチ(OSR: Optical Self-Routing スイッチ) はバンドパスフィルタ、OA-SLM、検光子から構成され、その内各バンドパスフィルタが各出力チャネルに対応している。

図 5-8 は本 OSR スイッチの入力ポート 2 つ、出力ポート 2 つの 2×2 規模の場合の概略構成図である。入力ポートは波長 λ_1 、 λ_2 の TAG 光を発光する半導体レーザ光源 LD1、LD2 と波長 λ_0 の情報光を発光する半導体レーザ光源 LD0 を有している。これらの光は光学的に合流・分岐され、SLM の全面に設けられた波長バンドパスフィルタに入射される。このバンドパスフィルタは情報光とどちらか片方の波長の TAG 光とを透過させる特性を有している。バンドパスフィルタを透過した光は SLM に入射され、情報光は検光子(Analyzer)を透過後 ON、OFF 信号となる。出力ポートは各バンドパスフィルタに対応する。また TAG 光には SLM の受光部に吸収される波長の LD を使用する。動作原理は、情報光に所望出力ポートに対応する TAG 波長の光をヘッダの形で付与することにより、所望出力ポートに情報光がスイッチされ出力される。

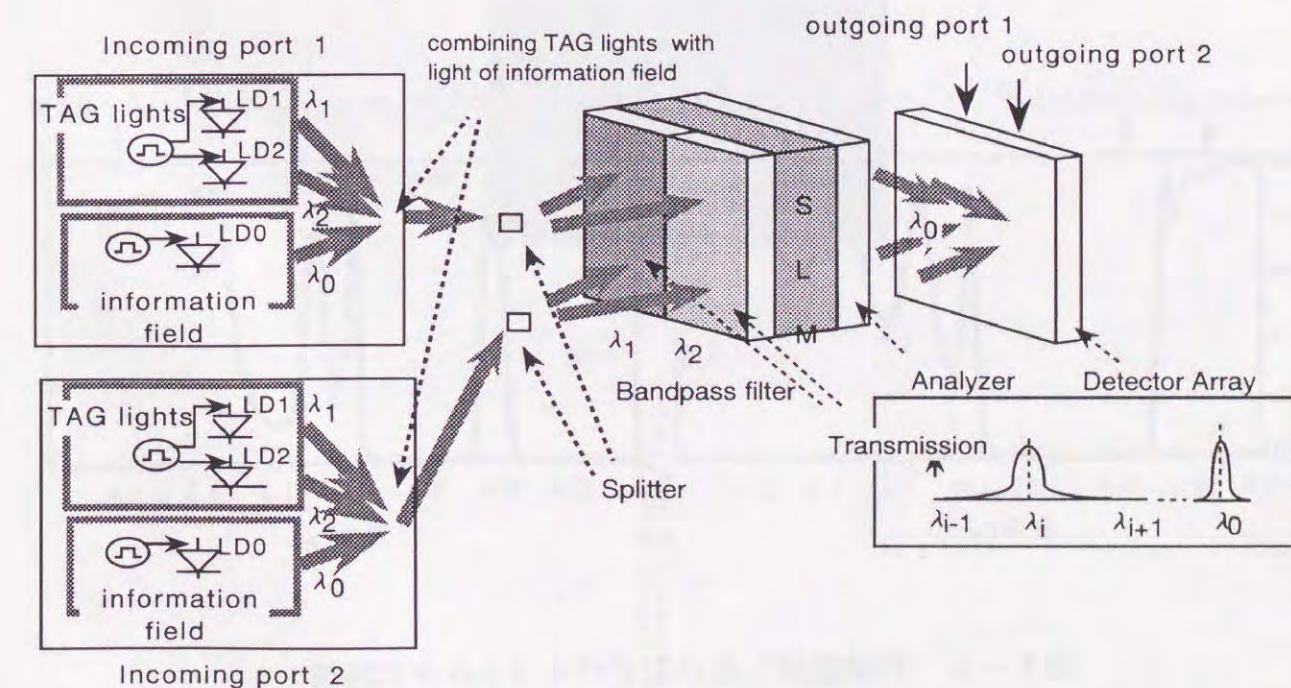


図 5-8 2×2 OSR スイッチ実験系の概略構成

GaAs-pin/FLC-SLM を使用して 2×2 のスイッチ規模の実験を行なった。TAG 光(書き込み光に対応する)としては出力ポート1に $0.67 \mu\text{m}$ と出力ポート2に $0.78 \mu\text{m}$ の半導体レーザを用いた。また情報フィールド光(読み出し光に対応する)には $1.3 \mu\text{m}$ の LD のビーム光を使用した。用いたバンドパスフィルタの特性を図 5-9 に示す。左が出力ポート1用であり、波長 $0.67 \mu\text{m}$ と $1.3 \mu\text{m}$ の光を透過し $0.78 \mu\text{m}$ の光を遮断する特性であり、右が出力ポート2用であり、波長 $0.78 \mu\text{m}$ と $1.3 \mu\text{m}$ の光を透過し $0.67 \mu\text{m}$ の光を遮断する特性を示していることが分かる。 $0.67 \mu\text{m}$ の LD は、He-Ne に代わる赤色光源として、 $0.78 \mu\text{m}$ の LD はコンパクトディスクやレーザディスクの読み出し光源として使用されるものである。波長フィルタに関しても、図 5-9 を見ても分かるようにこの波長帯を使用する場合、製作は特性上困難さは少ない。

図 5-10 は 2×2 の実験結果である。スイッチの出力光は検光子の直後に配置したカメラにより検出し、図はその出力写真である。左は両入力ポートからの $1.3 \mu\text{m}$ 信号に 0.67 、 $0.78 \mu\text{m}$ の両 TAG 光を付与した場合の出力パターンである。全出力パターンである 4 ビームが得られていることが分かる。右上及び右下に 1 対 1 のスイッチングの例を示した。右上図は入力ポート 1 からの信号に出力ポート 1 の TAG 光である $0.67 \mu\text{m}$ の光を付与し、入力ポート 2 からの信号に出力ポート 2 の TAG 光である $0.78 \mu\text{m}$ の光をのせた場合の出力光である。これは 2×2 のクロスバスイッチでバー状態に対応する。同様に入力ポート 1 → 出力ポート 2、入力ポート 2 → 出力ポート 1 のクロス状態にした結果を右下に示す。以上の結果からも光自己ルーティング・クロスバ・スイッチが良好に応答し、本 SLM の適用が可能であることが分かった。

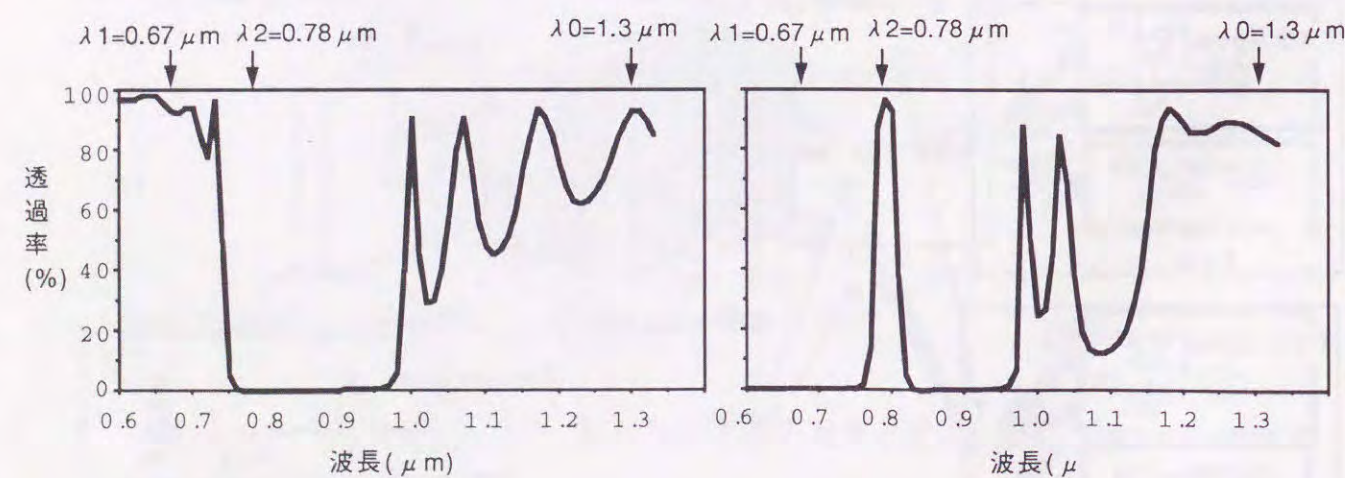


図 5-9 実験使用したバンドパスフィルタの特性

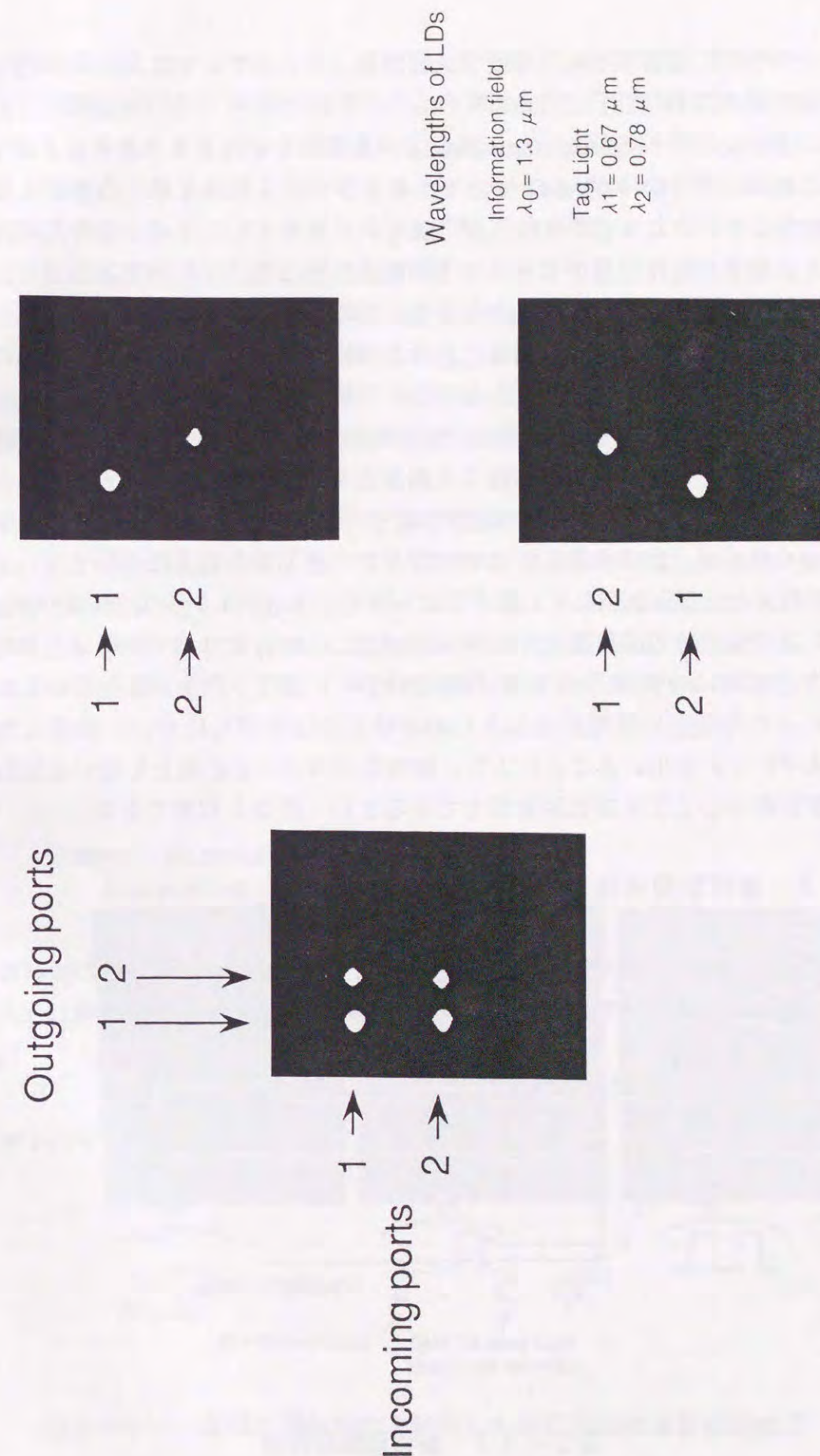


図 5-10 LD 光を用いた 2×2 OSR スwitch 実験結果

またスイッチの応答速度はSLMの速度で決定され、本システムでは $200\mu\text{s}$ 程度である。

GaAs-pin/FLC-SLMを使用してOSRスイッチを構成するメリットは主に次の2点である。第一にはOSRスイッチのhigh-throughputという特徴をそのまま活かすことができる点である。これは、通常動作がmsecオーダーのネマチック液晶を用いた素子と比較してFLCを使用することによって高速動作が可能であり結果としてスイッチの処理速度が速くなること、素子の動作形態が本スイッチの処理形態と同じく並列であること、さらに全光型に系が構成できるということから可能となる。第二には、光通信等のネットワークと整合性がよいことである。光通信における情報光波長である赤外波長の光に対してスイッチ動作があること、透過型であるためミラ等を使用した複雑な光学系を必要としないこと、書き込み光も可視から短波長のLDを使用できる、ということから現在のLDを光源とした光通信システムに整合性よく適用が可能である。

全光型の光スイッチとしては他にSEED[14]やVSTEP[15]に代表される全光半導体スイッチアレイがある。まず半導体型でVSTEPなどの発光型の素子については、素子の動作速度が情報光の速度を制限してしまうこと（トランスペアレントでないためthroughputが落ちる）及び発光時の消費電流が大きいという二点から本スイッチには不適と考えられる。一方、SEEDなどの素子では素子内にMQWを構成したり、電極用の配線が複雑になるといった作製上の困難が生じるため現時点では適用しにくい。提案したOSRスイッチで本デバイスを用いることにより、複雑なプロセスを必要としない比較的簡単な構造で作製が容易なこと及び低消費電力であるという特徴を利用できる。

5-4-2 蓄積型閾値特性と光並列処理[16]

ここでは光並列演算への応用について述べる。図5-11に示したのは蓄積型閾値(Accumulative thresholding: AT)特性である。図で横軸は入力エネルギー、縦軸は出力レベル

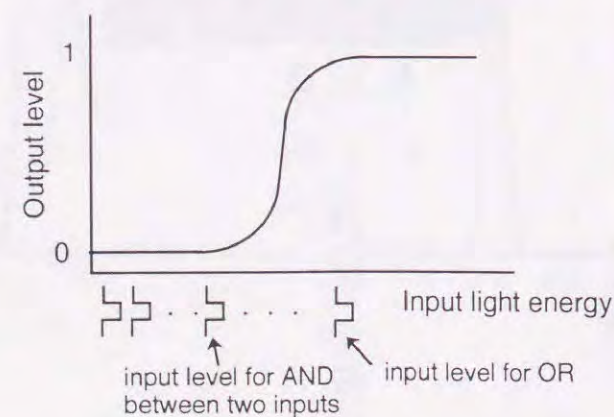


図5-11 蓄積型閾値特性

である。AT特性は入力として時系列の複数の入力を考え、その蓄積（積分）されたエネルギーに対して閾値特性を示すことをいう。図中に示したように閾値よりやや低いエネルギーを有する入力を考えると、1つの単発の入力に対しては閾値以下のため0レベルの出力となる。時系列上の2つの入力を考えると、合計の入力エネルギーが閾値を超えるため、AT特性の性質から1レベルの出力となる。従って入力光のエネルギーを適当に設定することにより2時系列入力に対するAND演算ができることになる。同様にエネルギーが閾値以上になるように設定すればOR演算が実行できることになる。

本素子に関しては、図5-3の動作モデル及び図5-7の対入射エネルギー応答特性からAT特性を示すことが予想され、実際に動作を確認した。図5-12に示したのは本SLMを用いた、時系列光入力に対する論理演算の実験結果である。書き込み光にはパルス幅 $20\mu\text{sec}$ のパルスを使用した。書き込みタイミングの間でこの $20\mu\text{sec}$ のパルスを異なるタイミングに入射した時の応答が左端と中央の写真である。この場合は出力はONにならないことが分かる。一方、このパルスを時系列に2つ入射した場合の結果が右端である。この時は出力としてON状態が得られていることが分かる。このことからSLMが時系列の光入力間に対してANDの論理演算を実行していることが分かる。ここで単一のパルスのパルス幅として、図5-7の特性から $20\mu\text{sec}$ 程度のパルスとした。

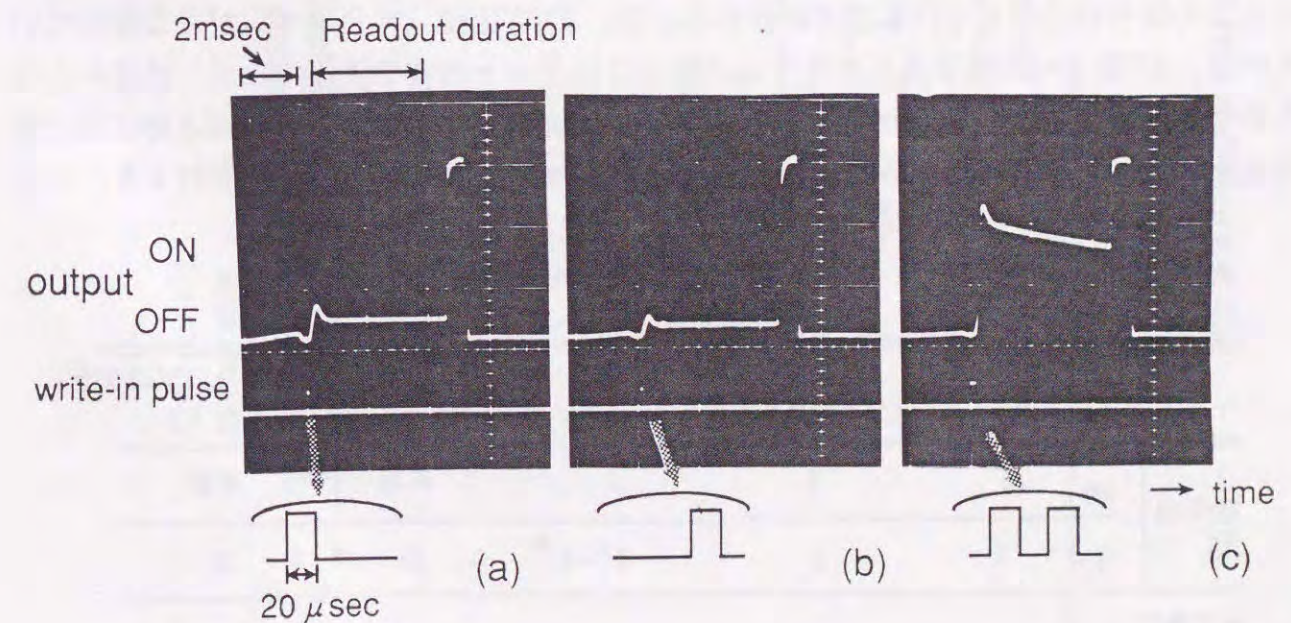


図5-12 蓄積型閾値特性を利用した時系列論理演算実験結果

尚、このAT特性は受光部に接合型(pnダイオード、ショットキダイオード)のものを
用いていれば同様の効果が得られると考えられる。また本素子での実験では、入力され
る書き込み光パルス列のパルス間隔は数~数十 μ sとしている。

この特性を光並列演算プロセッサに適用することができる。積和演算を実行するた
めの系に応用した場合について図5-13に示す。(a)、(b)はこのAT特性を使わ
ない場合である。(a)では2つのANDゲートと1つのORゲートを使用して構成してい
る。A、B等はそれぞれ並列の2値パターンである。ハッチの円で囲い示したのは並列
の光学調整部である。この光学調整部では、x y 軸の画素の空間的な位置合わせ、z 軸
方向の調整による正確な結像条件の実現、像全体にわたっての歪みすくないレンズ系の
選択使用が含まれる。画素の分解能によりミクロンオーダーの調整も必要となる。図で例
えば、最初にAとB間の論理演算を実行するために各画素の位置を正確に合わせるため
に光学調整部が必要となる。(b)は用いるゲート数を減らし、その代り光論理ゲート
にはAND/ORがプログラマブルなものを用い、また光ラッチメモリを介してのデータ
入出力を行っている。(c)はAT特性をもつゲート、具体的には本GaAs-pin/FLC-SLM
など、を用いて構成した例である。AとB、そしてCとDというように時系列的にAND
ゲートに入力しATゲートにより積和演算として出力している。表5-3にこれらの構成
の比較を示した。光の並列演算ではインターコネクションの調整が重要な課題であるが、図5-1
3にも示したようにAT素子の適用が、このインターコネクション箇所を減らしその結果としての歪
みの削減や光学調整の負荷軽減という点で有利であり、ゲート数や速度等に関しても同
等もしくは有利となっていることが分かる。尚、(C)で速度(ステップ)が2となっている
のは、AT素子への書き込みタイミング内に2回ゲートの書き込み読みだし処理を行な
うのであるが、そのAT素子の書き込みタイミングがAT素子の書き込み時間と時間的に重
なるため重複して足し合わないためである。読みだしは実質的に光を照射するだけで

表5-3 従来例とAT処理

		ゲート数	光並列インター コネクション	速度 (ステップ)	光ラッチ	ゲートのプログラ マビリティ
従来例	(a)	3	3	2	不要	不要
	(b)	1	2	3~5*	要	要
AT素子 導入時	(c)	2	1	2	不要	不要

* 光ラッチメモリへの書き込み・読みだしを1ステップとした場合、5ステップ

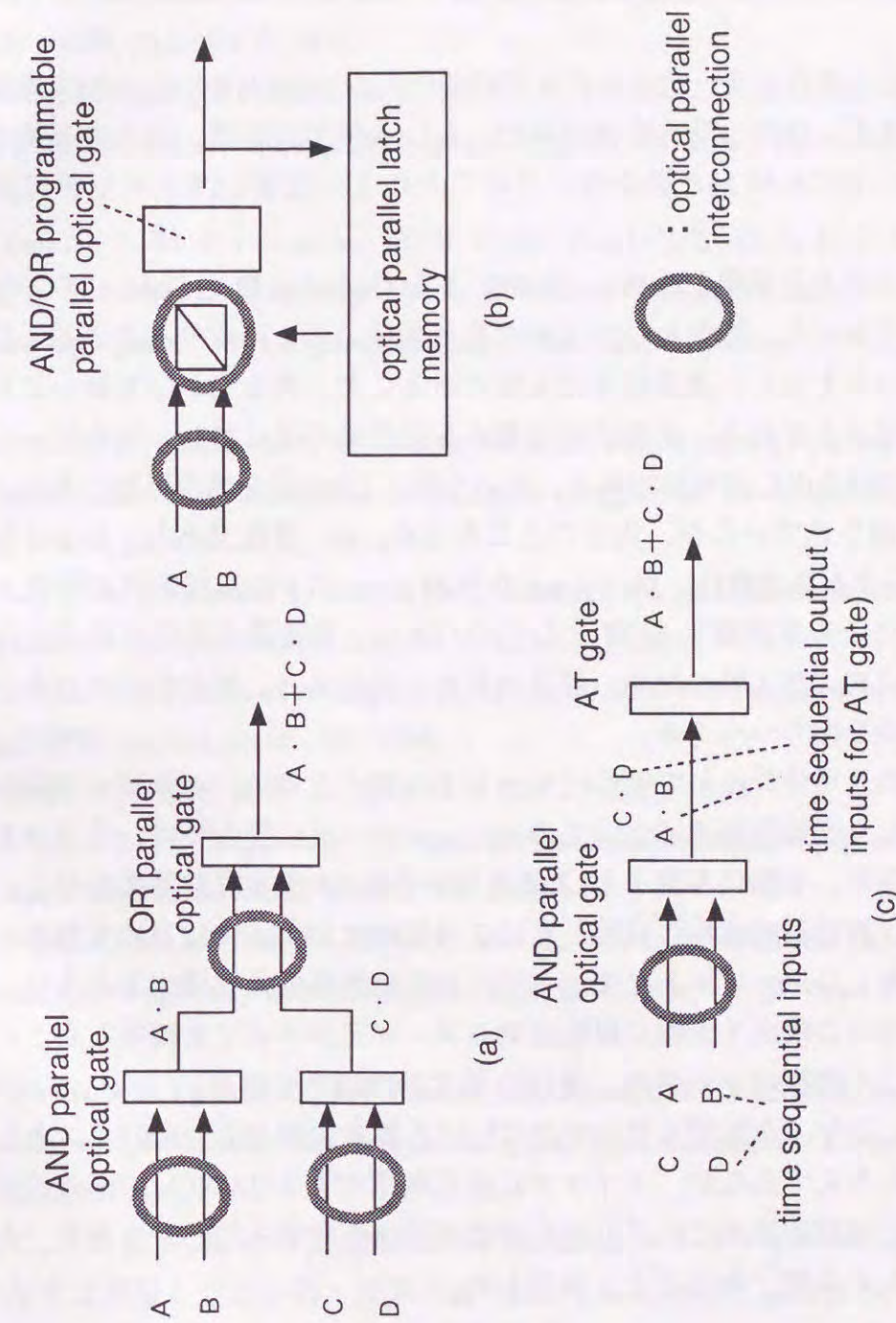


図5-13 逐次演算の構成例：(a) (b) 従来の場合、(c) 蓄積型閥値特性を利用した場合

あり動作時間を考慮しなくてよいのでステップ数を2としてある。

またこの特性は光ニューラルネットによる処理への応用も考えられる。[16]

5-5 まとめ

第4章で提案した光自己ルーティング・クロスバスイッチ(OSRスイッチ)に直接適用可能なOA-SLMを提案・試作し動作を確認した。 $1.3\mu\text{m}$ 帯で透過型、消去光不要の2点が他のFLCを使用したOA-SLMと異なり、このことにより直接OSRスイッチに適用できる。

本章では、まず新たに開発したOA-SLMであるGaAs-pin/FLC-SLMについてその構成、動作について述べた。特徴としてはFLCを使用することにより高速応答及びメモリ機能を実現していると共に、透過読みだし型であること、消去光が必要無いこと、蓄積型閾値動作を示すことである。本素子は可視から近赤外の光に対して書き込み可能であり、長波長の光で読み出しが可能である。従って全てLD光源を使用可能である。速度はFLCの速度に制限されているが、現在のところ $200\mu\text{sec}$ 程度であり、FLCの高速化によりSLMのさらなる高速動作、数 $10\mu\text{sec}$ から $10\mu\text{sec}$ 以下の高速動作が可能となる。 $10\times 10\text{mm}^2$ 角のセルを作製しSLMとしてのパターン書き込み動作を確認した。製作上の課題としてはFLC封入時の配向・層厚の不均一性がある。配向膜制御技術や基板表面処理により解決を図りつつある。

次に、本素子の適用分野として光自己ルーティング・クロスバ・スイッチ及び蓄積型閾値特性を使用した光並列処理についてのべた。スイッチに関しては、今述べたように直接適用可能であり、実際に本素子とLD光を用いた 2×2 の基本実験結果を示し、適用可能性を確認した。蓄積型閾値特性に関してはこの種のSLM素子ではじめて動作を確認した。本特性を利用した単一ビットに関する時系列論理演算結果を示すとともに、従来のラッチメモリを用いた構成を大幅に簡略出来るアーキテクチャを提案した。いずれの応用例にしてもよく特徴が活かされ、良好な基本動作結果を得た。

これらのことにより、全光型光並列処理に於ける偏光変調の入力デバイスとして使用できることはもちろんであるが、スイッチに直接利用できるOA-SLMであること、積和演算を中心とした論理演算系に応用可能な蓄積型閾値を有することが分かり、光並列処理用デバイスとして有望であることを確認した。

[参考文献]

- (1) U. Effron, A. D. Fisher and C. Warde, ed., *Spatial Light Modulators for Optical Information Processing*, Appl. Opt., vol.28, pp.4739-4913, 1989.
- (2) J. A. Neff, R. A. Athale and S. H. Lee, "Two-dimensional spatial light modulators: A tutorial," Proc. IEEE, vol.78, pp.826-855, 1990.
- (3) C. J. Chang-Hansnain, J. P. Harbison, C. Zah, M. W. Maeda, L. T. Florez and T. Lee, "Multiple wavelength tunable surface-emitting lasers arrays," IEEE J. Quantum Electron., vol.27, pp.1368-1376, 1991.
- (4) A. L. Lentine, L. M. F. Chirovsky, M. W. Focht, Freud, G. D. Guth, R. E. Leibenguth, G. J. Przybylek, L. E. Smith, L. A. D'Asaro, D. A. B. Miller, "Integrated array of self electro-optic effect device logic gates," 1991 Topical Meeting on Optical Computing (OC'91), MA2-1, pp.6-9, 1991.
- (5) T. Minemoto, S. Numata and K. Miyamoto, "Optical parallel logic gate using light modulators with the Pockels effect: applications to fundamental components for optical digital computing," Appl. Opt., vol.25, pp.4046-4052, 1986.
- (6) T. Hara, Y. Ooi, T. Kato and Y. Suzuki, "Microchannel spatial Light modulator with improved resolution and contrast ratio," SPIE, vol.613, pp.153-157, 1986.
- (7) C. S. Sexton, "Current status of Hughes liquid crystal light valve performance for optical data processing," SPIE vol.684, pp.96-100, 1986.
- (8) 辻内 順平, 一岡 芳樹, 峯本 工, 光情報処理, オーム社, 1989.
- (9) N. A. Clark and S. T. Lagerwall, "Submicrosecond bistable electro-optic switching in liquid crystals," Appl. Phys. Lett., vol.36, pp.899-901, 1980.
- (10) G. Moddel, K. M. Johnson, W. Li, R. A. Rice, L. A. Pagano-Stauffer, and M.A. Handschy, "High-speed, binary optically addressed spatial light modulator," Appl. Phys. Lett. 55, 537-539, 1989.
- (11) D. Williams, S. G. Latham, C. M. J. Powles, M. A. Powell, R. C. Chittick, A. P. Sparks and N. Collings, "An amorphous silicon/chiral smectic spatial light modulator," J. Phys. D: Appl. Phys. 21, pp.S156-159, 1988.
- (12) 橋本 仁, 石橋 重喜, 福田 幸夫, 北山 研一, "GaAs-pinホトダイオードと強誘電性液晶を用いた空間光変調器とその応用," 信学会論文誌C-I, vol.J76-C-I, pp.301-312, 1993.
- (13) 福田 敦夫, 竹添 秀男, 強誘電性液晶の構造と物性, コロナ社, 1990.
- (14) D. A. B. Miller, J. E. Henry, A. C. Gossard and J. H. English, "Integrated quantum well self

electro-optic effect device : 2×2 array of optically bistable switches," Appl. Phys. Lett., vol.49, pp.821-823, 1986.

(15) K. Kasahara I. Ogura and Y. Yamanaka, "Progress in arrays of opto-electronic bistable devices and sources," Optical Computing '91 Technical Digest, MA-1, pp.2-5, 1991.

(16) M. Hashimoto, Y. Fukuda, S. Ishibashi and K. Kitayama, "Nonlinear thresholding characteristic for optical computing of optically addressable GaAs/FLC-SLM," OSA Technical Digest Series vol.6, WB4, pp.299-302, 1991.

(17) 橋本 仁, 福田 幸夫, "光ニューラルコンピュータ," 特願平2-402943, 1990.

第6章 結論

本論文は、光並列処理の分野において、特に光並列デジタル処理およびそのデバイスについて述べたものであり、筆者が1987年以来NTT伝送システム研究所で行ってきた研究をまとめたものである。

本研究では、主に光本来の性質である並列性および電氣的に無誘導、この2つの特徴を活かすことにより、最終的には電氣的処理の限界を一掃できる光処理形態（全光型）を提案し、実現性・有効性を実証することを目的としている。これは、従来提案されているシステムが、何等かの電氣的処理あるいはそれに類似する過程を有していたり、汎用性がなかったり、単機能であったり、という難点があり、最終的に電気処理系に制限されかねないという問題を有していたからである。この目的のため、

- ・光並列処理という特徴が生きる処理の全光型アーキテクチャを提案する
- ・全光型の光学的実現方法を明らかにし、実験の中で構築可能なシステムであることを確認する

という方針に基づき研究を展開した。その結果、提案システムの中で上記目的が達成された。

光並列処理の適用分野として演算処理の分野とルーティングの分野を選び、各対象に対してシステムを提案した。演算処理に関するものが第2、3章である。「第2章 多段光並列演算プロセッサ」では多段入力可能な論理演算システムを検討し、「第3章 帰還型光並列演算プロセッサ」ではより汎用のシステムとして発展させた。次にルーティングの分野を対象に検討したのが「第4章 光セルフルーティングクロスバスイッチ」である。本章のスイッチへの適用を意識しながら光並列処理用のデバイスとして検討・開発し、合わせてその応用について検討したのが「第5章 GaAs-pinフォトダイオードと強誘電性液晶を用いた空間光変調器とその応用」である。以下に、各章で得られた成果をまとめる。

第2章では、光の並列性、稠密な光結線により従来の電気による処理系を凌駕する可能性のあるデジタル演算システムとして、光並列演算プロセッサを検討し、新たに全光型の構成のプロセッサを提案した。本プロセッサは従来のものと異なり、多段入力・多段接続が可能であることを特徴としている。コヒーレント光源を用いた結像系を採用し原理的には光学限界までデータ並列度を利用できる。これらのことから、プロセッサ自身の並列処理能力と共に、パイプライン構成でさらなる処理能力向上が期待できるハードウェア上のアーキテクチャであることを確認した。この多段接続性はまた、次章での帰還光路を導入した汎用プロセッサへの展開を可能にするための重要な要素である。

第3章では、演算部、光ラッチメモリ、及び相互間の光並列インターコネクションを有する帰還型光並列演算プロセッサを提案・構成し、その実現性を実証した。このことにより、必ずしもパイプラインプロセッサを構成せずにプロセッサ単体として処理システムを構成でき、機能としては汎用論理演算が実行可能である。この全光型の構成は他の光並列デジタル処理システムでは例がなく初めてのものである。すなわち、汎用的な演算目的で利用できるプロセッサ構成の中で、光の並列性の最大限の利用できることになる、現時点で唯一のものと考えられる。パターン演算には特に有効であり、特殊な符号化過程を経ずに、パターン間の論理演算、近傍演算が可能であることを確認し、第2章の構成と合わせ、本プロセッサの並列処理への適用の有用性と実際の実現性を明らかにした。

以上により光並列処理による論理演算の実現法が明らかになった。

第4章では、光並列処理装置におけるプロセッサ間でのデータ結合網に使用でき、さらに通信ノードスイッチにまで適用可能な、光自己ルーティング・クロスバ・スイッチを提案した。原理及び実現性を実験上でも確認し、合わせてその高性能化のための見積り・評価を行なった。従来、完全な結合網、光の並列性を使用して構築が容易というアーキテクチャでありながら、将来の並列処理システムや次期の通信システムで必須と考えられる自己ルーティング法は用いることができなかった光クロスバ・スイッチに、自己ルーティング法を可能にした。光クロスバ・スイッチと自己ルーティング法の組み合わせにより、必然的に全光型の構成となっている。ルーティング制御には、波長多重されたTAG光を使用した。従来の自己ルーティング法と比して、完全網を構成する場合でも構成のシンプルさ、伝送路や装置の構成の容易さ及び自己ルーティング機能の装備等が特長である。従来の光クロスバ・スイッチ特長はそのまま有している。現状の素子で見積もった場合でも 10^2 ポートまで可能であることがわかった。光増幅器によって分岐損の補償ができ、さらに多段接続構成の可能性もあるので大規模化も期待できるスイッチである。

以上で、光並列処理の2つの適用領域におけるシステムを提案、有効性の確認を行なった。

第5章では、第4章で提案した光自己ルーティング・クロスバスイッチ(OSRスイッチ)に直接適用可能なOA-SLMを提案・試作し動作を確認した。 $1.3\mu\text{m}$ 帯で透過型、消去光不要の2点が他のFLCを使用したOA-SLMと異なり、このことにより従来の素子ではで

きなかったOSRスイッチへの直接の適用をできることになる。最初に、新たに開発したGaAs-pin/FLC-SLMについてその構成、動作について述べた。その特徴としてはFLCを使用することにより高速応答及びメモリ機能を実現していると共に、透過読みだし型であること、消去光が必要無きこと、蓄積型閾値動作を示すことである。本素子は可視から近赤外の光に対して書き込み可能であり、長波長の光で読み出しが可能である。従って全てLD光源を使用可能である。次に、本素子の適用分野として光自己ルーティング・クロスバ・スイッチ及び蓄積型閾値特性を使用した光並列処理について述べた。スイッチに関しては直接適用可能であり、実際に本素子とLD光を用いた 2×2 の基本実験結果を示し、適用可能性を確認した。蓄積型閾値特性に関してはこの種のSLM素子ではじめて明らかにしその動作を確認した。本特性を利用した単一ビットに関する時系列論理演算結果を示すとともに、従来のラッチメモリを用いた構成を大幅に簡略出来るアーキテクチャを提案した。いずれの応用例にしてもよく特徴が活かされ、良好な基本動作結果を得た。本素子はこの様に、通常の光書き込み型の偏光変調機能を有する空間光変調素子としてはもちろん、ルーティングスイッチ用素子、光並列処理用機能素子として有望なデバイスであることを明らかにした。

以上述べたように、本研究により、全光型の処理系の構成に関し有効なアーキテクチャ、実現性、さらにデバイスの実現性が明らかになった。第1章に述べたように、情報化社会の進展に伴い、光の応用分野は通信路、記録媒体としてのみならず、各種処理システムの中に入り込んで行くと考えられる。現在は、空間的な並列性を使用しない直列的な時系列信号のやりとりの中での応用が中心である。光並列処理が浸透しない一因は、汎用的な機能を有し切れなかったのと、実現手段に難があったために他なら無い。本研究が、特にこの点に関し貢献できると期待している。

光並列処理の分野自体は、アーキテクチャ、構成手段、アルゴリズムとソフトウェア、デバイス、それぞれが研究対象であると共に、これらが有機的に結合してはじめて現実に社会に寄与し得るシステムにまで発展すると考えられる。今後とも、総合的な研究として捉え、課題を解決して行きたい。

謝 辞

本論文をまとめるにあたって、早稲田大学理工学部 大頭仁教授には終始懇切な御指導と御助言を賜りました。ここに謹んで感謝の意を表します。

また、筑波大学 谷田貝豊彦博士には内容について貴重な議論を戴くと共に懇切な御指導、御助言を戴きました。ここに厚く御礼申し上げます。

また、早稲田大学応用物理学科 小松進一教授には内容について御指導、御助言を戴きました。ここに厚く御礼申し上げます。

さらに、早稲田大学電気工学科 内田健康教授 には内容についておよび論文をまとめはじめの段階からその進め方に関してまで、御指導、御助言等戴きました。ここに深謝致します。

本研究は、筆者が日本電信電話株式会社（N T T）における研究業務の一環として、N T T光ネットワークシステム研究所及び元伝送システム研究所で担当したものであり、研究開発本部の方々を初め多くの方に御指導、御協力を戴きました。敬愛する 富士通研究所 島田禎晉取締役（元N T T伝送システム研究所所長）を初め、N T T光ネットワークシステム研究所 三木哲也所長、東海大学 木村英俊教授（元N T T伝送システム研究所光通信研究部部長）、N T T光ネットワークシステム研究所 石尾秀樹主席研究員、第一プロジェクト 松本隆男リーダ、に研究の機会を与えてくださいましたことを深く感謝します。

N T T光ネットワークシステム研究所 光通信研究部 小林郁太郎部長 には、論文をまとめるに際し、御指導・御鞭撻を戴きました。ここにお礼申し上げます。

N T T光ネットワークシステム研究所 渡辺隆市博士（加入者伝送研究グループリーダ）には、論文をまとめるに際の上司として、その始めより御指導・御鞭撻を戴きました。ここにお礼申し上げます。

N T T光ネットワークシステム研究所 北山研一博士（光波処理研究グループ 主幹研究員）には、本研究の遂行に際し、直接の上司としてまた共同研究者としてその始めより御指導・御鞭撻、貴重な議論を戴きました。ここに衷心よりお礼申し上げます。

さらに、本論文におけるいくつかの研究の共同研究者である浜松ホトニクス社 向坂直久氏、N T T光ネットワークシステム研究所 福井将樹研究主任、境界領域研究所 石橋重喜主任研究員、日本テキサスインスツルメント 福田幸夫博士（元N T T光エレクトロニクス研究所主幹研究員）に深く感謝します。また共同研究者の上司として研究の機会を戴くとともに御協力を戴いた、浜松ホトニクス社 鈴木義二所長、原勉博士、N T T境界領域研究所 山本二三男グループリーダ、足利工業大学 大町督郎教授（元N T T光エレクトロニクス研究所主幹研究員）にお礼申し上げます。

研究所の同僚であり共に議論し、実験などにも御協力戴いたN T T光ネットワークシステム研究所 吉永尚生研究主任、川上弥研究主任に感謝いたします。

最後に、N T T光ネットワークシステム研究所 光加入者システム研究部 山下一郎部長を初め、研究所の上司・同僚の方々、及び妻 佳世子、娘 眞子には有形無形さまざまな形で御協力を戴き、また助力を仰ぎました。ここに厚く感謝いたします。

本研究に関わる研究業績

【論文、レター】

(論文)

- [1] Masashi Hashimoto, Ken-ichi Kitayama and Naohisa Mukohzaka : "Programmable optical parallel processor based upon polarization modulation: cascade operations," *Applied Optics*, Vol.28, pp.4305-4312, Oct., 1989.
- [2] Masashi Hashimoto, Ken-ichi Kitayama and Naohisa Mukohzaka : "Sequential logic operations using optical parallel processor based upon polarization encoding," *Optical Computing and Processing*, vol.1, pp.303-313, Oct., 1991.
- [3] 橋本 仁, 石橋 重喜, 福田 幸夫, 北山 研一 : "GaAs-pinホトダイオードと強誘電性液晶を用いた空間光変調器とその応用," *電子情報通信学会論文誌C-I*, Vol.J76-C-I, pp.301-312, Aug., 1993.
- [4] Masashi Hashimoto, Ken-ichi Kitayama, Shigeki Ishibashi, and Yukio Fukuda : "GaAs-pin/ferroelectric liquid crystal spatial light modulator(GaAs-pin/FLC-SLM) and its applications," *Electronics and Communications in Japan*, vol.77, pp.1-14, Jan., 1994. (前項論文の英訳)

(レター)

- [1] Masashi Hashimoto, Ken-ichi Kitayama and Naohisa Mukohzaka : "Space-variant operations using an optical parallel processor based on polarization encoding," *Optics Letters*, vol.14, pp.384-386, Apr., 1989.
- [2] Masashi Hashimoto, Masaki Fukui and Ken-ichi Kitayama : "Self-routing optical crossbar switch," *IEEE Photonics Technology Letters*, vol.2, pp.522-524, Jul., 1990.
- [3] Masashi Hashimoto, Ken-ichi Kitayama and Naohisa Mukohzaka : "Neighborhood operations of optical parallel processor," *Japanese Journal of Applied Physics*, vol.29, L1256-1258, Jul., 1990.
- [4] Masashi Hashimoto, Yukio Fukuda, Shigeki Ishibashi and Ken-ichi Kitayama : "Thresholding characteristics of an optically addressable GaAs-pin/Ferroelectric liquid crystal spatial light modulator and its applications," *IEICE Trans. Electron.*, vol.E75-C, pp.1395-1398, Nov., 1992.

【国際会議】

- [1] Ken-ichi Kitayama, Masashi Hashimoto and Naohisa Mukohzaka : "Programmable optical parallel processor by polarization encoding : cascade operation," *Optical Computing '88*, P1-15, Jul., 1988.
- [2] Masashi Hashimoto, Ken-ichi Kitayama and Naohisa Mukohzaka : "Sequential logic operation using optical parallel processor based upon polarization encoding," *Optical Computing 1989*, WD5, pp.406-409, Mar., 1989.
- [3] Masashi Hashimoto, Ken-ichi Kitayama and Naohisa Mukohzaka : "Neighborhood operations of optical parallel processor," 1990 International Topical Meeting on Optical Computing(OC'90), 9D3, pp.49-50, Apr., 1990.
- [4] Masashi Hashimoto, Masaki Fukui and Ken-ichi Kitayama : "All-optical self-routing crossbar switch," 1990 International Topical Meeting on Photonic Switching(PS'90), 14B-5, pp.232-234, Apr., 1990.
- [5] Masashi Hashimoto, Yukio Fukuda, Shigeki Ishibashi and Ken-ichi Kitayama : "Nonlinear thresholding characteristic for optical computing of optically addressable GaAs/FLC-SLM," 1991 Topical Meeting on Optical Computing(OC'91), WB4, pp.299-302, Mar., 1991.
- [6] Masashi Hashimoto and Ken-ichi Kitayama : "Optical self-routing crossbar switching experiment using GaAs-pin/Ferroelectric liquid crystal SLM," OSA 1991 Annual Meeting, WU7, p.135, Nov., 1991.

(国際会議プロシーディング)

- [1] Ken-ichi Kitayama, Masashi Hashimoto and Naohisa Mukohzaka : "Programmable optical parallel processor by polarization encoding: cascade operation," *Optical Computing '88*, SPIE vol.963, pp.611-618, Aug., 1988.
- [2] Masashi Hashimoto, Masaki Fukui and Ken-ichi Kitayama : "All-optical self-routing crossbar switch," *Proceedings of 1990 International Topical Meeting on Photonic Switching(PS'90)*, *Photonic Switching II*, Springer-Verlag, pp.308-311, Apr., 1990.

【国内講演等】

- [1] 橋本 仁, 北山 研一 : "光並列演算構成法の一提案," 昭和63年信学会春季全国大会, C565,

p.1-270, Mar., 1988.

- [2] 橋本 仁, 北山 研一, 向坂 直久: "偏光符号化法を用いた光並列演算プロセッサ," 信学会 光通信システム研究会, OC88-50, OCS88-27, pp.39-44, Sep., 1988.
- [3] 北山 研一, 橋本 仁, 向坂 直久: "偏光符号化法を用いた光並列演算プロセッサ(I):多段演算," 1988年秋季 第49回応物学術講演会, 6p-M-4, p.731, Oct., 1988.
- [4] 橋本 仁, 北山 研一, 向坂 直久: "偏光符号化法を用いた光並列演算プロセッサ(II):プログラマブル演算," 1988年秋季 第49回応物学術講演会, 6p-M-5, p.731, Oct., 1988.
- [5] 橋本 仁, 北山 研一, 向坂 直久: "偏光符号化法を用いた光並列演算プロセッサ(III):Space-Variant演算," 1988年秋季 第49回応物学術講演会, 6p-M-6, p.732, Oct., 1988.
- [6] 北山 研一, 橋本 仁, 向坂 直久: "偏光符号化法に基づく光並列演算プロセッサ," 日本テレビジョン学会 ITEJ Tech., Rep., vol.13, pp.37-42, IPA'89-3, Jan., 1989.
- [7] 橋本 仁, 北山 研一, 向坂 直久: "偏光符号化法を用いた帰還型光並列演算プロセッサ," 信学会 光量子エレクトロニクス研究会, OQE88-153, pp.25-31, Mar., 1989.
- [8] 橋本 仁, 北山 研一, 向坂 直久: "偏光符号化法を用いた光並列演算プロセッサ(IV):帰還型逐次演算の構成," 1989年春季 第36回応物連合講演会, 3a-ZA-8, p.797, Apr., 1989.
- [9] 橋本 仁, 北山 研一, 向坂 直久: "偏光符号化法を用いた光並列演算プロセッサ(V):逐次演算の実験結果," 1989年春季 第36回応物連合講演会, 3a-ZA-7, Apr., p.797, 1989.
- [10] 橋本 仁, 北山 研一, 向坂 直久: "光帰還型逐次並列演算プロセッサにおけるオンライン処理," 1898 秋季 第50回応物学術講演会, 30a-ZD-9, p.791, Sep., 1989.
- [11] 北山 研一, 橋本 仁, 福井 将樹: "セルフルーティング光クロスバスイッチ," 信学会 光スイッチング時限研究会, OSW89-11, pp.21-27, Oct., 1989.
- [12] 北山 研一, 橋本 仁, 福井 将樹: "光クロスバスイッチ構成法の検討," 信学会 第3回光通信システムシンポジウム, OCS89-6S, pp.27-34, Dec., 1989.
- [13] 北山 研一, 橋本 仁, 福井 将樹: "光クロスバ網とその応用," 1990年 電子情報通信学会 春季全国大会, B-436, p.3-14, Mar., 1990.
- [14] 橋本 仁, 北山 研一, 向坂 直久: "光並列演算プロセッサによる近傍処理演算," 1990年春季 第37回応物連合講演会, 28a-D-8, p.744, Mar., 1990.
- [15] 福田 幸夫, 石橋 重喜, 畝田 信, 大町 督郎, 橋本 仁, 久保田 英志: "GaAs p-i-n ダイオード駆動型FLC-SLM," 1990年春季 第37回応物連合講演会, 29p-D-11, p.711, Mar., 1990.
- [16] 橋本 仁, 福田 幸夫, 石橋 重喜, 北山 研一: "GaAs/FLC-SLMの蓄積型閾値特性," 1990年秋季 第51回応物学術講演会, 26a-H-8, p.753, Sep., 1990.
- [17] 橋本 仁, 福田 幸夫, 石橋 重喜, 北山 研一: "1.3 μ m帯における光セルフルーティング

クロスバスイッチの基本動作," 1990年信学会秋季全国大会, B-794, p.4-129, Oct., 1990.

- [18] 橋本 仁, 福田 幸夫, 石橋 重喜, 北山 研一: "GaAs/FLC-SLMの蓄積型閾値特性: 光並列デジタル処理への応用," 1991年春季 第38回応物連合講演会, 30a-PA-5, p.843, Mar., 1991.
- [19] 福田 幸夫, 石橋 重喜, 橋本 仁, 久保田 英志, 北山 研一, 大町 督郎: "GaAs/FLC-SLMの非同期書き込み特性," 1991年春季 第38回応物連合講演会, 29p-A-4, p.814, Mar., 1991.
- [20] 橋本 仁, 北山 研一, 福田 幸夫, 石橋 重喜: "光書き込み型空間光変調器を用いた自己ルーティング光クロスコネクタ," 信学会 光スイッチング技術研究会, PST91-7, pp.25-28, Apr., 1991.
- [21] 橋本 仁, 北山 研一: "光セルフルーティング多段結合網構成法," 1991年信学会秋季全国大会, C-266, p.4-296, Sept., 1991.

【その他】

- [1] 橋本 仁: "光セルフルーティングクロスバスイッチ," オプトロニクス, No.126, pp.83-86, Jun., 1992.

